SECONDA UNIVERSITA' DEGLI STUDI DI NAPOLI

FACOLTA' DI INGEGNERIA

CORSO DI LAUREA MAGISTRALE IN INGEGNERIA ELETTRONICA

TESI DI LAUREA IN

ELETTRONICA

PROGETTO E REALIZZAZIONE DEL CIRCUITO DI PILOTAGGIO DI UN GENERATORE DI IMPULSI ULTRACORTI DI TIPO BLUMLEIN AD ALTA TENSIONE PER STUDI BIOLOGICI

Relatore:

Chi.mo Prof. Luigi Zeni

Correlatori:

Dott.ssa Maria Rosaria Scarfì

Ing. Gianfranco Palmese

Candidato:

Dott. Carlo Negri

Matricola 838000145

ANNO ACCADEMICO 2009-2010

Alla mia famiglia,
che mi ha permesso di raggiungere
questo importantissimo traguardo,
e al mio amore,
che ha cambiato la mia vita
(15/07/2010)

Indice

Introduzione alla problematica della generazione di impulsi ultracorti e alle relative applicazioni 1

Capitolo 1

Blumlein e Modified Blumlein Pulse Forming Network 9

1.1 La "Blumlein Pulse Forming Network" 9
1.1.1 Funzionamento ideale 9
1.1.2 Funzionamento reale 14
1.2 *La* "Modified Blumlein Pulse Forming Network" 15
1.3 Analisi numerica del circuito 18
1.3.1 Analisi del modello ideale 19
1.3.2 Analisi del modello reale 21
1.4 Analisi dei segnali di attivazione del circuito 27
1.4.1 Segnali di attivazione sincronizzati 27
1.5 Presentazione dei vetrini di prova 29

Capitolo 2

Modified Blumlein: analisi, ottimizzazione e verifica del sistema di partenza 35

2.1 Il sistema di controllo 35
2.1.1 Box di assemblaggio 35
2.1.2 Evaluation board ed assemblaggio del primo sistema di controllo 37
2.2 Generazione dei segnali di controllo: USBPulse100 41
2.2.1 Caratteristiche ed assemblaggio 41
2.2.2 Software di controllo 43
2.2.2.a Modalità RUN 44
2.2.2.b Modalità ONCE 46
2.2.2.c Altre funzionalità 47
2.3 Verifica sperimentale delle USBPulse100 48
2.4 Risultati ottenuti con il primo prototipo di Modified Blumlein 51
2.5 Ottimizzazione del primo prototipo di Modified Blumlein 54

2.5.1 *Determinazione teorica dell' ampiezza massima dell' impulso ottenibile sul carico* 54
2.5.2 *Rimozione di una delle due alimentazioni ad alta tensione* 55
2.5.3 *Nuova configurazione delle masse del sistema* 56
2.6 *Risultati ottenuti con l' ottimizzazione del primo prototipo* 58
2.6.1 *Analisi ed interpretazione dei risultati ottenuti: disturbi condotti e irradiati da abbattere* 60

Capitolo 3

Progettazione, realizzazione e verifica del nuovo circuito di pilotaggio della Modified Blumlein 63

3.1 *Progettazione e realizzazione del link ottico* 63
3.1.1 *Scelta dei componenti* 64
3.1.2 *Configurazione circuitale utilizzata* 64
3.1.3 *Dimensionamento dei componenti* 65
3.1.4 *Realizzazione e verifica del circuito su millefori* 66
3.2 *Progettazione e realizzazione del nuovo circuito di pilotaggio* 68
3.2.1 *Realizzazione degli schemi elettrici* 69
3.2.2 *Progettazione del layout del circuito* 71
3.2.2.a *Footprints e piazzamento dei componenti* 71
3.2.2.b *Sbroglio manuale e modifica del modello tecnologico* 73
3.2.2.c *Rielaborazione dei file di layout e realizzazione dei circuiti stampati* 75
3.2.3 *Verifica dei risultati e problemi riscontrati* 79
3.3 *Soluzioni alternative per il circuito ricevitore* 80
3.3.1 *Doppio stadio invertente di THS3202D e di trigger di Schmitt 74HC14* 81
3.3.2 *Singolo stadio con sei trigger di Schmitt in parallelo* 82
3.3.2.a *Verifica rapida del funzionamento del circuito su millefori* 84
3.4 *Progettazione e realizzazione dello stampato definitivo per il circuito ricevitore* 85
3.4.1 *Schema elettrico* 85
3.4.2 *Progettazione del layout del circuito* 86
3.4.3 *Realizzazione e assemblaggio dello stampato* 88
3.5 *Assemblaggio definitivo dell' intero sistema basato su Modified Blumlein* 89

3.5.1 Montaggio dello stampato e ottimizzazione dei *collegamenti sull' evaluation board* 89
3.6 Test finale del sistema completo e verifica dei risultati ottenuti 91
3.6.1 Impulsi sul carico e confronto dei risultati ottenuti con quelli del primo prototipo ottimizzato 91
3.6.2 Analisi dei risultati ottenuti con il sistema Modified Blumlein finale 93
3.6.2.a Disturbi generati dal sistema e loro conseguenze 94
3.6.2.b Natura dei disturbi e loro possibile abbattimento 96

Conclusioni 97

Appendice 101

Bibliografia Breve 167

Elenco delle Figure

Introduzione

Figura I	Schema semplificato della linea di trasmissione in configurazione Blumlein	5
Figura II	Schema semplificato della linea di trasmissione in configurazione Blumlein Modificata	6

Capitolo 1

Figura 1.1	Schema semplificato della linea di trasmissione in configurazione Blumlein	10
Figura 1.2	Andamento nel tempo della tensione sullo switch, e della tensione sul carico nel caso di linea Blulmein ideale	11
Figura 1.3	Diagramma di propagazione delle onde lungo la linea di trasmissione, e relativa tensione sul carico (BPFN)	13
Figura 1.4	Andamento nel tempo della tensione sul carico nel caso di circuito reale	14
Figura 1.5	Schema circuitale del generatore di impulsi basato sulla linea Modified Blumlein	15
Figura 1.6	Diagramma di propagazione delle onde lungo la linea di trasmissione, e relativa tensione sul carico (MBPFN)	17
Figura 1.7	Modellazione del sistema Modified Blumlein realizzato in ambiente SPICE (schematics)	19
Figura 1.8	Andamento nel tempo della tensione sul carico	20
Figura 1.9	Andamento nel tempo della tensione sugli switch S1 (verde), ed S2 (rosso)	21
Figura 1.10	Schema di principio del circuito reale implementato in ambiente SPICE	21
Figura 1.11	Modello Schematics relativo al reale circuito in esame (MBPFN)	23
Figura 1.12	Andamento nel tempo della tensione sul carico (200 Ω)	25
Figura 1.13	Andamento nel tempo della tensione sul carico (200 kΩ)	26
Figura 1.14	Andamento nel tempo della corrente che circola attraverso i due resistori ed i due MOSFET	26
Figura 1.15	Andamento nel tempo dei segnali di controllo presenti sulle gate dei due MOSFET di potenza utilizzati come interruttori	28
Figura 1.16	Andamento nel tempo della tensione sul carico	28
Figura 1.17	Andamento nel tempo della tensione sul carico invertendo l' ordine di chiusura degli interruttori	29
Figura 1.18	Schema di principio di un vetrino completo, con già applicati gli elettrodi, e con le relative quote	31

Capitolo 2

Figura 2.1	BOX di contenimento del circuito	36
Figura 2.2	Evaluation Board EVIC 420 su cui sono già installati il pilota (DEIC 420), ed il MOSFET utilizzato da switch (DE 275)	38
Figura 2.3	Schema elettrico del circuito di figura 2.2 (Evaluation Board), comprensivo di pilota DEIC 420 e MOSFET DE 275	39

Figura 2.4 Scatola di controllo ultimata 40
Figura 2.5 Fasi di assemblaggio di un sistema multicanale impilato, per la generazione dei segnali di controllo dei due switch 42
Figura 2.6 Interfaccia grafica del software di gestione dei dispositivi USBpulse100 in modalità demo 43
Figura 2.7 Screen Shot interfaccia grafica USBpulse100 – modalità BYPASS 44
Figura 2.8 Screen Shot interfaccia grafica USBpulse100 – tasto PLL e finestra di selezione della frequenza di PLL 45
Figura 2.9 Screen Shot interfaccia grafica USBpulse100 – modalità DIVIDER 45
Figura 2.10 Screen Shot interfaccia grafica USBpulse100 – finestre di selezione dei parametri del segnale per il canale 1 e per il canale 2 (RUN – DIVIDER) 46
Figura 2.11 Screen Shot interfaccia grafica USBpulse100 – finestre di selezione dei parametri del segnale per il canale 1 e per il canale 2 47
Figura 2.12 Screen Shot interfaccia grafica USBpulse100 – variazione dell'ampiezza del segnale di uscita 47
Figura 2.13 Screen Shot interfaccia grafica USBpulse100 – abilitazione dell'uscita 48
Figura 2.14 Screen Shot interfaccia grafica USBpulse100 – inversione logica dell'uscita 48
Figura 2.15 Uscite USB con $T_{on1} = T_{on2} = 850ns$ e $T_{advance} = 0ns$ (RUN) 49
Figura 2.16 Uscite USB con $T_{on1} = 800ns$, $T_{on2} = 900ns$ e $T_{advance} = 0ns$ (RUN) 50
Figura 2.17 Uscite USB con $T_{on1} = 800$ ns, $T_{on2} = 900$ ns (ONCE) 51
Figura 2.18 Andamento nel tempo dei segnali di controllo in ingresso all'EVIC 420 – ritardo di attivazione 100 ns 52
Figura 2.19 Andamento nel tempo della tensione di uscita misurata ai capi del carico – ritardo di attivazione 100 ns 52
Figura 2.20 Andamento nel tempo della tensione di drain dei due MOSFET 53
Figura 2.21 Andamento nel tempo della tensione sul carico (200 ns) 54
Figura 2.22 Schema di principio del circuito reale implementato in ambiente SPICE privo di una linea di alimentazione ad alta tensione 56
Figura 2.23 Andamento nel tempo della tensione sul carico ($R_1=R_2=200k\Omega$) 56
Figura 2.24 Nuova configurazione delle masse del sistema 57
Figura 2.25 Particolare del nuovo collegamento delle masse 58
Figura 2.26 Tensione sul carico (100ns) con alimentazione pari a 250V 59
Figura 2.27 Impulsi sul carico (100ns) a 250V, 350V, 400V e 500V 59

Capitolo 3

Figura 3.1 Configurazione circuitale utilizzata per il link ottico 64
Figura 3.2 Corrente I_F in funzione della lunghezza del link 65
Figura 3.3 Tensione V_F in funzione della corrente I_F 65
Figura 3.4 Circuiti del link ottico realizzati su millefori 67
Figura 3.5 Forme d'onda relative ad un canale del link ottico 67
Figura 3.6 Forme d'onda relative allo stesso canale con inversione logica dell' ingresso 68
Figura 3.7 Schematic del circuito trasmettitore 69
Figura 3.8 Schematic del circuito ricevitore 70
Figura 3.9 Footprint creato per i componenti 1414Z e 2402Z 72
Figura 3.10 File di layout del circuito trasmettitore dopo l' associazione dei footprints e la definizione del bordo scheda 72

Figura 3.11	File di layout del circuito trasmettitore dopo il piazzamento manuale dei componenti	73
Figura 3.12	File di layout finale del circuito trasmettitore	74
Figura 3.13	File di layout finale del circuito ricevitore	75
Figura 3.14	Fasi di realizzazione dei circuiti stampati	76
Figura 3.15	Lato BOTTOM e lato TOP degli stampati realizzati	77
Figura 3.16	Stampati completi dopo l' inserimento dei componenti	78
Figura 3.17	Uscite dei due ricevitori HFBR-2402Z per segnali di durata rispettivamente 700ns e 800ns	79
Figura 3.18	Ingressi dei driver DEIC420, dell' evaluation board, per segnali di durata rispettivamente 700ns e 800ns	80
Figura 3.19	Soluzione alternativa utilizzando due stadi invertenti di THS3202D e altrettanti trigger di Schmitt (74HC14) invertenti	81
Figura 3.20	Schema circuitale alternativo realizzato utilizzando sei trigger di Schmitt in parallelo	83
Figura 3.21	Segnali di ingresso e di uscita dei trigger di Schmitt (rosso e verde) e segnale d' ingresso dell' evaluation board (blu)	84
Figura 3.22	Schedina di prova del circuito ricevitore da realizzare	85
Figura 3.23	Schematic del nuovo circuito ricevitore	86
Figura 3.24	Misure da rispettare per l' inserimento dello stampato nella box metallica	87
Figura 3.25	Lato Bottom del file di layout del circuito ricevitore	87
Figura 3.26	Lato top e lato Bottom dello stampato del circuito ricevitore	
Figura 3.27	Circuito completo dopo l'inserimento dei componenti	88
Figura 3.28	Resistori di limitazione della corrente	90
Figura 3.29	Sistema completo dopo l'ottimizzazione dei collegamenti e l'inserimento dello stampato	90
Figura 3.30	Impulsi sul carico, con il nuovo e definitivo circuito di pilotaggio realizzato, a 250V, 350V, 400V e 500V	92
Figura 3.31	Impulsi sul carico, con il primo prototipo ottimizzato, a 250V, 350V, 400V e 500V	92
Figura 3.32	Impulso sul carico di durata 150 ns, ottenuto con il sistema finale con una tensione di alimentazione pari a 750V	93
Figura 3.33	Impulso sul carico di ampiezza 500V, uscita dell' USBPulse100 e segnale di ingresso alla GATE del MOSFET del canale 2	94
Figura 3.34	Segnali di ingresso alla GATE del MOSFET per impulsi sul carico di 250V, 550V e 750V	95

Introduzione alla problematica della generazione di impulsi ultracorti e alle relative applicazioni

Nell‘ ultimo decennio è sempre maggiore l’ interesse di diversi gruppi di ricerca dislocati in vari paesi del mondo verso un nuovo ramo, la bioelectrics. Quest’ ultimo unisce in un solo team di ricerca ingegneri e biologi, impegnati nello studio degli effetti benefici che si possono ottenere esponendo delle cellule malate a campi elettrici pulsati di brevissima durata (dai micro ai nanosecondi), i cosiddetti impulsi ultracorti.

Infatti, a livello microscopico, un impulso ultracorto con ampiezza dell’ ordine dei kilovolt, riesce a fare cose che gli impulsi di pari ampiezza, ma di durata maggiore, non riescono a fare: superare la struttura esterna della cellula (lasciandola inalterata) per poi sprigionare i suoi effetti nella struttura interna della cellula stessa [1].

La nascita di questo nuovo ramo di ricerca è strettamente legata ai numerosi studi compiuti sulle proprietà dielettriche dei tessuti biologici, che consentono la diffusione delle onde elettromagnetiche negli esseri viventi e danno luogo ad innumerevoli effetti sulle cellule, suddivisi generalmente in effetti termici e specifici.

I primi dipendono dall’aumento di temperatura dovuto all’assorbimento dei campi nel tessuto ed alla conseguente dissipazione della loro energia sotto forma di calore; quelli specifici, invece, non dipendono dall’ aumento di temperatura e si possono osservare a livelli di intensità di campo inferiori alla soglia oltre la quale si rilevano effetti termici significativi. I meccanismi alla base di questi effetti non termici dipendono dalla specifica interazione tra il campo elettromagnetico ed alcune strutture cellulari.

A livello cellulare, la letteratura scientifica riporta effetti di campi pulsati sulle cellule del sistema nervoso ed immunitario, così come su alcune linee di cellule (cellule tumorali, comunemente impiegate nei laboratori). Gli effetti di tali impulsi di potenza sul tessuto vivente sono profondi e vari e trovano sempre maggiori campi di applicazione (si pensi, ad esempio, agli studi condotti in merito all’elettrochemioterapia e alla geneterapia).

I processi indotti dall’esposizione delle cellule a campi elettrici con le caratteristiche citate possono essere reversibili o meno, a seconda delle condizioni della membrana cellulare al termine del trattamento; infatti, è scientificamente provato che, se la membrana cellulare non subisce danni, il processo innescato è perfettamente reversibile.

In ambito medico, tra le principali potenziali nuove applicazioni si possono annoverare:

- l'induzione dell'apoptosi: una forma di morte cellulare programmata, fondamentale al mantenimento del numero di cellule di un sistema;
- l'elettroporazione: la generazione di pori sulla membrana cellulare, mediante impulsi della durata dell' ordine dei microsecondi, ne aumenta la permeabilità alle molecole esterne;
- l'elettromanipolazione intracellulare: utilizzando impulsi della durata dei nanosecondi, rende possibile la porazione selettiva della membrana degli organuli intracellulari senza compromettere l' integrità della membrana cellulare esterna.

Tutto, quindi, dipende dal tipo di campo elettrico pulsato che si utilizza: in base alla durata e al numero degli impulsi, alla loro ampiezza e frequenza di ripetizione, si va ad agire su differenti fattori, e si ottengono quindi differenti effetti.

I grandi passi avanti compiuti dalla ricerca in questo ambito sono dovuti soprattutto al fatto che la cellula ben si presta ad una semplice schematizzazione circuitale di tipo elettrico, che ha permesso quindi di studiare agevolmente gli effetti di tali campi elettrici.

I primi studi condotti riguardavano proprio l'elettrochemioterapia. Infatti, tale tecnica è stata utilizzata da alcuni ricercatori americani, in via sperimentale, per curare un melanoma (un cancro della pelle molto aggressivo che miete migliaia di vittime ogni anno) in un topo da laboratorio [1]. Già dopo il primo trattamento, che prevedeva l'irradiazione delle cellule malate con alcune centinaia di impulsi, per un tempo totale di esposizione al campo di appena 120 μs, si è potuta riscontrare una riduzione del 90% delle cellule tumorali. Dopo il secondo trattamento, il tumore è stato completamente debellato.

Anche se il mondo scientifico è spaccato in due in merito alla reale applicabilità di tali trattamenti alla cura di tumori in soggetti umani, i risultati ottenuti con il topo da laboratorio hanno aperto nuove porte alla ricerca. Il futuro utilizzo di terapie di cura basate su tali tecniche potrebbe finalmente liberare i pazienti dagli effetti collaterali debilitanti (e a volte anche dannosi a causa delle radiazioni a cui si viene esposti) delle terapie classiche.

Da quanto detto fino ad ora si potrebbe pensare che l'uso di campi elettrici pulsati possa trovare applicazione solo in campo medico; ciò non deve trarre in inganno, in quanto si stanno portando avanti numerose ricerche che fanno uso dei campi elettrici pulsati anche, ad esempio, nei processi industriali di manipolazione e trattamento del cibo [4], in biotecnologia, e in numerose altre applicazioni.

Per quanto riguarda, ad esempio, la conservazione del cibo, normalmente, si ricorre a processi quali la pastorizzazione; purtroppo però, alcuni cibi mutano le proprie caratteristiche se sottoposti ad un riscaldamento eccessivo (principalmente quello che l'utente finale avverte è una variazione del sapore che potrebbe risultare dal gusto poco gradevole).

Per questo motivo, si sta cercando di "allungare" i tempi di conservazione del cibo, dopo che è stato aperto, con tecniche alternative. Si è scoperto infatti che esponendo dei campioni di alcuni cibi (quali, ad esempio, proprio i succhi di frutta) a campi elettrici pulsati, si riesce ad ottenere una riduzione dell'impedenza del campione in esame (si pensa forse in relazione all'aumento della permeabilità del campione stesso) [6]. Come diretta conseguenza alla riduzione dell'impedenza, si ha che la bevanda resiste per più tempo, con la confezione aperta, prima di deteriorarsi. Anche in questo caso però, occorre utilizzare un campo elettrico pulsato con determinate caratteristiche, che differiscono dal caso precedente [4].

A questo punto, è banale osservare che, anche se in campo medico la strada da percorrere prima di applicare la nuova tecnica come cura è ancora lunga, di diverso avviso si può essere per quanto riguarda l' applicazione degli impulsi elettrici nelle fasi di lavorazione per la conservazione dei cibi.

In base a quanto detto fino a questo momento, si intuisce subito che il punto cruciale della questione consiste proprio nel riuscire a generare un opportuno treno di impulsi, con caratteristiche ben precise, da applicare al campione in esame, indipendentemente dal fatto che si tratti di cellule vive, cibo, o altro.

In letteratura sono presenti molti esempi di circuiti dediti a tale scopo, ognuno con le proprie caratteristiche peculiari, i propri pregi, ed i propri difetti.

Un circuito molto semplice, che riesce a garantire le caratteristiche di durata dell'impulso con una precisione dell'ordine del nanosecondo, è quello che va sotto il nome di "Blumlein Pulse Forming Network", un generatore di impulsi ad alta tensione capace di generare, a partire da una sorgente in continua, un treno di impulsi ad onda quadra, con durata fissa, su un carico adattato alla linea [3]. Tale dispositivo (che prende il nome dal suo ideatore), altro non è che una linea di trasmissione opportunamente configurata per ottenere un singolo impulso di tensione ad onda quadra che viene trasportato fino al carico. Uno schema semplificato della configurazione adottata per la linea di trasmissione è riportato in figura 1.

Come si può banalmente osservare, il circuito si compone di due linee di trasmissione della stessa lunghezza e delle stesse caratteristiche fisiche, poste in serie tra loro e tra le quali è

interposto un carico resistivo. Il primo tratto di linea è collegato a massa tramite un interruttore SW_1, mentre il secondo presenta una terminazione aperta.

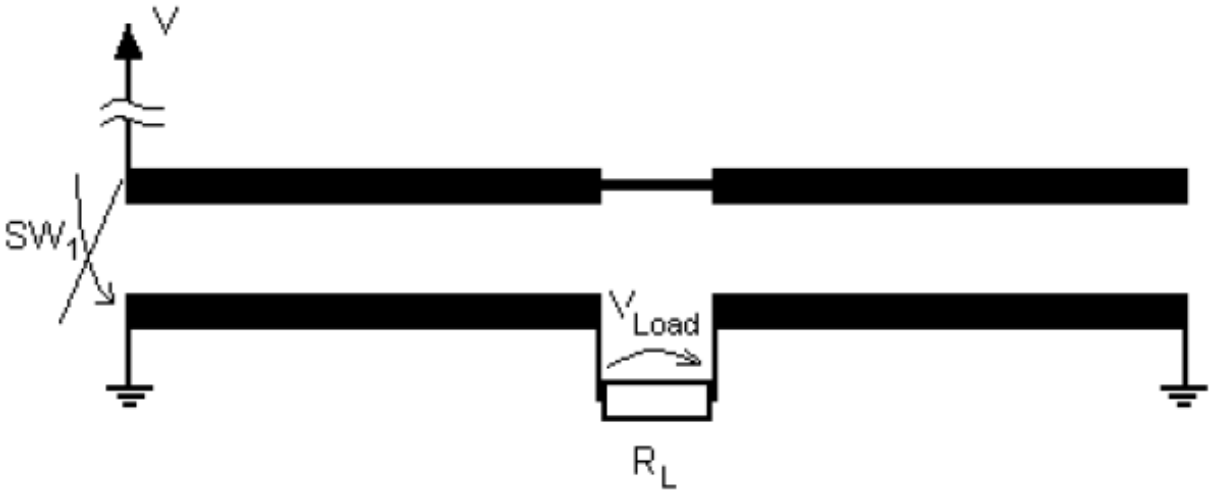


Figura I: schema semplificato della linea di trasmissione in configurazione Blumlein

Per ottenere sul carico un impulso di tensione con le caratteristiche desiderate bisogna innanzitutto caricare la linea con una tensione continua di ampiezza pari all'ampiezza dell'impulso desiderato e, successivamente, si deve fare in modo da portare a zero tale tensione tramite la chiusura dell'interruttore SW_1.

Il sistema permette di ottenere un treno di impulsi ad onda quadra, di durata fissa che dipende dal ritardo di propagazione introdotto dalla linea di trasmissione. Tuttavia, come sarà mostrato in seguito, tale sistema presenta una grossa limitazione: non permette la variazione in tempo reale della durata dell'impulso, bensì richiede una radicale modifica della struttura stessa (occorre cioè variare la lunghezza della linea di trasmissione). Come conseguenza pratica quindi, si ha che è quasi impossibile esporre la stessa popolazione di cellule ad impulsi di durata differente [2].

Per questo motivo, si è pensato ad una nuova struttura, che trae origine dal sistema Blumlein, ma che ne supera le limitazioni: la "Modified Blumlein Pulse Forming Network".

Nei capitoli seguenti, verranno forniti maggiori dettagli su entrambe le strutture menzionate; per il momento, basta osservare che la versione modificata del sistema Blumlein tenta di superare le limitazioni della versione classica simmetrizzando la struttura del sistema stesso.

La “Modified Blumlein Pulse Forming Network” permette di variare, in corso d’opera e senza modificare la struttura del circuito, la durata degli impulsi generati. Uno schema circuitale del generatore di impulsi è riportato in figura 2.

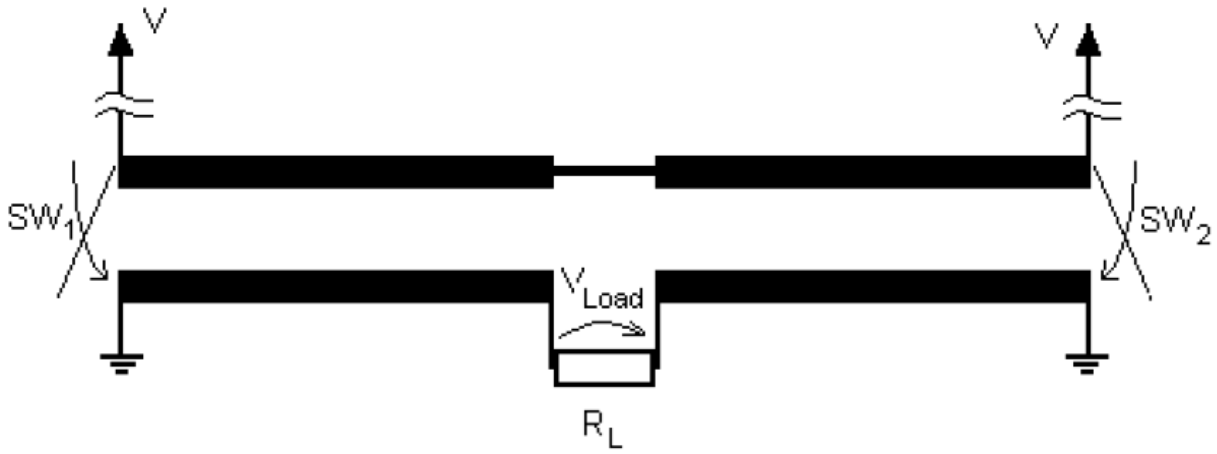


Figura II: schema semplificato della linea di trasmissione in configurazione Blumlein modificata

La differenza principale dalla linea convenzionale di Blumlein è l’uso di due interruttori, individualmente innescati, posizionati ad entrambe le terminazioni della linea di trasmissione.

In questo modo, la durata dell’ impulso applicato al carico è determinata dal ritardo Δt tra le attivazioni dei due interruttori. Invertendo la sequenza di innesco è inoltre possibile cambiare la polarità dell’impulso.

La durata di ogni impulso, come gia detto, può essere scelta dall’utente ad ogni analisi, e può variare da un valore minimo, determinato dalle prestazioni dei due interruttori utilizzati e pilotati tramite un normale pc, primo componente del circuito di pilotaggio utilizzato, ad un valore massimo, determinato dalla lunghezza della linea di trasmissione (questo perché il valore massimo della durata dell’impulso è proprio pari al ritardo di propagazione introdotto da tutta la linea utilizzata per realizzare il sistema).

Per quanto riguarda la realizzazione pratica del sistema di generazione di impulsi di tipo “Modified Blumlein”, un primo prototipo è stato già realizzato e testato con esito positivo a tensioni molto basse [5], dell’ ordine dei volt, ma lo stesso esito non si è avuto affatto ai livelli di tensione (diverse centinaia di volt) necessari per gli studi biologici per i quali il sistema di generazione di impulsi è stato concepito.

Obiettivo quindi, di questo lavoro, è stato quello di realizzare un nuovo circuito di pilotaggio per questo Pulse Generator, basato su “Modified Blumlein Pulse Forming Network”, che fosse in grado di garantire la generazione di impulsi ad alta tensione e di durata

variabile, superando le difficoltà legate alla stabilità del sistema ed alla sua immunità ai disturbi da esso generati alle alte tensioni, che potrebbero limitarne le prestazioni o addirittura impedirne il funzionamento.

In primo luogo, quindi, nei capitoli che seguono, verranno fornite le informazioni necessarie alla comprensione e all' analisi teorica delle problematiche relative al generatore di tipo Blumlein classico, alla sua versione modificata e ai relativi miglioramenti da essa introdotti.

Il passo successivo prevede una descrizione dettagliata della progettazione e della realizzazione pratica del primo prototipo del sistema basato sulla "Modified Blumlein" (dal quale è cominciato il lavoro di tesi) e del relativo circuito di pilotaggio governato da un generatore di impulsi, l' USBPulse100, controllato tramite pc. Verranno poi esaminate le prestazioni ed i limiti di funzionamento evidenziati, per poi passare alla fase di ottimizzazione del sistema già realizzato, nel tentativo di evitare modifiche strutturali al circuito di pilotaggio originario, e verificando quindi i risultati ottenuti sperimentalmente.

In seguito verrà mostrata la fase di progettazione e realizzazione del nuovo circuito di pilotaggio del sistema, realizzato mediante l'utilizzo di appositi software di simulazione, progettazione e realizzazione di circuiti elettronici stampati, che ha finalmente superato i limiti del circuito di pilotaggio precedentemente utilizzato, e ha reso possibile la generazione di impulsi ultracorti di ampiezza massima di poco inferiore al kilovolt.

Il nuovo circuito di pilotaggio realizzato, basato su un link ottico per isolare anche a livello fisico la parte di controllo da quella ad alta tensione, è stato poi integrato perfettamente nell' architettura del sistema già presente, evitandone ulteriori modifiche sia circuitali che meccaniche.

Infine, verranno mostrati i risultati ottenuti utilizzando il nuovo circuito di pilotaggio e verranno analizzate brevemente le inevitabili problematiche relative alla compatibilità elettromagnetica che ne conseguono, dati gli alti livelli di tensione richiesti dal sistema in esame, e i disturbi da esso generati.

CAPITOLO I

Blumlein e Modified Blumlein Pulse Forming Network

1.1 La "Blumlein Pulse Forming Network"
1.1.1 Funzionamento ideale
1.1.2 Funzionamento reale
1.2 La "Modified Blumlein Pulse Forming Network"
1.3 Analisi numerica del circuito
1.3.1 Analisi del modello ideale
1.3.2 Analisi del modello reale
1.4 Analisi dei segnali di attivazione del circuito
1.4.1 Segnali di attivazione sincronizzati
1.5 Presentazione dei vetrini di prova

Blumlein e Modified Blumlein Pulse Forming Network

Il capitolo verrà aperto presentando uno studio analitico sulla Blumlein Pulse Forming Network, valutandone attentamente le caratteristiche e le prestazioni.

Proponendo inizialmente una versione ideale del circuito (per illustrare in modo semplice le funzionalità del sistema), verranno poi eliminate gradualmente le varie ipotesi semplificative, fino ad arrivare allo studio del sistema reale.

Successivamente, l'analisi della versione simmetrizzata di tale circuito metterà in rilievo i vantaggi offerti dal sistema "Modified Blumlein Pulse Forming Network" rispetto alla configurazione classica. Verranno quindi presentati i modelli SPICE utilizzati per l'analisi preliminare del funzionamento del sistema prima di passare alla realizzazione pratica dello stesso.

Il capitolo si chiuderà, infine, presentando brevemente un possibile prototipo di vetrino di prova da realizzare per l'esposizione delle cellule al campo elettrico pulsato.

1.1 – La "Blumlein Pulse Forming Network"

In letteratura, come già accennato, sono presenti innumerevoli circuiti che, in modo più o meno efficiente, possono essere utilizzati per la generazione di impulsi elettrici ultra corti.

Tra le tante possibili alternative, si è scelto di utilizzare un sistema che va sotto il nome di "linea Blumlein". La scelta di tale dispositivo non è affatto casuale, poiché il semplice principio di funzionamento rende la realizzazione del circuito abbastanza agevole ed intuitiva.

1.1.1 – Funzionamento ideale

La linea Blumlein è un generatore di impulsi ad alta tensione capace di generare, a partire da una sorgente in continua, un treno di impulsi ad onda quadra, con durata fissa, su un carico adattato alla linea [3].

Tale dispositivo (che prende il nome da A. Blumlein che per primo utilizzò questo tipo di circuito), è una linea di trasmissione, opportunamente dimensionata e configurata, che

permette di generare un singolo impulso di tensione ad onda quadra, che viene trasportato fino al carico.

In figura 1.1 è riportato uno schema semplificato del sistema in esame, utile a chiarire la configurazione adottata.

Come si può osservare, il circuito si compone di due linee di trasmissione in serie, una terminante con un circuito aperto e l' altra che si chiude a massa tramite un interruttore SW_1 , e di un carico, le cui impedenze sono legate tra loro dalla relazione:

$$Z_0 = Z_1 = Z_2 = \frac{R_L}{2}$$

Le due linee di trasmissione hanno le stesse caratteristiche fisiche, nonché la stessa lunghezza, in modo che il tempo di propagazione del segnale lungo ciascuna linea è pari a $\tau/2$, dove τ è la durata dell' impulso desiderata [2].

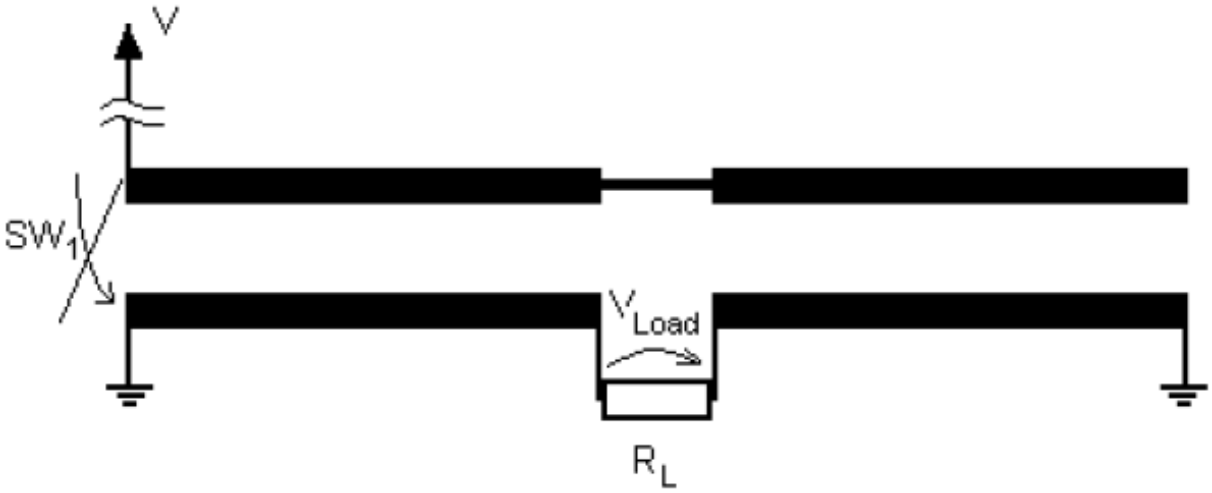


Figura 1.1: schema semplificato della linea di trasmissione in configurazione Blumlein

Per ottenere sul carico un impulso di tensione con le caratteristiche desiderate bisogna innanzitutto caricare la linea con una tensione continua, di ampiezza pari a quella dell'impulso desiderato; successivamente, si fa chiudere l'interruttore SW_1.

Ricorrendo alla schematizzazione delle onde che viaggiano lungo la linea, si può vedere l'onda sul carico come il risultato dell'interferenza tra l'onda trasmessa e le onde riflesse dalla terminazione aperta e dal corto circuito[5].

Nel caso ideale in cui non si riscontrano cadute di tensione sui vari elementi che compongono il circuito (quali ad esempio l'interruttore, la linea di trasmissione, ecc.), e supponendo che non vi siano distorsioni del segnale in uscita, si può adottare un approccio

lineare per l'analisi, e quindi i segnali applicati rispettivamente allo switch e, quindi sul carico, sono quelli riportati in figura 1.2.

Come si può osservare, sul carico sarà presente un impulso di ampiezza pari alla tensione di carico della linea, ma di fase opposta.

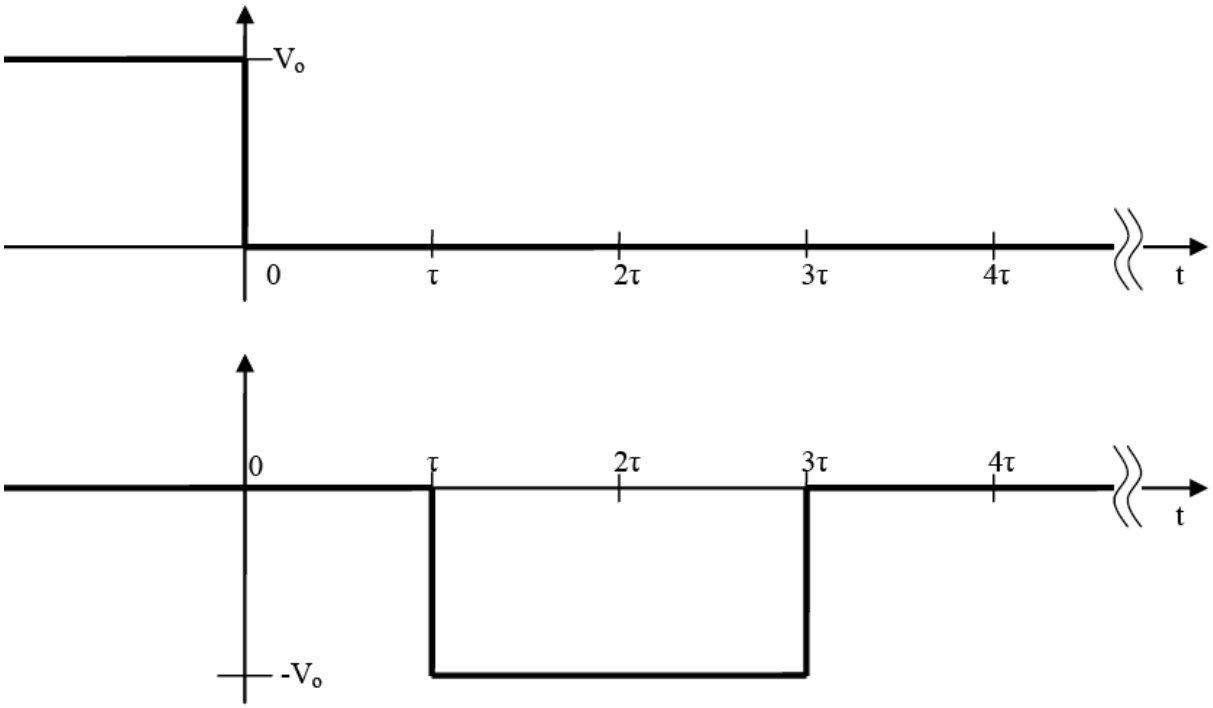


Figura 1.2: Andamento nel tempo della tensione sullo switch, e della tensione sul carico nel caso di linea Blumlein ideale

Alla chiusura dell'interruttore SW_1, un'onda, di ampiezza $-V_0$ inizia a propagarsi lungo la linea di trasmissione; dopo un tempo pari a τ, l'onda è ormai giunta alla discontinuità costituita dal carico, e quindi, parte dell'onda viene riflessa verso l' interruttore, e parte viene trasmessa proseguendo il suo cammino lungo il secondo tratto di linea.

Le due onde, riflessa e trasmessa, hanno entrambe una ampiezza pari a $-V_0/2$ poiché il coefficiente di riflessione all' interfaccia linea-carico è proprio pari a 1/2, grazie proprio alla relazione precedente che lega il carico con l' impedenza caratteristica della linea di trasmissione utilizzata [3].

Arrivati quindi a $t=2\tau$, ciascuna delle due onde è arrivata alla terminazione della rispettiva linea su cui stava viaggiando; i coefficienti di riflessione alle due sezioni considerate risulteranno quindi pari a:

$$\begin{cases} \Gamma_s = \dfrac{|R_s - Z_0|}{R_s + Z_0} \\ \Gamma_0 = \dfrac{1 - G_0 Z_0}{1 + G_0 Z_0} \end{cases}$$

E nell'ipotesi di idealità in cui ci sta lavorando, R_s e G_0 saranno entrambi nulli (rispettivamente corto circuito e circuito aperto), pertanto è lecito scrivere $\Gamma_s = -\Gamma_0 = -1$.

A questo punto la prima e la seconda onda riprendono la loro propagazione lungo la linea di trasmissione, ma questa volta presenteranno un' ampiezza rispettivamente di $-V_0/2$ e $+V_0/2$.

All' istante $t=3\tau$, le due onde si sovrappongono sul carico, riportando a zero la tensione. Alla fine di tale processo, la linea di trasmissione ritorna ad essere scarica, pertanto bisognerà aprire nuovamente l'interruttore e permettere quindi che si ricarichi.

Per comprendere meglio l' interazione tra le due onde, in modo, si può ricorrere al diagramma di propagazione delle onde riportato in figura 1.3.

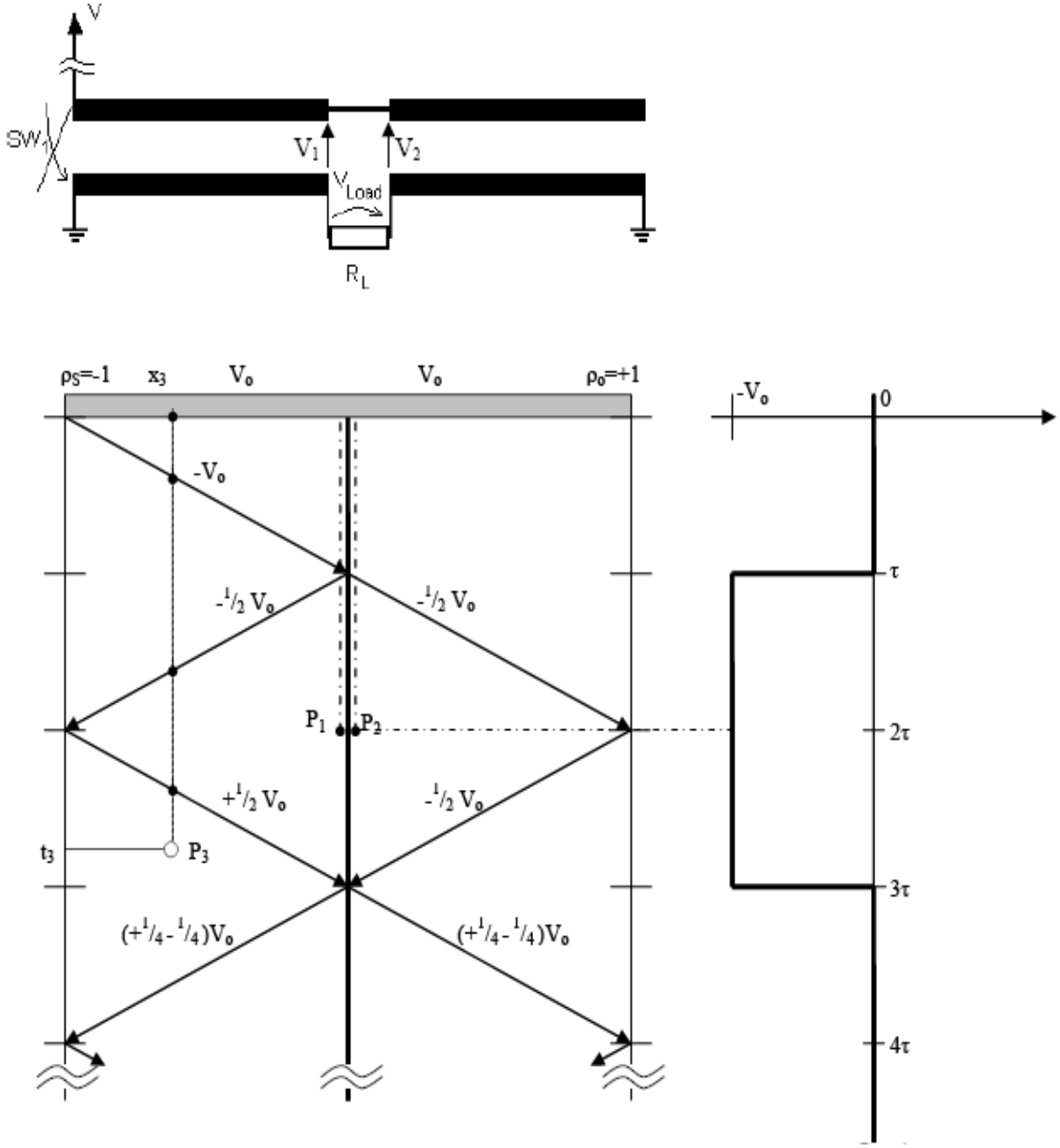


Figura 1.3: diagramma di propagazione delle onde lungo la linea di trasmissione, e relativa tensione sul carico

Come si può vedere, il segnale sul carico risulta avere sia l'ampiezza che la durata desiderata.

Analizzando il funzionamento della linea Blumlein, anche nel caso ideale appaiono evidenti le forti limitazioni di questo tipo di circuito: i cambiamenti della durata dell' impulso non sono possibili in tempo reale, ma richiedono una modifica sostanziale dell'intero circuito e quindi la modifica della lunghezza della linea di trasmissione. Quindi utilizzando questo

tipo di sistema, non sarà possibile esporre la stessa popolazione di cellule ad impulsi di durata differente [2].

1.1.2 – Funzionamento reale

Se ora si analizza una situazione più realistica, la complessità del circuito non varia particolarmente, ma in questo caso non si potrà più assumere che alle estremità delle due linee ci siano un corto circuito ideale ed un circuito aperto ideale (che va quindi ad influire sue due coefficienti di riflessione precedentemente determinati). Inoltre, anche i tempi di commutazione dell'interruttore non saranno più trascurabili, ma risulteranno essere un forte vincolo per le prestazioni dell'intero sistema.

Si pone ora il problema della scelta di un opportuno dispositivo da utilizzare come switch; tale componente deve essere in grado di supportare elevate tensioni di funzionamento, ma soprattutto, deve avere tempi di commutazione molto ridotti.

Da non sottovalutare è anche l'aspetto relativo alla non idealità del cortocircuito che si realizza tra le due terminazioni di una delle due linee di trasmissione che compongono il sistema. Ad esempio, se si sceglie di utilizzare come interruttore un MOSFET di potenza, rivestono una certa importanza sia i tempi di commutazione che la resistenza di canale nello stato on (R_{on}).

La R_{on} del MOSFET è responsabile innanzitutto di una riduzione dell'ampiezza dell'impulso sul carico rispetto al valore desiderato (a causa della caduta di tensione sulla resistenza stessa). Inoltre, è anche causa di una tensione residua che viene applicata alla linea attraverso l'interruttore dopo che l'impulso desiderato è stato lanciato.

La tensione sul carico, quindi, non sarà più un'onda quadra perfetta, ma avrà l'andamento riportato in figura 1.4.

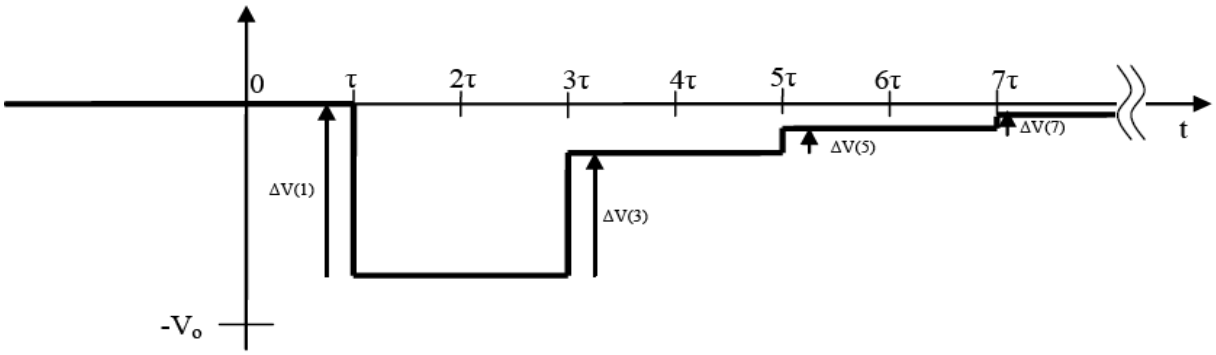


Figura 1.4: andamento nel tempo della tensione sul carico nel caso di circuito reale

Questo comportamento non ideale dell'interruttore incide negativamente sulla misura dei cambiamenti di potenziale della membrana dopo l'esposizione ad un impulso, poiché i risultati della ricostruzione sono affetti da ambiguità.

La forma d'onda dell'impulso è poi ulteriormente influenzata da altri componenti non ideali, quali ad esempio gli stessi connettori, che portano ad una distorsione della forma d' onda, nonché eventuali riflessioni indesiderate che si sviluppano attraverso il campione.

1.2 – La "Modified Blumlein Pulse Forming Network"

In base a quanto detto nel paragrafo precedente, si evince subito che l'utilizzo di sistemi basati su linea Blumlein reale provoca non pochi inconvenienti.

Infatti, pur affidandosi ad una elettronica molto spinta, non si è in grado di apportare ulteriori miglioramenti alle prestazioni del sistema, in quanto sono vincolanti i limiti del sistema Blumlein convenzionale e non le prestazioni dei singoli dispositivi.

L'unico modo per superare queste limitazioni è modificare il disegno del circuito, operando una sorta di simmetrizzazione rispetto al carico dell'intero sistema [6].

Da tali considerazioni nasce quindi un nuovo sistema di generazione di impulsi, che va sotto il nome di "Modified Blumlein Pulse Forming Network". Una schematizzazione circuitale del generatore di impulsi è riportato in figura 1.5.

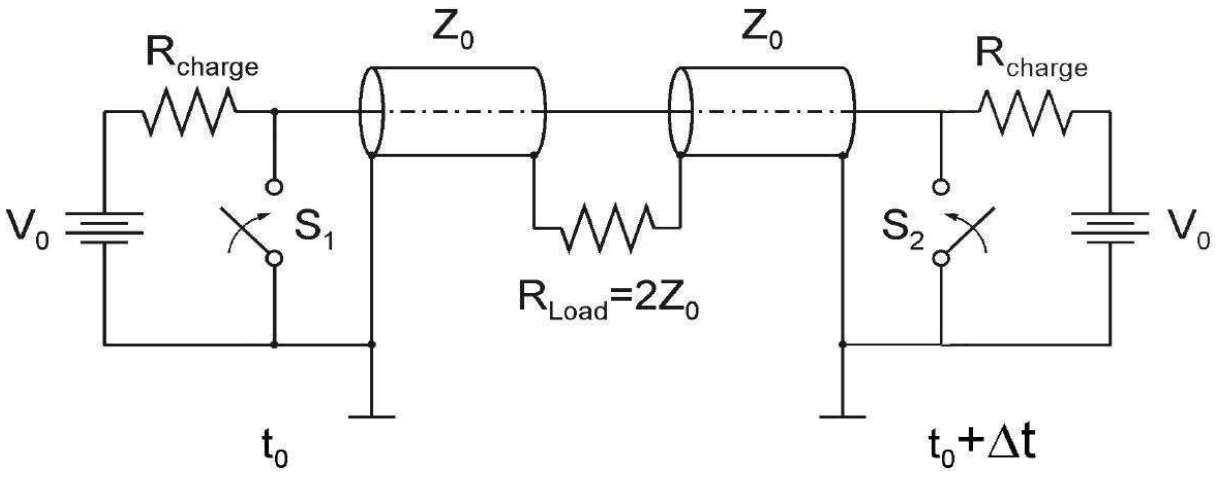
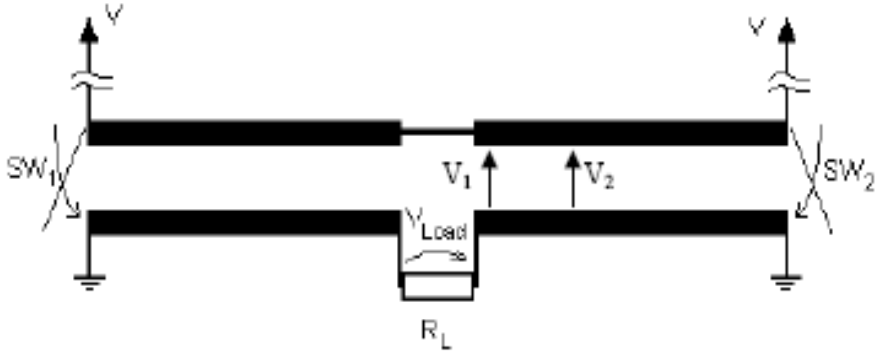


Figura 1.5: Schema circuitale del generatore di impulsi basato sulla linea Modified Blumlein

La differenza principale rispetto alla linea convenzionale di Blumlein è rappresentata dall' uso di due interruttori, individualmente innescati, ad entrambe le terminazioni della linea, nonché la presenza di un secondo generatore identico al primo, collegato all'altro capo della linea di trasmissione.

In questo modo, la durata dell'impulso applicato al carico è determinata dal ritardo Δt che intercorre tra i segnali di innesco dei due interruttori.

Ciò vuol dire che la durata dell'impulso non è più fissa (come per la precedente versione del circuito), ma può essere variata dinamicamente agendo direttamente sui tempi di chiusura dei due interruttori, come mostrato nella figura 1.6 che evidenzia le onde di tensione che viaggiano lungo la linea di trasmissione e la tensione sul carico risultante.



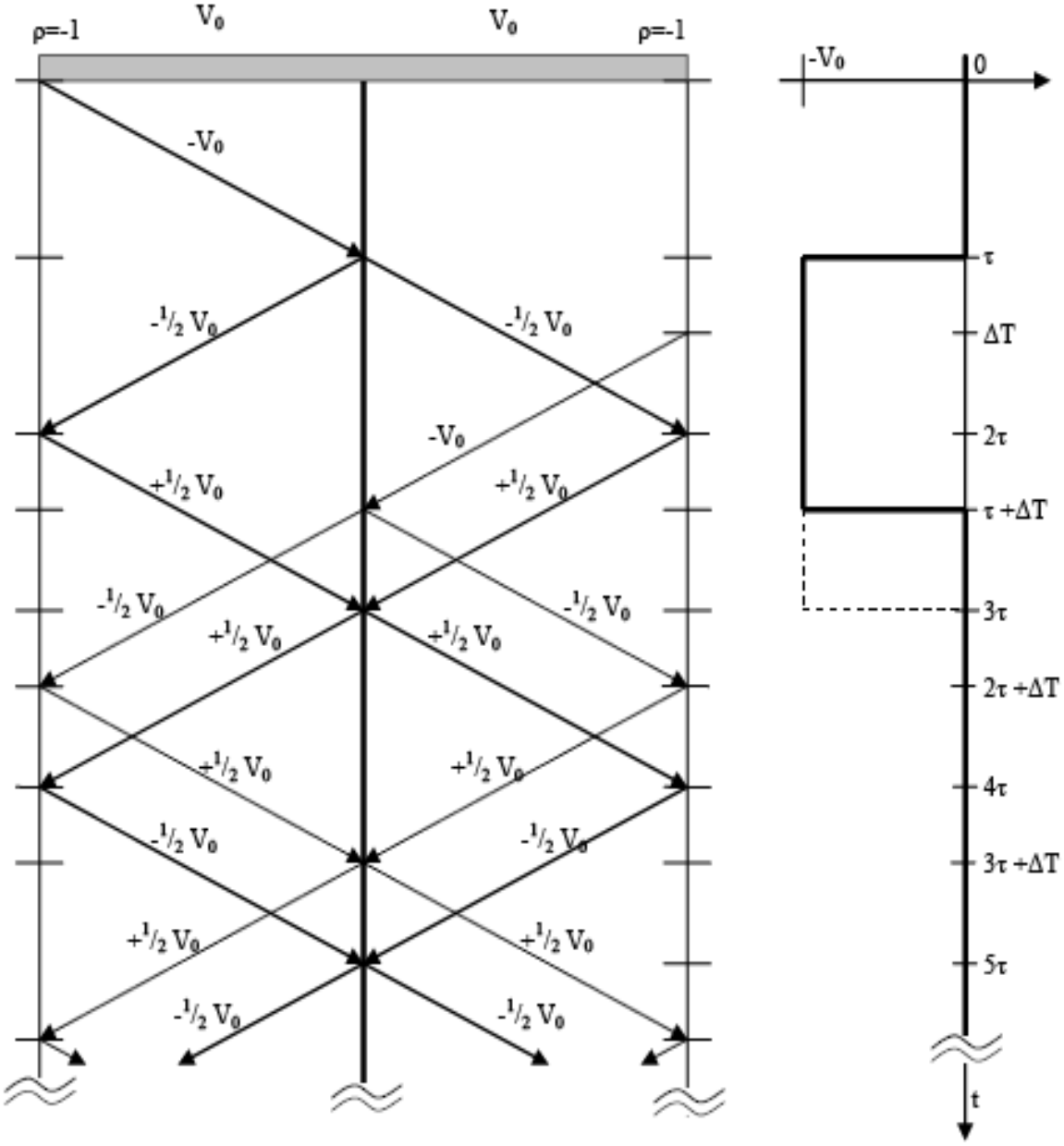


Figura 1.6: diagramma di propagazione delle onde lungo la linea di trasmissione, e relativa tensione sul carico

La durata dell'impulso ora sarà compresa tra un valore minimo ed un valore massimo, infatti la durata minima dell'impulso è strettamente dipendente dalle prestazioni (in particolare dai tempi di risposta) dei dispositivi utilizzati come interruttori, mentre la durata massima ottenibile dipende dalla lunghezza scelta per i cavi durante la messa a punto del circuito.

Invertendo la sequenza di innesco è inoltre possibile cambiare la polarità dell'impulso desiderato.

Le caratteristiche non ideali degli interruttori di tipo MOSFET, nonché degli altri elementi del sistema, sono compensate dalla simmetria del circuito. Infatti, l'uso di interruttori reali identici risolve il problema delle tensioni residue applicate al carico dopo la fine dell'impulso progettato.

I contributi dovuti alla resistenza R_{on} degli interruttori MOSFET si annullano durante la sovrapposizione delle onde di tensione che arrivano da entrambe le estremità al carico. In più, come già accennato, la simmetria del sistema compensa qualsiasi altra distorsione causata dagli altri elementi non ideali del circuito in entrambi i rami della linea di Blumlein.

1.3 – Analisi numerica del circuito

Nei paragrafi precedenti è stato analizzato, in linea teorica, il funzionamento di un generatore di impulsi basato su rete Blumlein Convenzionale e su Blumlein Modificata.

Si è visto, quindi, come il secondo schema proposto riesca a superare senza troppe difficoltà le limitazioni intrinseche della configurazione classica, offrendo prestazioni decisamente superiori. Dovendo quindi scegliere tra i due schemi, non c'è ombra di dubbio che si sia optato per la configurazione Modified Blumlein.

Di seguito, quindi, verrà analizzato numericamente il funzionamento di una Modified Blumlein Pulse Forming Network, partendo da un modello semplice, quasi ideale, per poi passare gradualmente al modello reale definitivo (in cui ogni elemento del circuito modella in modo dettagliato ogni singolo elemento reale utilizzato per la realizzazione pratica del primo circuito Blumlein modificato).

1.3.1 – Analisi del Modello Ideale

Verrà ora analizzato il comportamento di un circuito ideale che schematizza il funzionamento del generatore di impulsi basato su sistema Blumlein modificato.

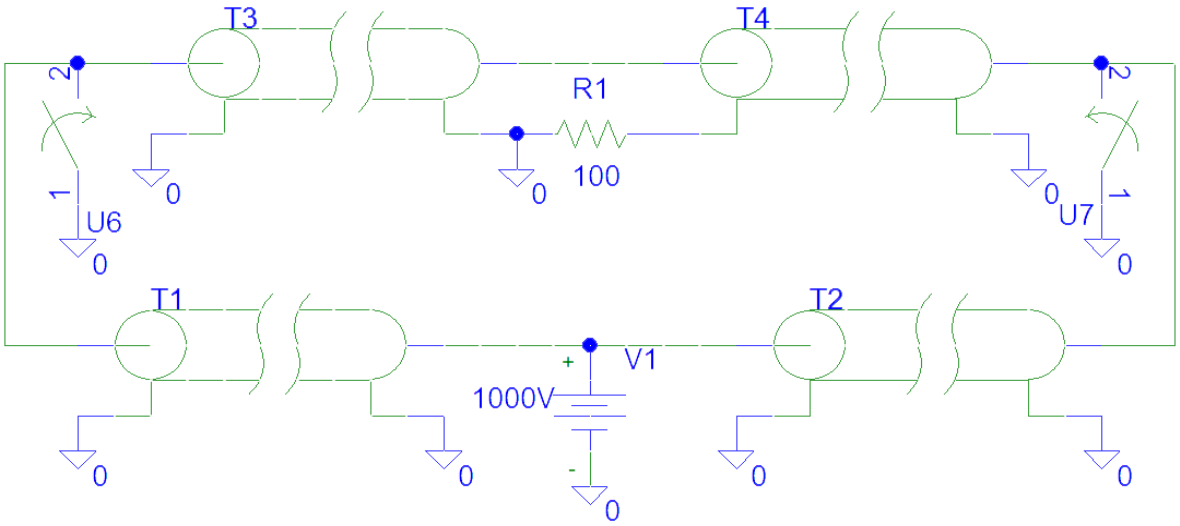


Figura 1.7: Modellazione del sistema Modified Blulmein realizzato in ambiente SPICE (schematics)

Per tale analisi è stato utilizzato OrCAD PSPICE, software per la simulazione di circuiti elettronici.

Il circuito riportato in figura 1.7 è infatti il modello equivalente SPICE del sistema Modified Blumlein Pulse Forming Network, comprensivo del carico R1 [5].

La batteria da 1 kV schematizza il generatore di tensione in corrente continua che, tramite due cavi coassiali, alimenta il sistema. Le linee T1 e T2 schematizzano infatti i due cavi che, tramite connettore BNC, sono collegati al generatore di tensione. I rimanenti due tratti di linea, T3 e T4, vanno a modellare la linea di trasmissione Blumlein vera e propria.

Per tutti e quattro i tratti di linea si è scelto di utilizzare come valore di impedenza Z_0=50 Ω (valore tipico per un cavo coassiale).

Per fissare la lunghezza di tali linee, bisogna distinguere tra le linee T1 e T2 e quelle T3 e T4. Le prime due fungono solo da collegamento tra il generatore di tensione e la linea vera e propria, e la loro lunghezza si è supposta al più un metro.

Per quanto riguarda invece la lunghezza delle due linee T3 e T4, supponendo che la generica linea introduca un ritardo di 5 ns per ogni metro di lunghezza, e supponendo ancora di voler ottenere un impulso di durata massima pari a 200 ns, è banale osservare che i due tratti di linea da utilizzare devono avere una di lunghezza di 20 m ciascuno.

Le anime dei conduttori T3 e T4 sono poste in corto circuito tra loro, mentre tra i terminali corrispondenti alle garze esterne, vi è collegato il carico.

In appendice è riportata la Netlist SPICE relativa al circuito appena presentato.

Passando all'analisi dei risultati della simulazione; in figura 1.8 è riportato l'andamento nel tempo della tensione sul carico. Come è lecito aspettarsi, la tensione sul carico è esattamente pari ad un impulso di ampiezza 1000 V, e di durata pari a 50 ns (il ritardo di attivazione tra i due interruttori). In figura 1.9, invece, è riportato l'andamento nel tempo della tensione misurata ai capi dei due interruttori, considerando che lo switch S1 si chiude prima di quello S2.

Il tratto di linea interessato dalla perturbazione, nel funzionamento introduce un ritardo di 100 ns nella propagazione della perturbazione stessa (infatti la tensione sul carico rimane ancora 0 V per altri 100 ns, fino all'istante t=350 ns).

Il secondo switch (S2) si chiude quindi a distanza di 50 ns dal primo, ma anche in questo caso la propagazione del transitorio (introdotto dalla variazione del circuito) subisce il medesimo ritardo di 100 ns.

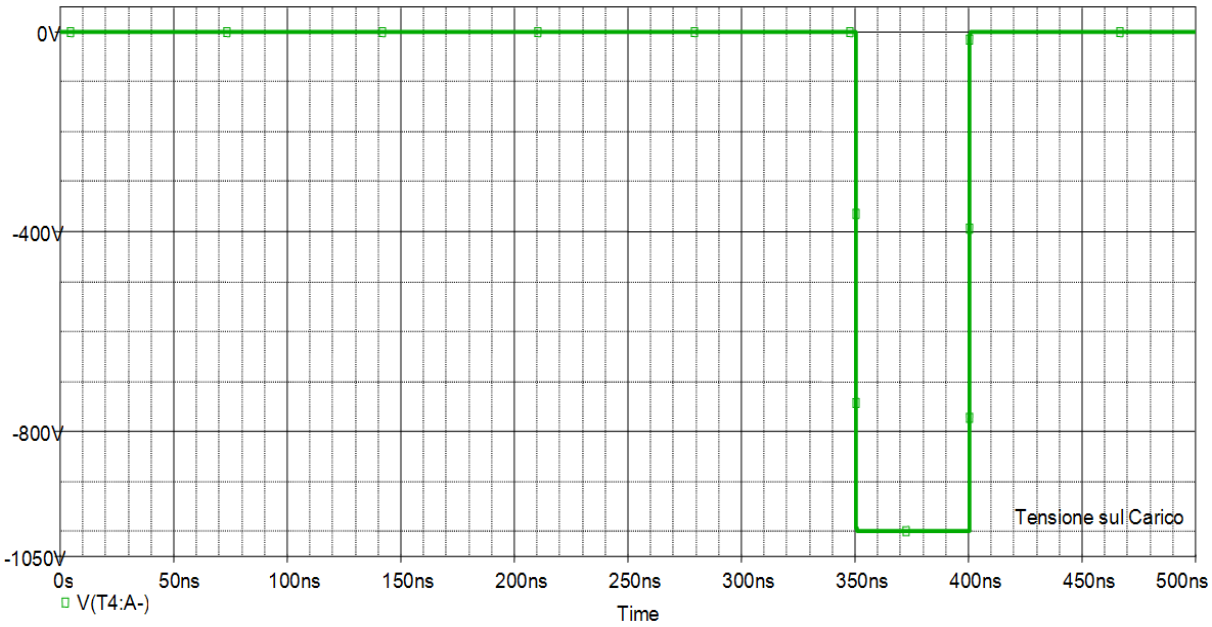


Figura 1.8: andamento nel tempo della tensione sul carico

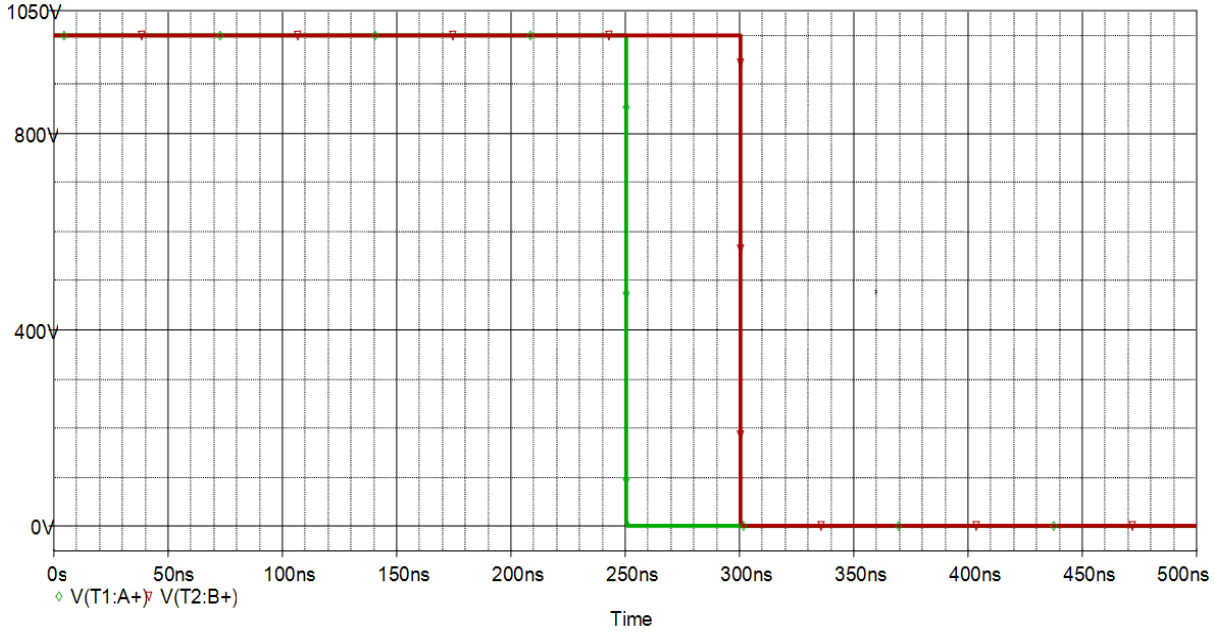


Figura 1.9: andamento nel tempo della tensione sugli switch S1 (verde), ed S2 (rosso)

1.3.2 – Analisi del Modello Reale

Passando all'analisi di uno schema che meglio approssima il circuito reale da simulare, viene riportato in figura 1.10 uno schema di principio del circuito da realizzare.

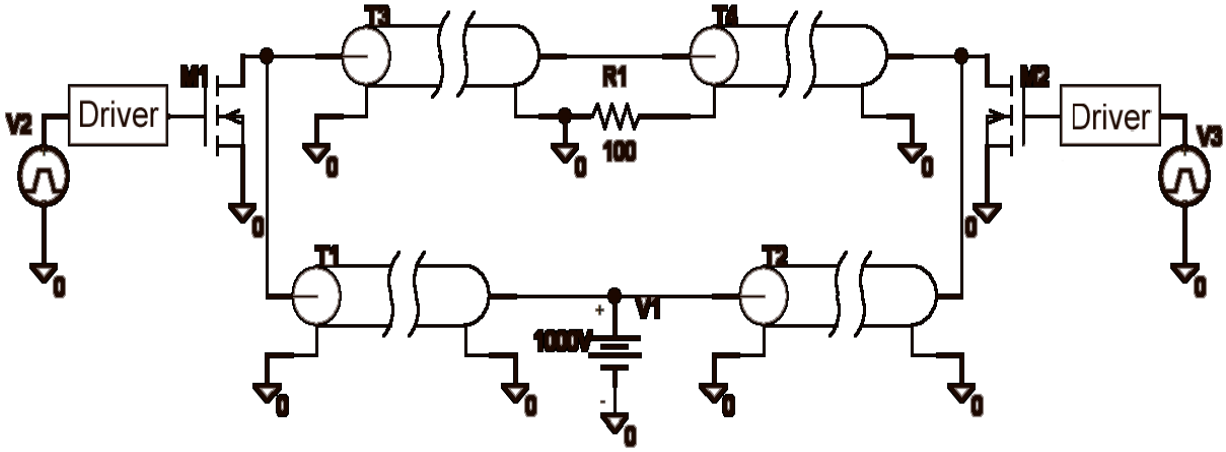


Figura 1.10: schema di principio del circuito reale implementato in ambiente SPICE

Come si può osservare, le modifiche più evidenti apportate al circuito, sono quelle relative ai dispositivi utilizzati come switch.

Infatti, per ottenere il rispetto delle specifiche richieste in merito ai tempi di commutazione dallo stato on allo stato off dello switch (e viceversa), bisogna ricorrere ad una elettronica molto spinta (e anche alquanto costosa).

Si è scelto quindi di utilizzare come interruttori allo stato solido, due MOSFET di potenza del tipo IC 275 102n06a (il cui datasheet è riportato in appendice).

Purtroppo il transistor in questione non può essere usato direttamente come interruttore, ma richiede l'utilizzo di un appropriato circuito di interfacciamento tra il MOSFET ed il sistema di controllo utilizzato per la generazione dei segnali di attivazione.

Tale dispositivo prende anche il nome di "Driver" e, per la realizzazione del circuito, è stato scelto l' IC 420 (il cui datasheet è riportato in appendice).

Per poter caratterizzare correttamente tutto il circuito, occorre includere anche il pilota nello schema completo del sistema, in quanto anche questo nuovo elemento influenza la risposta del circuito.

Sostituendo quindi i due nuovi modelli equivalenti (presenti nei datasheet dei componenti) nello schema SPICE iniziale, si ottiene il circuito completo riportato in figura 1.11.

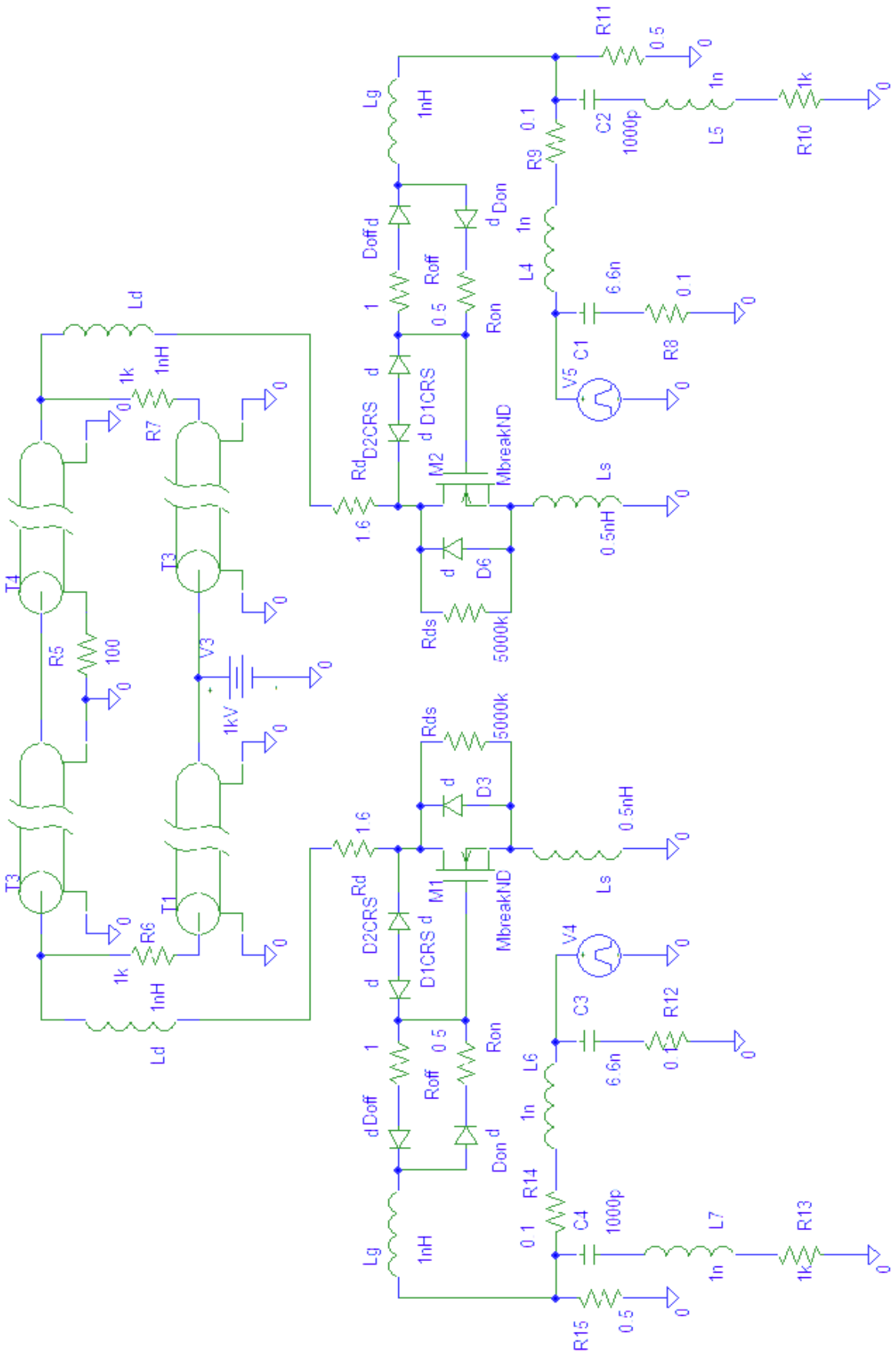


Figura 1.11: Modello Schematics relativo al reale circuito in esame

Analizzando brevemente tale circuito, si può banalmente osservare come non abbia subito sostanziali modifiche; semplicemente sono stati sostituiti gli elementi ideali presenti in precedenza, con i loro rispettivi modelli reali.

L'unica differenza degna di nota è costituta dall'aggiunta di due resistenze (una per ogni ramo), poste in serie tra il generatore di tensione e la linea di trasmissione.

Come sarà più chiaro in seguito, tale aggiunta nella progettazione iniziale aveva il solo scopo di proteggere il circuito da eventuali correnti eccessivamente elevate, ma nella fase di ottimizzazione e miglioramento del sistema già realizzato ha avuto un' importanza fondamentale, ed ha contribuito in maniera notevole al raggiungimento degli obiettivi che erano stati fissati.

Dalle specifiche del MOSFET in esame, si evince che quest'ultimo può supportare fino ad una tensione V_{DS} pari a 1000 V, ed una corrente I_D non superiore agli 8 A per un tempo di funzionamento non eccessivamente lungo. Si è ritenuto quindi opportuno limitare il valore della corrente che circola nel circuito a non più di 5 A, in modo tale da avere comunque una certa tolleranza rispetto al valore massimo nominale del dispositivo.

Quando i due interruttori si chiudono, cortocircuitano verso massa uno dei due terminali di ciascuna resistenza, pertanto è risultato banale calcolare il valore minimo di resistenza tale da garantire il rispetto della specifica assegnata.

Considerando trascurabile il valore della resistenza R_{on} del dispositivo rispetto a quella del nuovo elemento aggiunto, la differenza di potenziale ai capi della resistenza stessa è pari a circa 1000 V.

Quindi è stato calcolato banalmente il valore di R:

$$R = \frac{V_R}{I_R} = \frac{1000}{5}\left[\frac{V}{A}\right] = 200\ \Omega$$

Pertanto, è lecito affermare che occorrono due resistori da almeno 200Ω ciascuno.

Passando all'analisi dei risultati ottenuti simulando il funzionamento del circuito, è stato riportato, in figura 1.12, l'andamento nel tempo della tensione sul carico.

Dall'analisi di tale figura, risulta evidente che, passando al modello reale del sistema, i tempi di salita e di discesa della tensione sul carico non sono più nulli, ma dipendono dalle prestazioni dei due interruttori; inoltre, si osserva che l'ampiezza dell' impulso è attenuata del 4% (misuriamo infatti una tensione che, in modulo, è pari a $960V$). Questa attenuazione è

dovuta ovviamente alla caduta di tensione sulle resistenze aggiunte in serie al generatore e alla caduta sulla R_{on} dei MOSFET.

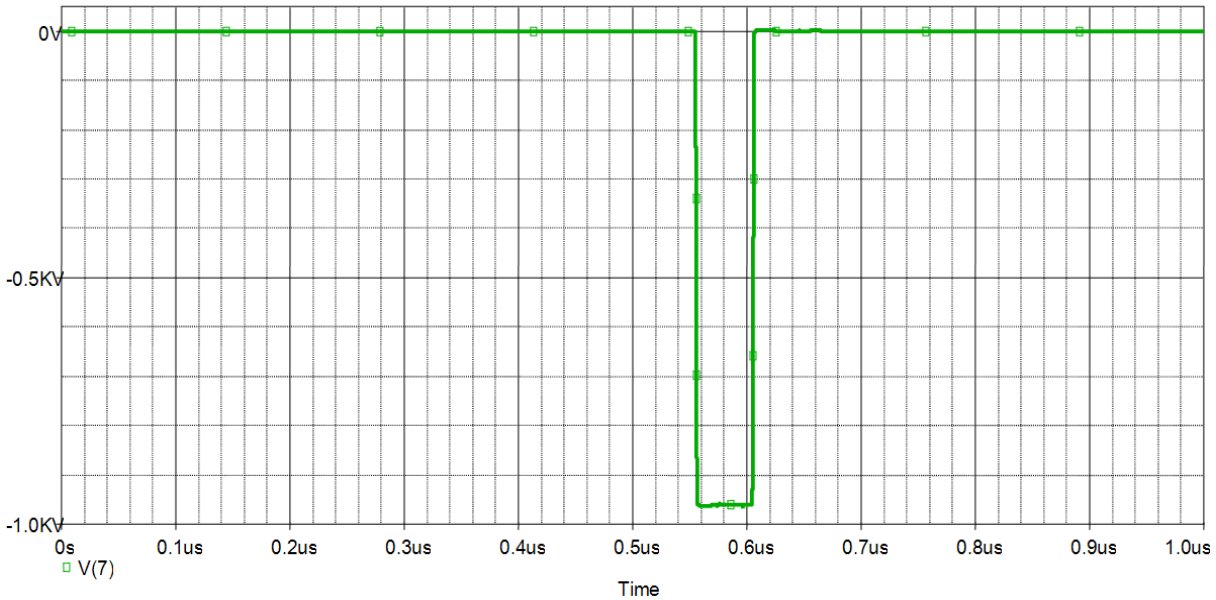


Figura 1.12: andamento nel tempo della tensione sul carico (R_1=R_2=200Ω)

A questo punto però, i due resistori da 200Ω limitano si il valore della corrente che circola nel circuito ad un valore inferiore alla soglia imposta, ma il loro valore è troppo basso, poiché considerando il caso peggiore in cui circolino 5A nei due MOSFET, e quindi nei due resistori, la potenza dissipata da ciascuno di essi sarebbe pari a 5kW, valore improponibile per il sistema in esame.

Infatti è palese osservare che il circuito non può lavorare in modo ottimale in tali condizioni: i due resistori trasformano la potenza dissipata in calore, il che provoca un aumento della temperatura dell'intero sistema. Oltretutto, un componente passivo capace di dissipare una tale potenza ha dimensioni notevoli, e richiede un grande flusso d'aria per il raffreddamento: se si pensa che tutto il sistema (ad eccezione dei cavi) è racchiuso in un box metallico di dimensioni abbastanza contenute, era praticamente impossibile poter utilizzare due resistori con tali caratteristiche.

Provando quindi ad incrementare il valore delle resistenze utilizzate di tre ordini di grandezza, i nuovi valori saranno:

$$R_1=R_2=200k\Omega$$

Simulando, quindi, il funzionamento dell' intero circuito, utilizzando i nuovi valori di resistenza, i risultati ottenuti sono stati quelli riportati in figura 1.13, dove è riportato l'andamento nel tempo della tensione sul carico.

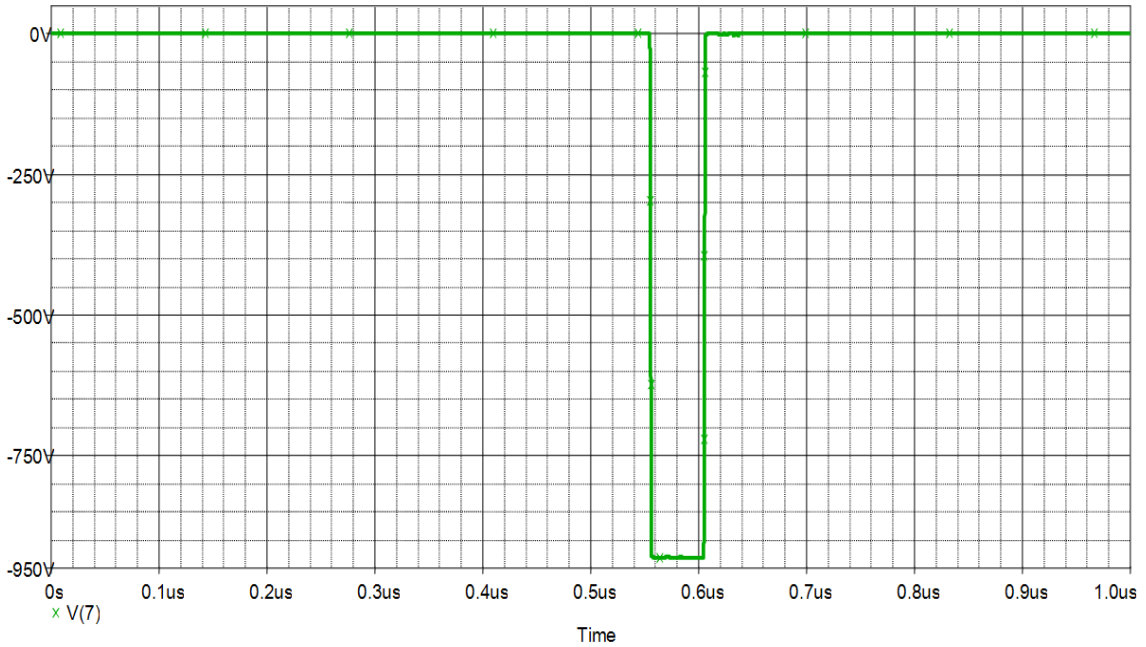


Figura 1.13: andamento nel tempo della tensione sul carico (R_1=R_2= 200kΩ)

Come si può vedere, le caratteristiche principali dell'impulso sono rimaste ancora una volta invariate; l'unica differenza rispetto al caso precedente è relativa ad un' ulteriore riduzione dell'ampiezza dell'impulso. Si apprezza infatti una riduzione della tensione sul carico pari al 7% rispetto al caso ideale.

In figura 1.14, invece, è riportato l'andamento nel tempo della corrente che circola in ciascuno dei due resistori (e quindi nei relativi MOSFET).

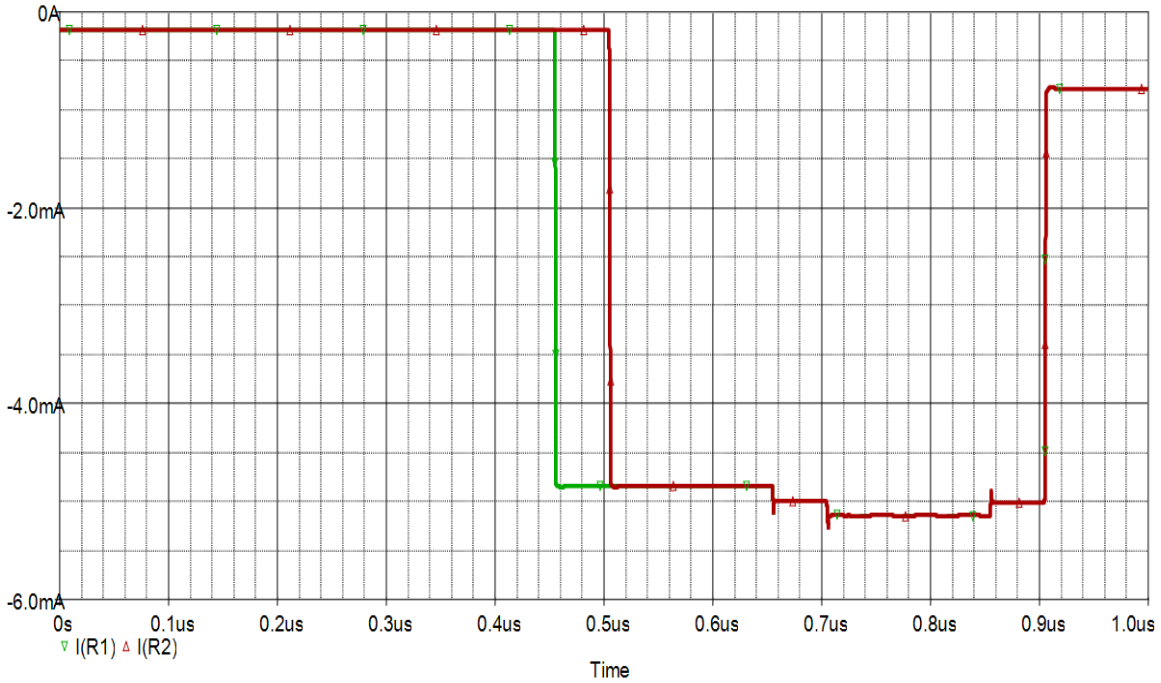


Figura 1.14: andamento nel tempo della corrente che circola attraverso i due resistori ed i due MOSFET

Quindi, a fronte di un' ulteriore riduzione della tensione sul carico di 40 V rispetto al caso precedente, la corrente che circola nel circuito è stata ridotta ad un valore massimo di appena 5 mA.

Considerando ora la potenza dissipata dai due resistori, è facile osservare che un' ulteriore piccola perdita di tensione sul carico ha rappresentato un ottimo compromesso tra potenza dissipata, ridotta ora ad appena 5 W di picco, e tensione sul carico.

1.4 – Analisi dei segnali di attivazione del circuito

Si passa ora all'analisi dei segnali di controllo da utilizzare per il pilotaggio degli interruttori MOSFET, determinandone in modo univoco le caratteristiche che garantiscono il rispetto delle specifiche imposte dal sistema.

Come già detto, la durata dell'impulso di tensione sul carico è legata al ritardo temporale che intercorre tra le attivazioni dei due interruttori. Tuttavia non bisogna sottovalutare la questione del sincronismo tra i segnali di attivazione dei due dispositivi.

Tra una serie di possibili segnali di controllo da applicare all'ingresso del circuito di pilotaggio dei due MOSFET, di seguito vengono mostrati solamente quelli utili all' applicazione in esame, essendo già disponibile una trattazione in merito alle varie tipologie ottenibili con il sistema di generazione utilizzato [5].

1.4.1 – Segnali di attivazione sincronizzati

Considerando il legame tra i segnali di apertura e di chiusura dei due interruttori, sono state valutate le condizioni di funzionamento a cui fa riferimento la figura 1.15, nella quale è riportato l'andamento nel tempo dei segnali di attivazione dei due interruttori.

In questo caso il segnale in rosso, relativo all'attivazione del secondo interruttore, è di durata inferiore rispetto al primo (riportato in verde), ed in particolare la sua durata è proprio pari alla durata del primo, a meno del ritardo temporale di attivazione tra i due.

Così facendo, si riesce ad ottenere la chiusura dei due interruttori in tempi diversi (in questo caso con un ritardo di attivazione pari a 50 ns), e la loro contemporanea riapertura, che assicura la presenza sul carico di un solo impulso.

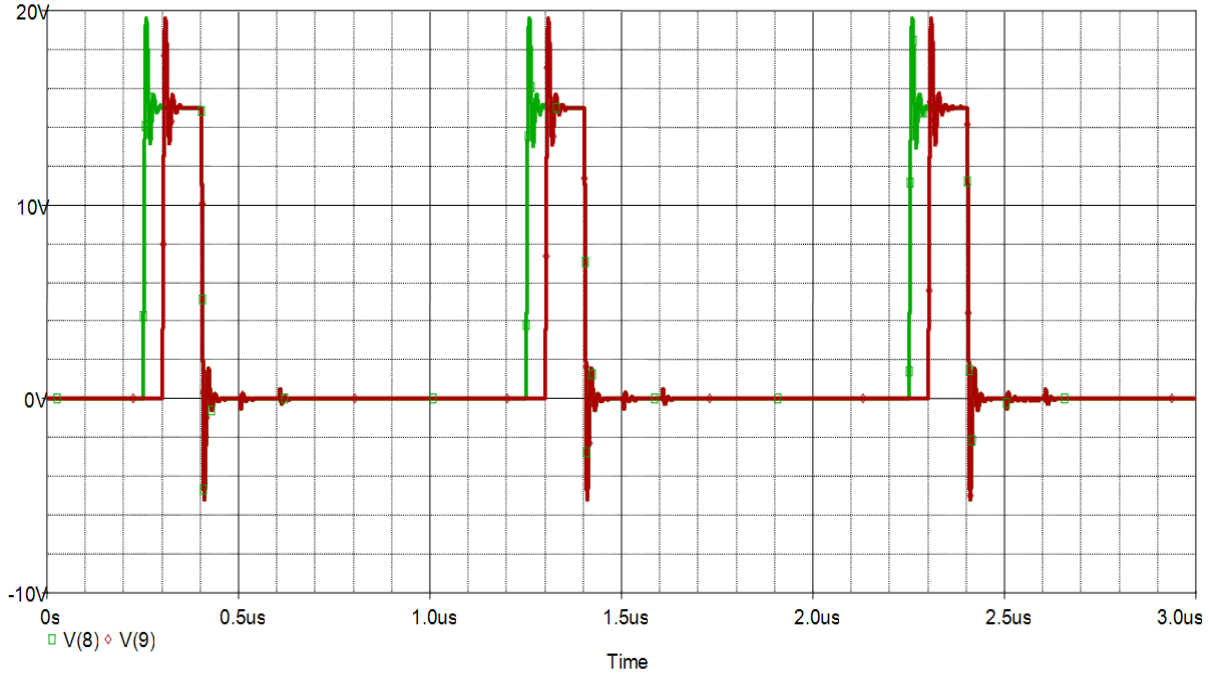


Figura 1.15: andamento nel tempo dei segnali di controllo presenti sulle gate dei due MOSFET di potenza utilizzati come interruttori

In figura 1.16 è riportato, invece, l'andamento nel tempo della tensione sul carico. Sono presenti solo degli impulsi negativi, di durata 50 ns, e di ampiezza, in modulo, circa pari alla tensione fornita dal generatore.

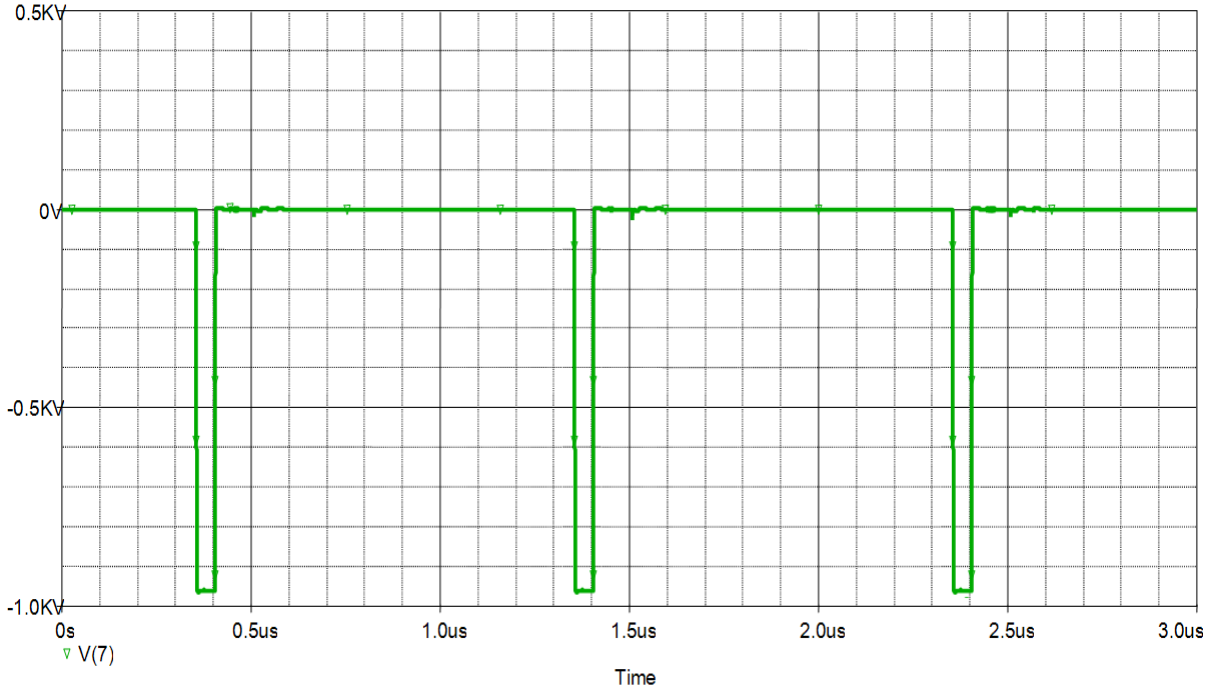


Figura 1.16: andamento nel tempo della tensione sul carico

Sono stati quindi determinati il tipo di segnali da utilizzare, nonché il livello di sincronismo richiesto tra i due.

Infine, è stato verificato che se viene invertito l'ordine di chiusura dei due interruttori, si ottiene un' inversione di fase della tensione sul carico, come mostrato in figura 1.17.

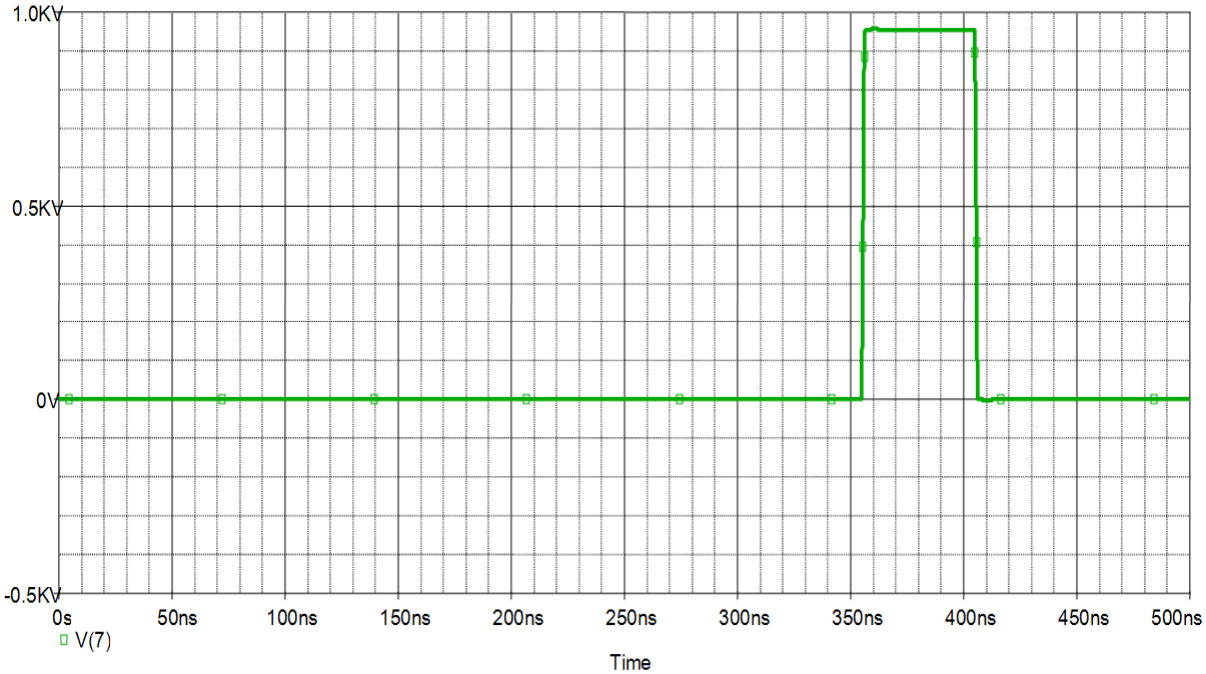


Figura 1.17: andamento nel tempo della tensione sul carico invertendo l' ordine di chiusura degli interruttori

A questo punto, bisogna far notare che quando gli impulsi sono troppo vicini nel tempo l' uno all' altro, gli impulsi successivi al primo sono affetti da distorsioni.

Ciò è dovuto al fatto che se, ad esempio, gli impulsi distano tra loro appena 1 μs, la tensione sul carico avrà una frequenza $f = 1\text{MHz}$. Quindi la frequenza di ripetizione dell'impulso è troppo elevata, e non permette al sistema di liberarsi degli effetti del transitorio legato all'impulso precedente (la linea di trasmissione non riesce a caricarsi nuovamente e a riportarsi nelle condizioni iniziali).

In condizioni di funzionamento reali, dove la frequenza di ripetizione dell'impulso non supera le decine di Hertz, tale problema non sussiste, in quanto la linea ha tutto il tempo di ripristinare le condizioni iniziali di funzionamento.

1.5 – Presentazione dei vetrini di prova

Nelle simulazioni presentate in tutta la trattazione, così come in tutte le prove sperimentali effettuate, il carico ai capi del quale viene misurato l'impulso di tensione è puramente resistivo e di valore pari a 100Ω.

Tale valore di resistenza risulta ora vincolante per il proseguire l'analisi, in quanto è stato appositamente scelto per garantire l'adattamento della linea di trasmissione al carico, e quindi il massimo trasferimento di potenza.

Si ricordi infatti che il cavo coassiale utilizzato per realizzare la linea Blumlein ha un' impedenza caratteristica pari a 50Ω e che, per ottenere l'adattamento, il carico deve presentare un' impedenza puramente reale e pari al doppio di quella della linea.

Quello che fino ad ora è stato indicato come "carico", in realtà è rappresentato da cellule, poste in sospensione in un fluido, e depositate su di un vetrino.

Inoltre, il vetrino deve poter essere posizionato sotto il microscopio elettronico già durante la fase di applicazione del campo elettrico pulsato, in modo da permettere un' analisi in real-time degli effetti del campo sul campione di cellule. Pertanto, la struttura realizzata per permettere l'irradiazione delle cellule è poco invasiva ed ingombrante, e permette di effettuare agevolmente le operazioni di routine sui vetrini.

A questo scopo, quindi, è stata realizzata una coppia di elettrodi, opportunamente sagomati, applicabili al vetrino stesso, e ai capi dei quali verrà quindi applicato l'impulso di tensione. Nel gap tra i due elettrodi dovrà essere posizionato il fluido contenente le cellule [5].

Le caratteristiche del carico sono state determinate utilizzando l' espressione generale della resistenza, quindi:

$$R = \rho \cdot \frac{l}{S}$$

I due elettrodi affacciati si comportano come le facce di un condensatore, pertanto, la superficie S corrisponde all'area delle due superfici affacciate (ovvero, le facce del condensatore), mentre l è la lunghezza del canale. La relazione precedente può quindi essere riscritta come segue, indicando con w lo spessore dell' elettrodo:

$$R = \rho \cdot \frac{l}{l \cdot w} = \frac{\rho}{w}$$

Ricordando che il fluido contenente le cellule (inserito nel canale tra i due elettrodi) è il PBS (siero fetale bovino, la cui resistività specifica è pari a $10 \cdot 10^{-3}\ \Omega \cdot m$), è stato ricavato banalmente lo spessore dell'elettrodo invertendo la precedente relazione:

$$w = \frac{\rho}{R} = \frac{10 \cdot 10^{-3}}{100} = 100\ \mu m$$

Si evince quindi che il valore della resistenza del carico è fortemente dipendente dallo spessore degli elettrodi, mentre la lunghezza l del canale risulta essere praticamente ininfluente.

L'unico vincolo per la lunghezza del canale è legato, quindi, al volume di fluido che si desidera inserire all'interno del gap.

Supponendo quindi arbitrariamente che il canale sia lungo 1 cm, sarà possibile analizzare un volume di fluido pari a $100 \cdot 10^{-12}\ \mathrm{m}^3 = 0{,}1\ \mu l$.

A questo punto, la larghezza del canale tra i due elettrodi è stata determinata ricordando che, per ottimizzare gli effetti del campo al centro del gap, deve essere uguale allo spessore degli elettrodi.

Uno schema semplificato di come si presenta il vetrino corredato degli elettrodi sagomati è riportato in figura 1.18. In tale figura, inoltre, sono indicate anche le relative dimensioni del vetrino, degli elettrodi, e delle varie distanze tra gli elettrodi.

In letteratura ,inoltre, è presente un' attenta analisi del comportamento del campo elettrico all' interno del gap, ottenuta tramite una serie di simulazioni con "CST Microwave Studio" [5].

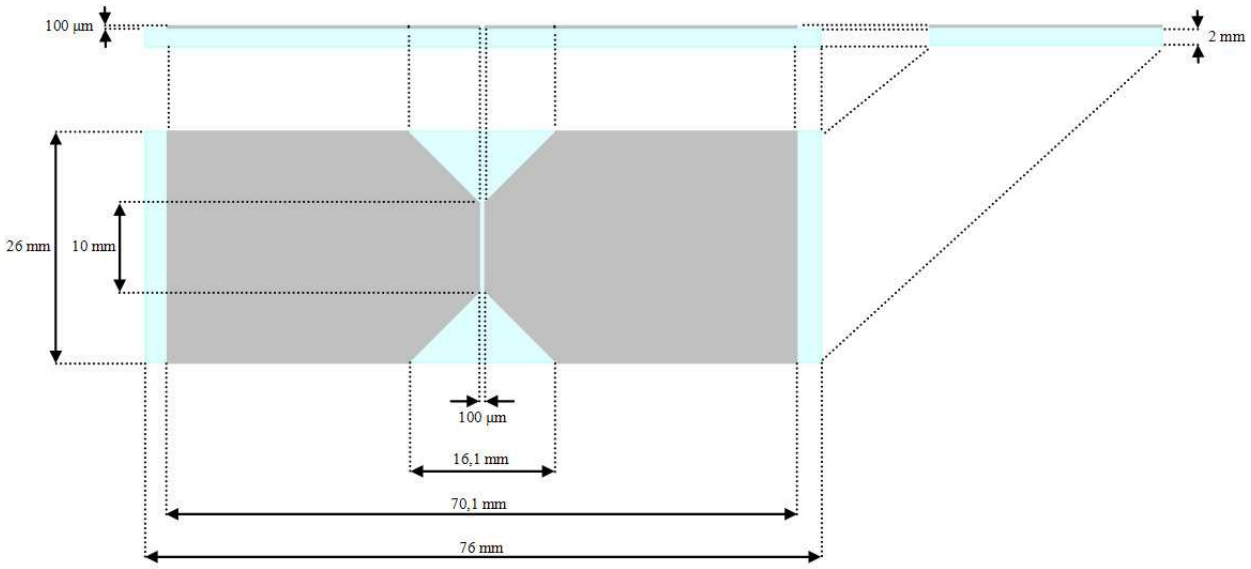


Figura 1.18: schema di principio di un vetrino completo, con già applicati gli elettrodi, e con le relative quote

Per avere un' idea dei campi elettrici necessari alle esposizioni dei campioni di cellule, se viene applicato agli elettrodi un impulso di tensione di ampiezza pari a 1 kV, il valore del

campo elettrico generato all' interno del gap sarà al massimo:

$$E = \frac{1000V}{100\mu m} = \frac{10MV}{m}$$

CAPITOLO II

Modified Blumlein: analisi, ottimizzazione e verifica del sistema di partenza

2.1 Il sistema di controllo
2.1.1 Box di assemblaggio
2.1.2 Evaluation board ed assemblaggio del primo sistema di controllo
2.2 Generazione dei segnali di controllo: USBPulse100
2.2.1 Caratteristiche ed assemblaggio
2.2.2 Software di controllo
2.2.2.a Modalità RUN
2.2.2.b Modalità ONCE
2.2.2.c Altre funzionalità
2.3 Verifica sperimentale delle USBPulse100
2.4 Risultati ottenuti con il primo prototipo di Modified Blumlein
2.5 Ottimizzazione del primo prototipo di Modified Blumlein
2.5.1 *Determinazione teorica dell' ampiezza massima dell'* impulso ottenibile sul carico
2.5.2 Rimozione di una delle due alimentazioni ad alta tensione
2.5.3 Nuova configurazione delle masse del sistema
2.6 *Risultati ottenuti con l' ottimizzazione del primo* prototipo
2.6.1 Analisi ed interpretazione dei risultati ottenuti: disturbi condotti e irradiati da abbattere

Modified Blumlein: analisi, ottimizzazione e verifica del sistema di partenza

In questo capitolo viene abbandonata l' analisi puramente teorica operata sui sistemi Blumlein, e sulla sua versione modificata, per dare ampio spazio alla descrizione della realizzazione pratica del primo prototipo di Modified Blumlein e del relativo sistema di controllo, dal quale è poi cominciato il primo lavoro di ottimizzazione.

In particolare, verrà descritto l' hardware utilizzato per la realizzazione del doppio interruttore, discutendo soprattutto delle prestazioni dell' EVIC 420 (la board utilizzata come elemento base del singolo switch) e delle USBPulse100 (i dispositivi utilizzati per la generazione dei segnali di sincronismo degli switch), illustrandone la struttura, il funzionamento, e presentando quindi, in modo dettagliato, il software che ne gestisce il funzionamento.

Infine, verranno mostrati ed analizzati i risultati ottenuti dopo la prima ottimizzazione effettuata sul circuito di partenza, evidenziandone i limiti e i punti del circuito di pilotaggio ai quali apportare sostanziali modifiche per migliorare ulteriormente le prestazioni dell' intero sistema. Queste modifiche, trattate ampiamente nel capitolo successivo, consisteranno nella progettazione e realizzazione pratica di un circuito di pilotaggio completamente nuovo ed affidabile.

2.1 – Il sistema di controllo

Passando all'analisi delle fasi operative per la realizzazione della scatola di controllo per il sistema di generazione di impulsi basato su sistema Modified Blumlein, di seguito verrà spiegato brevemente il funzionamento dei vari elementi del sistema di controllo, fornendo alcuni dettagli in merito all'assemblaggio delle varie parti che lo compongono.

2.1.1 – Box di assemblaggio

Tutto il circuito è stato inizialmente inserito in un case esterno; a tale scopo, è stato scelto un BOX in alluminio verniciato dalle dimensioni 200x200x70 mm, opportunamente modificato lavorato per consentire l' assemblaggio del sistema.

Dopo aver applicato sul fondo della scatola tre listelli di plexiglass, su di essi sono stati applicati dieci distanziali metallici come supporto su cui fissare le schede PCB del circuito.

Successivamente sono stati realizzati sei fori da 0,1 cm per l'applicazione di altrettanti connettori BNC da pannello, e un altro foro da 0,7 cm per l'applicazione del plug di alimentazione del circuito.

Poichè il box di alluminio è un ottimo conduttore, si era deciso di utilizzarlo anche come conduttore di massa comune a tutto il circuito; pertanto, con l'ausilio di una piccola fresa, si era provveduto alla smerigliatura della zona interna del box in corrispondenza dei fori. Tale operazione si era resa indispensabile per l'eliminazione della vernice in tali settori, in quanto la vernice stessa funge da isolante. Questa scelta, però, come verrà evidenziato in seguito, ha causato seri problemi al corretto funzionamento del sistema, a causa di un fenomeno di disallineamento tra le masse dei suoi componenti, con la conseguente instabilità dello stesso. In figura 2.1 è riportata una foto del BOX utilizzato.

Figura 2.1: box di contenimento del circuito

Dei sei connettori BNC applicati al case, due sono stati utilizzati come ingresso ad alta tensione (dove era collegato il generatore di tensione da 1 kV), due per il collegamento alla linea di trasmissione, e due per il pilotaggio degli interruttori.

I primi due BNC erano quindi collegati in ingresso al rispettivo banco di resistori di limitazione della corrente. Inizialmente erano stati montati in serie cinque resistori da $46k\Omega$ ciascuno, per una resistenza totale di $230k\Omega$, capaci di dissipare una potenza di 5 W.

Il terminale di uscita di entrambe le serie di resistori andava quindi collegato, contemporaneamente, al rispettivo Drain del MOSFET, e al BNC di uscita a cui doveva essere collegata la linea di trasmissione. I due connettori BNC rimanenti erano quindi utilizzati per collegare direttamente i segnali di pilotaggio degli interruttori, provenienti dalle due USBPulse100, con il circuito di pilotaggio all' interno del box.

2.1.2 – Evaluation board ed assemblaggio del primo sistema di controllo

L' evaluation board EVIC420, è stata utilizzata come elemento di base per la realizzazione del singolo interruttore.

Le board disponibili hanno il driver pre-installato (DEIC 420), e appositi spazi per l'istallazione del MOSFET vero e proprio.

Inoltre, la board è a doppia faccia, permettendo quindi l'istallazione di entrambi i dispositivi (sia MOSFET che driver) su una qualsiasi delle due.

E' possibile, quindi, in applicazioni che richiedono elevata potenza, applicare entrambi i dispositivi alla faccia sottostante, corredando il sistema con un apposito dissipatore di calore.

In figura 2.2 viene mostrata una foto delle due facce della board, caricata con un driver DEIC420 e un MOSFET del tipo DE275-102N06A. Per le configurazioni a bassa potenza, il MOSFET e il DEIC420 possono essere montati sulla parte superiore del circuito senza utilizzare dissipatori, come mostrato in figura. Nel sistema in esame, invece, il DEIC420 ed il MOSFET sono stati montati sul lato posteriore della PCB.

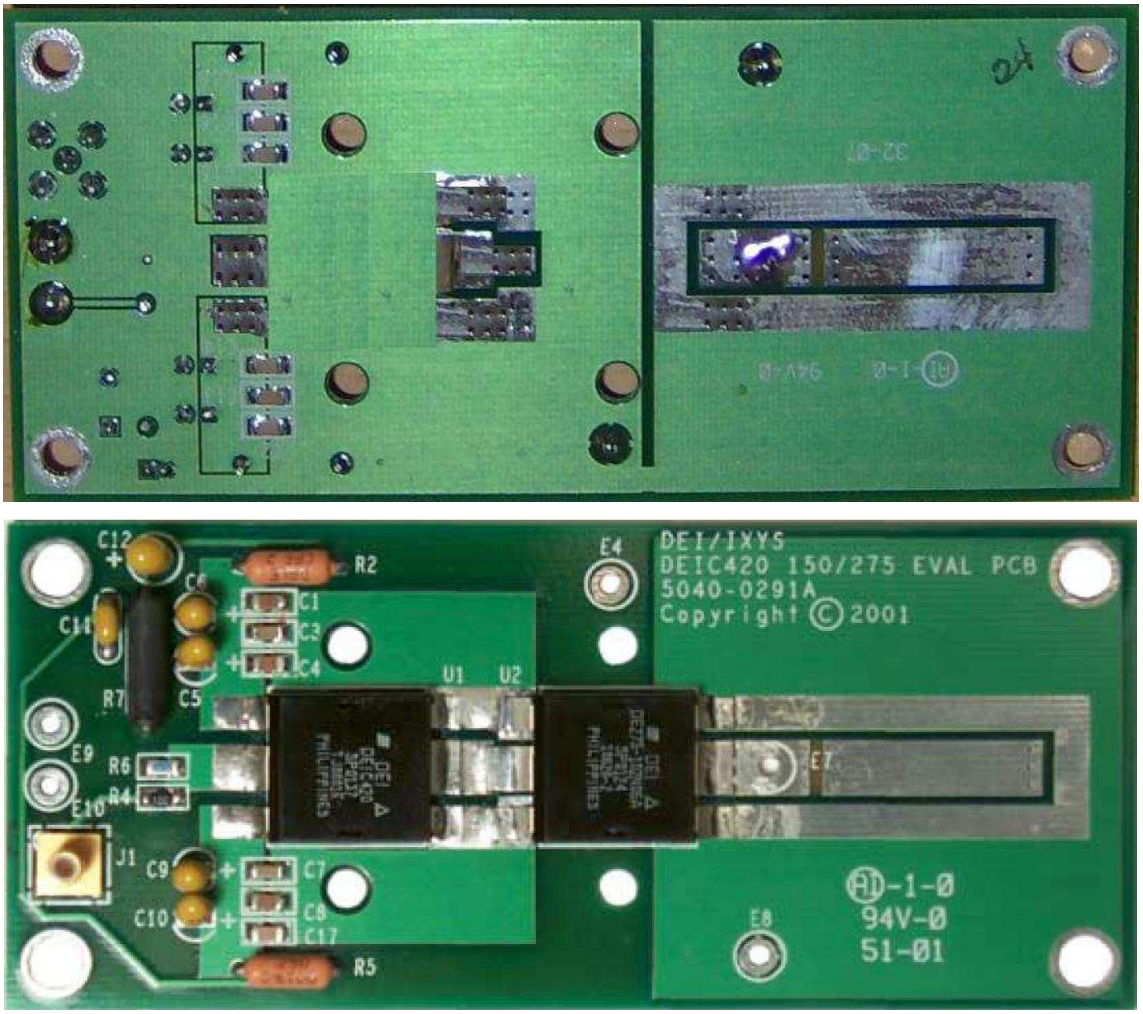


Figura 2.2: Evaluation Board EVIC 420 su cui sono già installati il driver (DEIC 420) ed il MOSFET utilizzato da switch (DE 275)

Gli ingressi a bassa tensione sono tutti allocati nella parte sinistra della scheda: J1 (di tipo SMB) richiede un segnale TTL compatibile (5 V), mentre E9, collegato a VCC-IN (8-30V), rappresenta l' alimentazione dell' evaluation board.

Lo schema elettrico del circuito è riportato in figura 2.3.

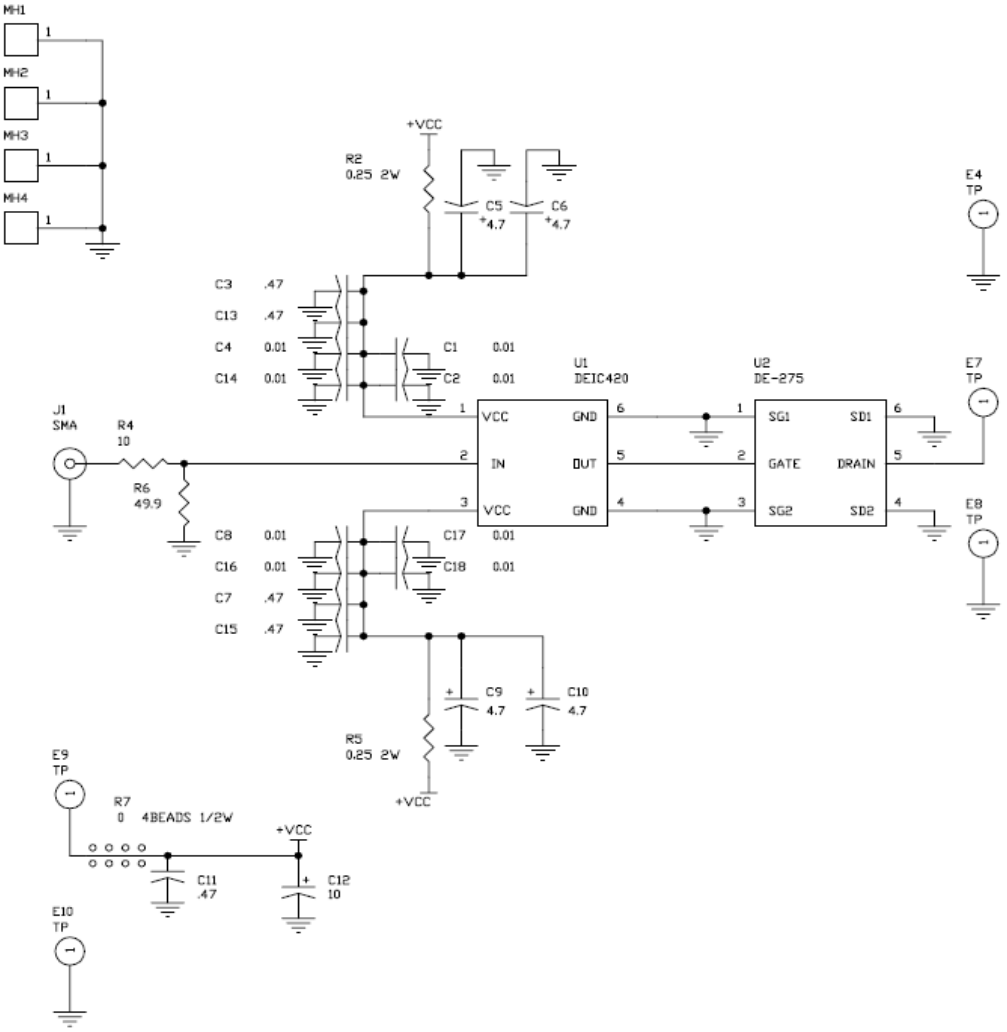


Figura 2.3: schema elettrico del circuito di figura 2.2 (evaluation board), contenente driver DEIC 420, e MOSFET DE 275

L'ingresso di controllo (J1) della condizione di funzionamento ON/OFF dello switch di potenza, è collegato tramite R_4 all'ingresso del DEIC 420 (U1) .

Il segnale di pilotaggio si propaga attraverso tale dispositivo la cui uscita ($V_{OL} = 0.025V$; $V_{OH} = V_{CC} - 0.025V$) è collegata alla gate del MOSFET (U2).

I terminali 1 e 3 del driver sono collegati alla tensione $+V_{CC}$ tramite R_2 e R_5 ed una serie di condensatori di filtraggio, mentre i terminali 4 e 6 sono collegati alla massa del circuito.

Il punto di prova E7 è collegato al drain del MOSFET, mentre i terminali indicati con E4 ed E8 sono punti di massa del circuito accessibili dall' esterno.

In appendice sono riportati i datasheets del MOSFET DE 275, del pilota DEIC 420 e della board EVIC 420.

In figura 2.4 è riportata una foto dall'alto della prima scatola di controllo completa: i segnali di controllo provengono dall'esterno (lato inferiore) e, tramite i due ingressi J1, pilotano il MOSFET.

Tali segnali sono generati utilizzando due USBpulse100 collegate agli ingressi USB del Personal Computer di controllo.

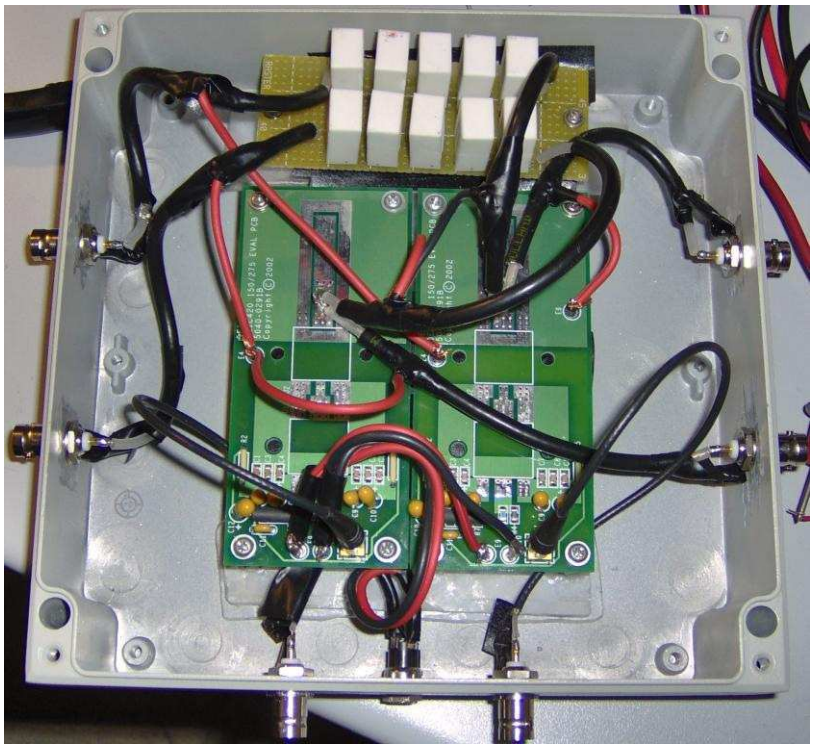


Figura 2.4: scatola di controllo ultimata

In un primo momento si era pensato di collegare direttamente i segnali generati dalle USBpulse100 in ingresso alle EVIC 420, tuttavia quest'ultimo presentava un' impedenza di uscita pari a 50 Ω (che è anche l'impedenza di ingresso dell' evaluation board).

Accoppiando direttamente i due circuiti veniva a crearsi un partitore resistivo che causava una caduta di tensione all'interfaccia pari al 50% del segnale. Dato che le due USBpulse100 non presentano alimentazione ausiliaria esterna, il livello di tensione massimo che possono produrre in uscita è pari a 5 V (che è proprio la tensione di alimentazione delle porte USB).

A causa di questo accoppiamento diretto, quindi, in ingresso al driver veniva fornito un segnale di ampiezza pari a circa 2,5 V; ricordando quindi che l'EVIC 420 richiede in ingresso un segnale TTL e CMOS compatibile ($V_{IH_{min}} \approx 3\,V$ e $V_{IL_{max}} \approx 0{,}8\ V$), si capisce subito che un segnale da appena 2,5 V non è sufficiente a pilotare il circuito.

Per questo motivo, è stato deciso inizialmente di disaccoppiare i due circuiti utilizzando due Buffer realizzati mediante l' introduzione di due amplificatori operazionali in configurazione ad inseguitore. Era stato scelto per il primo prototipo un THS 3202D (il cui datasheet è riportato in appendice) contenente proprio due OP-AMP con elevatissimo slew rate ($9000V/\mu s$) e una banda a guadagno unitario di 2 GHz.

2.2 – Generazione dei segnali di controllo: USBPulse100

In questo paragrafo verrà descritto il sistema utilizzato per la generazione degli impulsi di controllo da applicare ai due switch; come già detto, il controllo avviene da remoto, con l'utilizzo di un PC a cui sono state collegate due USBpulse100.

2.2.1 – Caratteristiche ed assemblaggio

Il dispositivo in questione permette di generare degli impulsi a bassa tensione, in una gamma di frequenze molto vasta, che va dai centesimi di Hertz alle centinaia di MegaHertz.

Inoltre l'ampiezza d' uscita è regolabile da un minimo di 1,5 V ad un massimo di 5 V, con un campionamento del segnale a 8 bit; in questo modo il dispositivo può essere impiegato per il pilotaggio di diversi circuiti logici, che richiedono differenti livelli di tensione.

Ogni USBpulse100 può essere usata come generatore indipendente a singolo canale ma, per aumentare la flessibilità di utilizzo del dispositivo, più USBpulse100 possono essere impilate insieme, per realizzare un dispositivo unico a 2, 3 o 4 canali.

In questo caso, ogni generatore è sincronizzato con gli altri tre in modo che il dispositivo composto si comporti come un singolo strumento multicanale. Ogni USBpulse100 ha ancora bisogno del proprio collegamento USB , e non un unica porta condiviso con altri dispositivi (solo così ogni dispositivo può lavorare a piena potenza, ed inoltre, in questo modo, i vari canali sono isolati dal lato delle porte USB, ma non lo sono l'uno dall'altro).

Quindi, per utilizzare più dispositivi contemporaneamente, in maniera sincronizzata tra di loro, è richiesto l'ausilio di appositi connettori. A tal proposito, quindi, per allestire il sistema di generazione multicanale, è bastato ripetere le operazioni descritte nella figura che segue (2.5).

Figura 2.5: fasi di assemblaggio di un sistema multicanale impilato, per la generazione dei segnali di controllo dei due switch

I connettori a spina vanno inseriti nelle apposite aperture presenti sul case esterno di ciascun dispositivo, avendo cura di utilizzare il connettore dai reofori più corti per l' USBpulse100 che farà da base alla pila.

In questo modo i contatti metallici si arrestano all'interno del dispositivo, senza fuoriuscire dalla parte sottostante. Tale accorgimento impedirà quindi di provocare danni a cose o persone dovuti a corti circuiti che potrebbero verificarsi accidentalmente tra i connettori a spina.

A questo punto, dopo aver impilato i dispositivi, tramite apposite prolunghe USB, ogni dispositivo va collegato singolarmente ad una porta USB del PC; questo perché ogni dispositivo assorbe una corrente di circa 200 mA: se si collegano due dispositivi allo stesso ingresso, potrebbe essere necessario alimentare esternamente i dispositivi.

Inoltre, è possibile usare più USBpulse100 come strumenti indipendenti. In questo modo, i generatori non sono collegati insieme tramite l'interfaccia di impilamento.

In questa configurazione, chiamata modo Multi-Strumento (o modo MIS), ogni generatore può usare la propria base dei tempi, ed ogni input del generatore rimarrà isolato elettricamente dagli altri.

2.2.2 – Software di controllo

Si passa ora alla descrizione del software di controllo dei dispositivi, ed in particolare alle funzioni utili per gli scopi del lavoro svolto. Le altre funzionalità del software non descritte in questo paragrafo sono presenti in appendice.

In figura 2.6 è riportato uno screen shot dell'interfaccia grafica del programma di gestione fornito in dotazione con ciascun dispositivo.

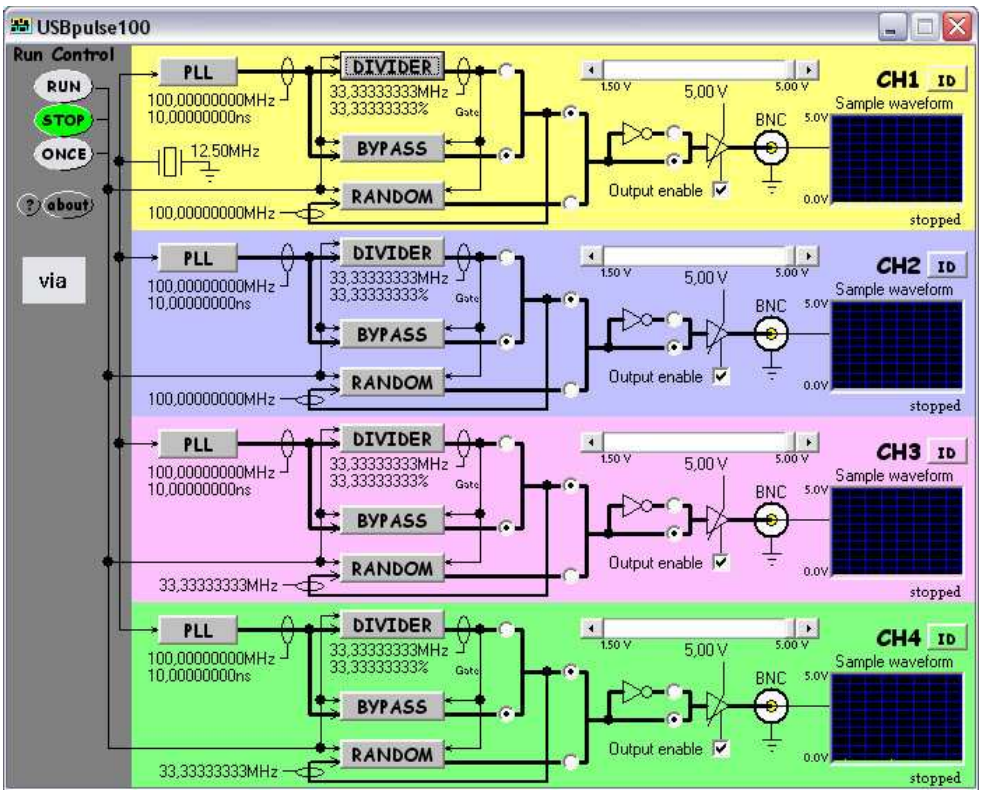


Figura 2.6: interfaccia grafica del software di gestione dei dispositivi USBpulse100 in modalità demo

Come già detto, si possono utilizzare fino ad un massimo di quattro dispositivi contemporaneamente, pertanto, quando si lancia il programma per il controllo delle due USBpulse100, quest'ultimo rileva automaticamente il numero di generatori collegati (verificando anche se i dispositivi sono nella configurazione impilata o meno), inizializzandoli uno alla volta.

Il software visualizzerà quindi uno schema del canale per ogni generatore inizializzato e perfettamente funzionante. Il numero di canale assegnato ad ogni generatore dipende dal relativo numero di serie; per capire a quale generatore corrisponde ogni canale, basta premere

il tasto ID (relativo al canale di interesse), che provoca il lampeggiamento veloce della spia rossa relativa al generatore associato a quel determinato canale.

Il software permette di scegliere tra due differenti modalità di generazione del treno di impulsi: la modalità RUN e quella ONCE.

In base poi alla selezione delle altre opzioni desiderate, si ottengono differenti caratteristiche del segnale di uscita.

2.2.2.a – Modalità RUN

Utilizzando la funzione RUN, il dispositivo opera in modalità free run, ovvero, continua a generare lo stesso treno di impulsi (con le caratteristiche imposte dall'utente), fin quando non viene premuto il tasto STOP che interrompe il processo ed arresta la generazione del segnale di uscita.

Ovviamente, ogni canale può essere regolato indipendentemente dagli altri, solo la modalità di generazione (RUN o ONCE) resta comune a tutti i canali.

Se, a questo punto, si seleziona l'opzione BYPASS, il dispositivo genera un treno di impulsi, la cui frequenza e pari a quella selezionata alla voce PLL.

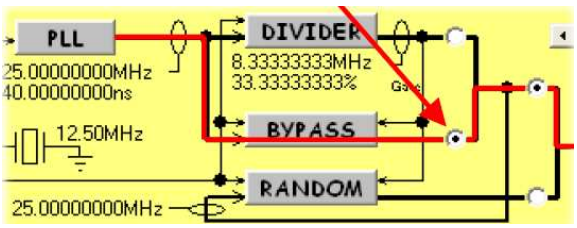


Figura 2.7: modalità BYPASS

Questa modalità operativa riporta direttamente in uscita il segnale proveniente dal PLL. Ovviamente, il PLL è programmabile, pertanto è possibile variarne la frequenza tramite l'apposita finestra di selezione (di cui possiamo vedere uno Screen Shot in figura III.18), selezionando, per ogni dispositivo, la frequenza desiderata tra le scelte disponibili.

In tale modalità è possibile scegliere tra ottantotto diversi valori di frequenza, che variano da un minimo di 3,125 MHz, fino ad un massimo di 100 MHz ed, inoltre, il segnale di uscita ha un duty cycle fisso pari al 50%.

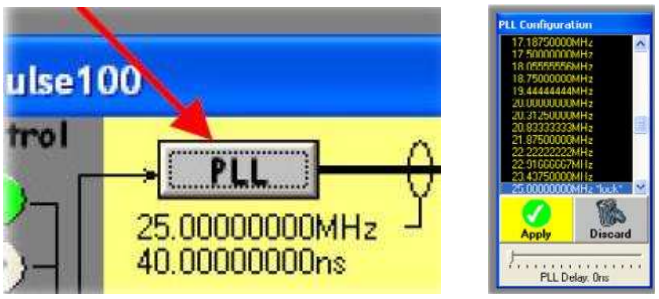


Figura 2.8: tasto PLL e finestra di selezione della frequenza di PLL

Si noti che, quando si utilizzano due o più generatori contemporaneamente, per garantire il perfetto aggancio di fase tra i segnali generati, è obbligatorio selezionare una delle frequenze che riportano l'etichetta a lato "lock". Questo perché tutti i generatori utilizzano un clock comune a 12,5 MHz per pilotare il proprio PLL.

Pertanto, solo i valori di frequenza multipli interi di 12,5 MHz garantiscono un perfetto aggancio di fase tra due PLL configurati individualmente.

Si noti inoltre che il PLL ha un ritardo configurabile (PLL Delay) da 0 ns a 3.75 ns, con una risoluzione di 250 punti. Ciò è particolarmente utile quando si utilizzano almeno due dispositivi contemporaneamente, in quanto, anche se è molto limitato, offre un ulteriore grado di libertà su cui agire per il controllo della sincronizzazione tra due canali.

Per questioni legate alla struttura interna dei dispositivi, il controllo per il ritardo non è disponibile per le frequenze 3,125 MHz, 4,166 MHz, 6,250 MHz o 12,500 MHz.

Nel caso in cui le frequenze di PLL risultino troppo elevate per il segnale che si intende generare, in alternativa alla modalità BYPASS, si può utilizzare quella DIVIDER.

In questa modalità operativa, il software utilizza un divisore a 28 bit per realizzare una gamma di segnali di uscita più flessibili, e a frequenze più basse.

Il divisore utilizza la frequenza di PLL come clock, pertanto è possibile dividere la frequenza di ingresso, data dal PLL, di un fattore intero variabile da 3 fino a 268.435.457.

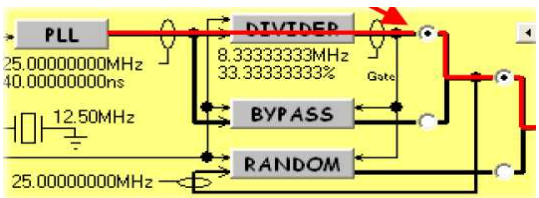


Figura 2.9: modalità DIVIDER

Il divisore può anche essere configurato per variare il duty cycle o il T_{on} dell'impulso.

Ovviamente, una volta fissato il valore della frequenza del segnale (e quindi anche il suo periodo), si ha solo un grado di libertà: si può scegliere di regolare il duty cycle, o equivalentemente il T_{on}.

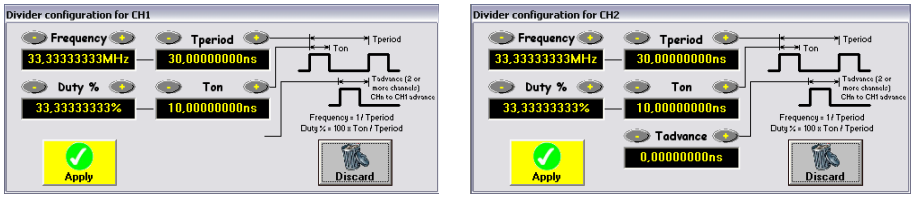


Figura 2.10: finestre di selezione dei parametri del segnale per il canale 1 e per il canale 2 (RUN - DIVIDER)

Purtroppo, però, anche in questo si è vincolati alla frequenza di PLL scelta, in quanto il T_{on} deve essere un multiplo intero del periodo del segnale proveniente dal PLL, con un fattore moltiplicativo che può variare tra 0 e 268.435.454.

Per quanto riguarda la maschera di inserimento dei parametri del DIVIDER per il secondo canale, notiamo la presenza di un ulteriore parametro: $T_{advance}$.

Tale parametro compare solo per i canali successivi al primo, e la sua interpretazione è risultata alquanto complicata, e solo sperimentalmente è stato possibile trovarne una: rappresenta, contrariamente a quanto indicato nella "User Guide" del dispositivo, il ritardo temporale della fine del T_{on} dei segnali di tutti gli altri canali rispetto al primo.

Ancora una volta, il ritardo temporale deve essere un multiplo intero del periodo del segnale di PLL, con un fattore moltiplicativo variabile da 0 a 268.435.454.

2.2.2.b – Modalità ONCE

Si passa brevemente all'analisi della seconda modalità di funzionamento utilizzabile: la modalità ONCE.

In questo caso, ad ogni pressione del tasto ONCE corrisponde l'invio di una sola sequenza degli impulsi di temporizzazione. Accedendo alla maschera di inserimento del DIVIDER, si nota subito che è possibile settare solamente il T_{on} dell'impulso da generare; al più, per i canali successivi al primo, è ancora presente il parametro $T_{advance}$.

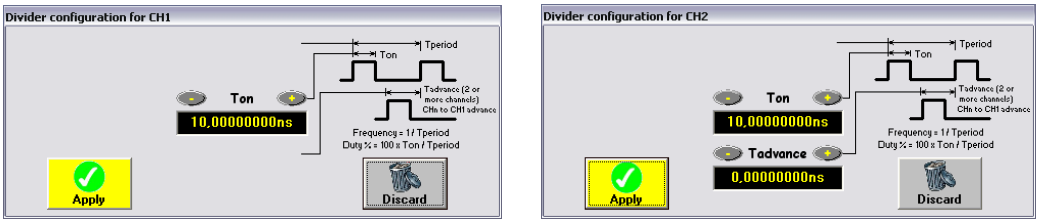


Figura 2.11: finestre di selezione dei parametri del segnale per il canale 1 e per il canale 2 (ONCE)

A questo punto, se si seleziona la modalità BYPASS, il dispositivo genera un treno di impulsi, con frequenza pari alla frequenza di PLL, per un tempo pari al parametro T_{on} precedentemente inserito. Pertanto, nell'intervallo di tempo selezionato, verranno generati un numero di impulsi pari a:

$$N_{impulsi} = T_{on} \cdot f_{PLL}$$

In alternativa, con la modalità DIVIDER, ad ogni pressione del tasto ONCE corrisponde la generazione di un singolo impulso di durata pari al T_{on} inserito nella maschera di regolazione del DIVIDER.

2.2.2.c – Altre funzionalità

Come già accennato in precedenza, l'ampiezza della forma d'onda generata può essere variata, tramite l'apposito cursore, da un minimo di 1,5 V ad un massimo di 5 V, come mostrato in figura 2.12; tale intervallo di tensioni (3,5V) è suddiviso in 256 punti, con conseguenti incrementi di tensione di 13,67 mV.

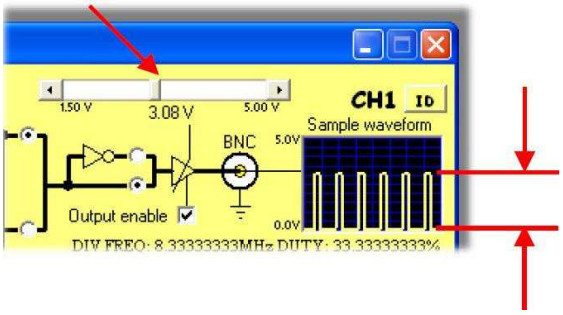


Figura 2.12: variazione dell'ampiezza del segnale di uscita

Per ottenere in uscita al dispositivo il segnale desiderato, bisogna innanzitutto abilitare l' Output spuntando l'apposita voce (come visibile in figura 2.13).

Così facendo si pone il dispositivo nelle normali condizioni di funzionamento, ed in uscita è possibile prelevare la forma d'onda che si sta generando. Se, a questo punto, si toglie la

suddetta spunta, non si fa altro che disabilitare l'uscita del generatore ponendola nella condizione "Alta Impedenza"; in tale condizione, l'impedenza di uscita del dispositivo passa quindi da 50Ω (condizione normale di funzionamento), ad oltre 10MΩ (uscita disabilitata).

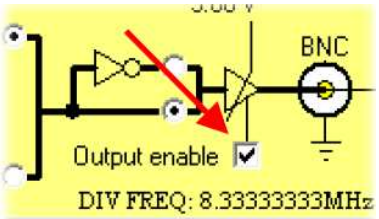


Figura 2.13: abilitazione dell'uscita

Durante le prove sperimentali effettuate sul sistema Modified Blumlein, è stato molto utile poter sfruttare un' altra funzionalità delle USBPulse100, ovvero fornire una tensione invertita rispetto a quella fornita normalmente in uscita (figura 2.14).

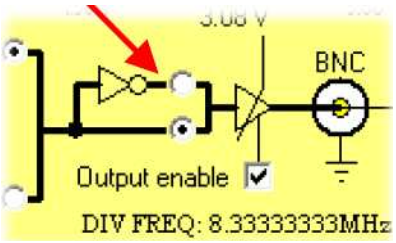


Figura 2.14: inversione logica dell'uscita

2.3 – Verifica sperimentale delle USBPulse100

Continuando nell' analisi dei dispositivi USBPulse100, verranno di seguito mostrati i risultati delle prove effettuate inviando le uscite dei generatori direttamente all' oscilloscopio utilizzato per le misure. Le forme d' onda sono state salvate nel formato Mathcad e poi rielaborate con il programma Matlab.

In tutte le prove è stata scelta per tutti i segnali un' ampiezza di 5V, una frequenza di PLL pari a 100MHz, ed una frequenza di uscita degli impulsi (DIVIDER) pari a 10Hz, simulando così una successione di impulsi che troveranno riscontro reale negli studi biologici sugli impulsi ultracorti.

Come detto nel capitolo precedente, per ottenere sul carico un singolo impulso ad alta tensione è necessario avere due segnali di controllo perfettamente sincronizzati, e quindi due interruttori caratterizzati da un ritardo di attivazione pari alla durata dell' impulso desiderato, e da un' apertura che avviene nello stesso istante. Quindi la modalità che verrà utilizzata è

quella RUN, con un $T_{advance}$ sempre nullo, per permettere l' apertura contemporanea dei due interruttori (MOSFET).

Per verificare il perfetto sincronismo tra le due USBPulse100, è stata scelta la stessa durata per gli impulsi sui due canali. Poiché vengono generati treni di impulsi a frequenze delle decine di Hertz, per permettere l' esaurimento dei diversi transitori presenti sulla linea di Blumlein modificata, viene scelto un duty cycle bassissimo, e una durata degli impulsi delle centinaia di nanosecondi, a fronte di un periodo dell' ordine delle decine di millisecondi.

In figura 2.15 viene mostrata, quindi, l' uscita dei due canali con $T_{on1} = T_{on2} = 850$ ns ($T_{advance} = 0$ ns).

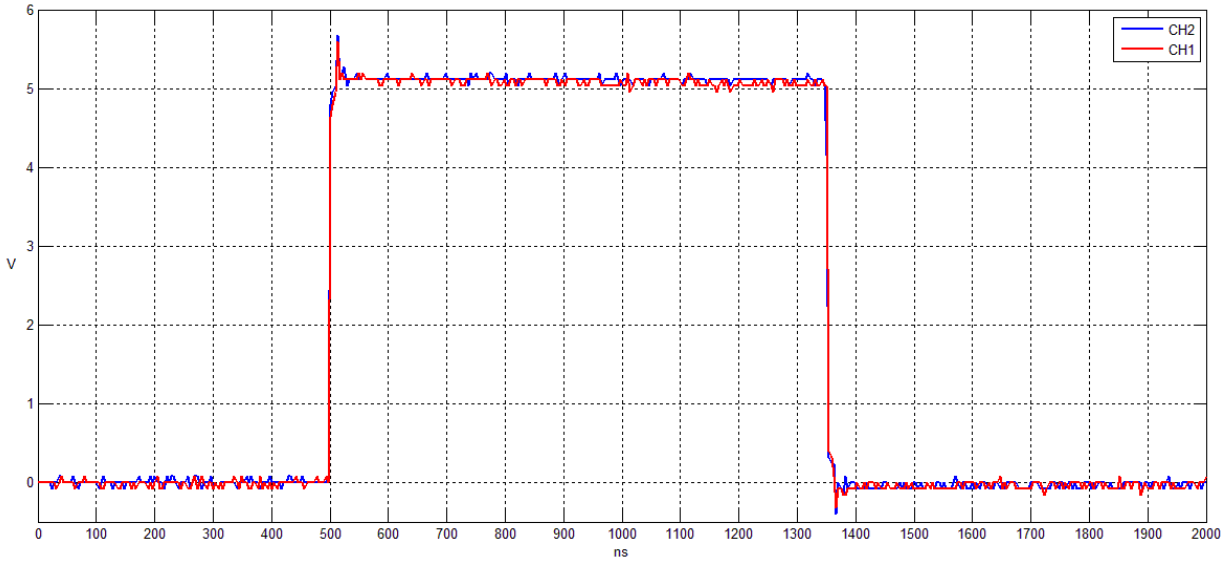


Figura 2.15: uscite USB con $T_{on1} = T_{on2} = 850$ns e $T_{advance} = 0$ns (RUN)

Come si può notare, le due forme d' onda sono praticamente identiche, presentando fronti di salita e soprattutto di discesa perfettamente sovrapposti, e la stessa durata.

Nella prova successiva (figura 2.16) sono stati selezionati, per simulare un' impulso sul carico della durata di 100 ns, due segnali, con $T_{on1} = 800\text{ns}$, $T_{on2} = 900\text{ns}$ e $T_{advance} = 0\text{ns}$; questo per avere un ritardo di attivazione degli interruttori proprio di 100 ns.

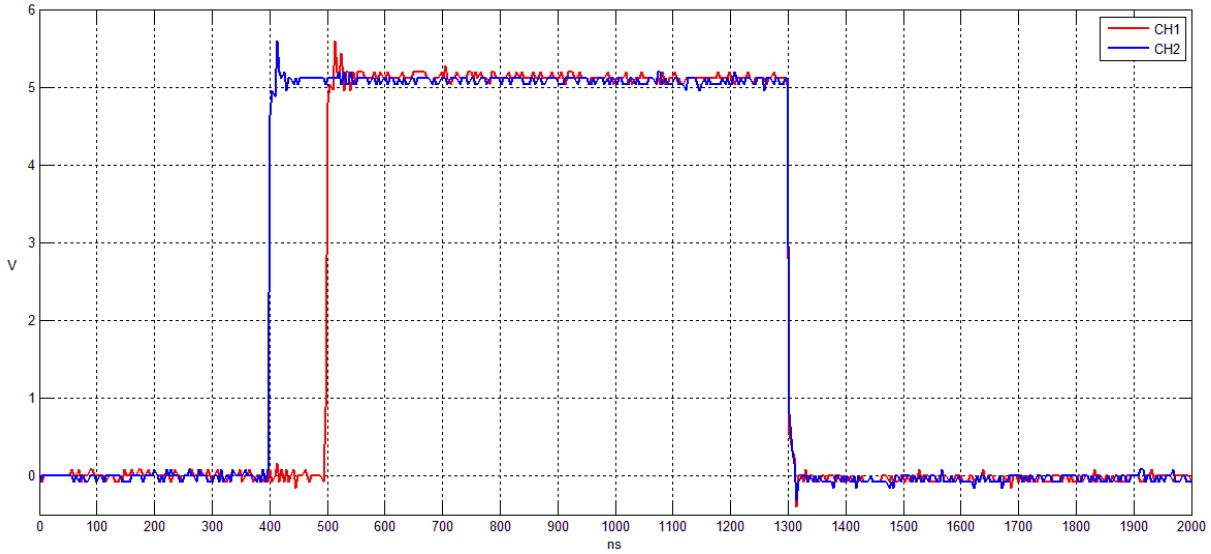


Figura 2.16: uscite USB con T_{on1} = 800ns, T_{on2} = 900ns e $T_{advance}$ = 0ns (RUN)

In questo caso, poiché $T_{advance} = 0ns$, le due forme d' onda si abbassano contemporaneamente. Quindi, poiché T_{on2} dura 100ns più di T_{onl}, la forma d' onda relativa al canale 2 diventerà alta proprio 100ns prima di quella del canale 1. Inoltre, per cambiare la polarità dell' impulso, sfruttando quindi un' altra proprietà della Modified Blumlein, basta invertire la durata dei segnali in uscita dai due canali, facendo chiudere prima l' interruttore del primo canale e poi quello relativo al secondo. In questo caso le forme d' onda sono identiche alla figura appena mostrata.

Infine, viene analizzata un' acquisizione effettuata con la modalità di funzionamento ONCE, per evidenziare il comportamento differente delle USBPulse100. Infatti, in questa modalità, il $T_{advance}$ è sempre nullo, e i due segnali dovrebbero abbassarsi sempre contemporaneamente: questo invece non accade e, nei segnali in uscita dai dispositivi in questione, il T_{on} comincerà sempre contemporaneamente. Anche in questo caso (figura 2.17) sono stati scelti i valori $T_{onl} = 800ns$, $T_{on2} = 900ns$ e $T_{advance} = 0ns$.

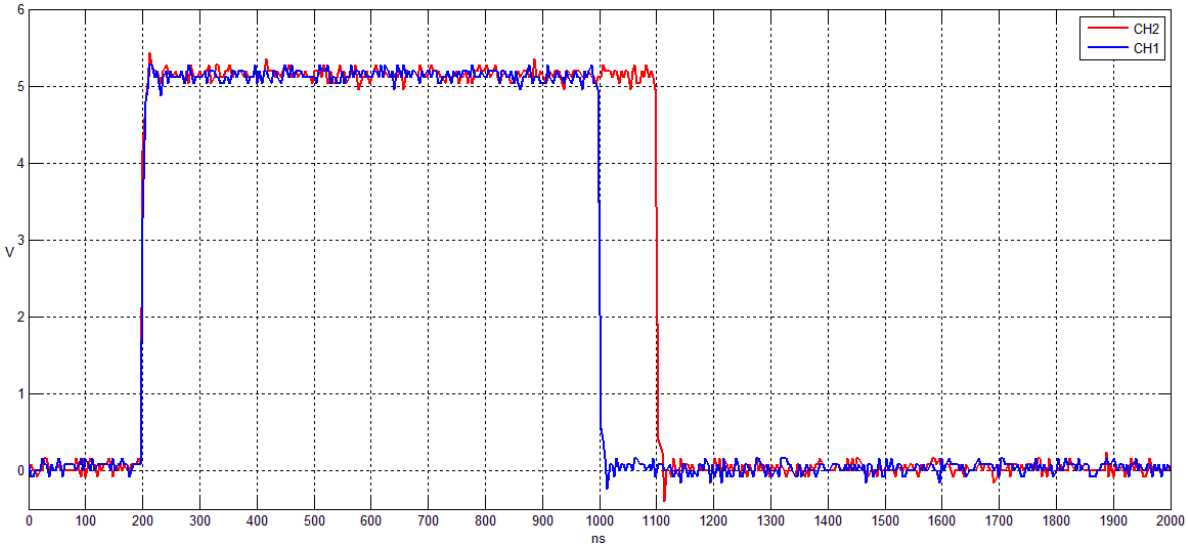


Figura 2.17: uscite USB con T_{on1} = 800 ns, T_{on2} = 900 ns (ONCE)

In tutte le prove effettuate, quindi, i dispositivi USBPulse100 si sono rivelati molto affidabili, fornendo in uscita degli impulsi di durata e ampiezza desiderata, e con ritardi di attivazione, fondamentali per il corretto funzionamento del sistema, perfettamente configurabili ed estremamente precisi.

2.4 – Risultati ottenuti con il primo prototipo di Modified Blumlein

Ora verranno brevemente illustrati i risultatati ottenuti dai vari test di collaudo a cui è stato sottoposto il primo sistema realizzato, da cui sono partiti i lavori di ottimizzazione e a cui, in un secondo momento, si è provveduto alla sostituzione del circuito di pilotaggio per ottenere risultati nettamente migliori.

Le prove eseguite hanno avuto successo fino a quando non sono state applicate tramite un generatore ad alta tensione, modello PS375, tensioni di drain superiori ai 100 Volt.

Di seguito, sono mostrati i grafici relativi ai segnali di pilotaggio presenti all'ingresso delle due EVIC420 e all'impulso di tensione misurato sul carico, nel caso di ritardo di attivazione tra i due interruttori di 100ns e di tensione applicata di 10V.

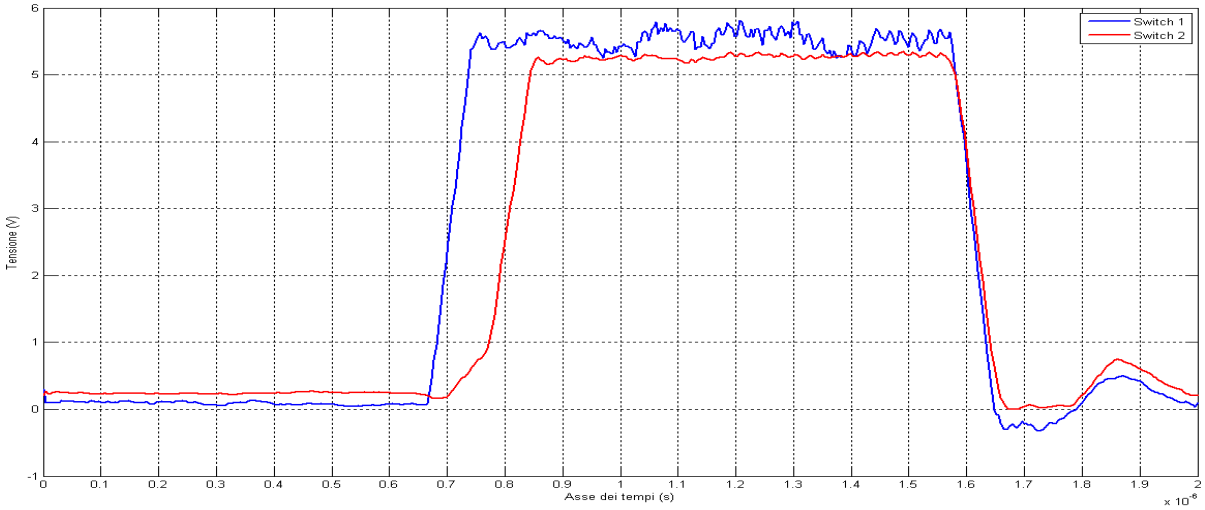


Figura 2.18: andamento nel tempo dei segnali di controllo in ingresso all'EVIC 420 – ritardo di attivazione 100 ns

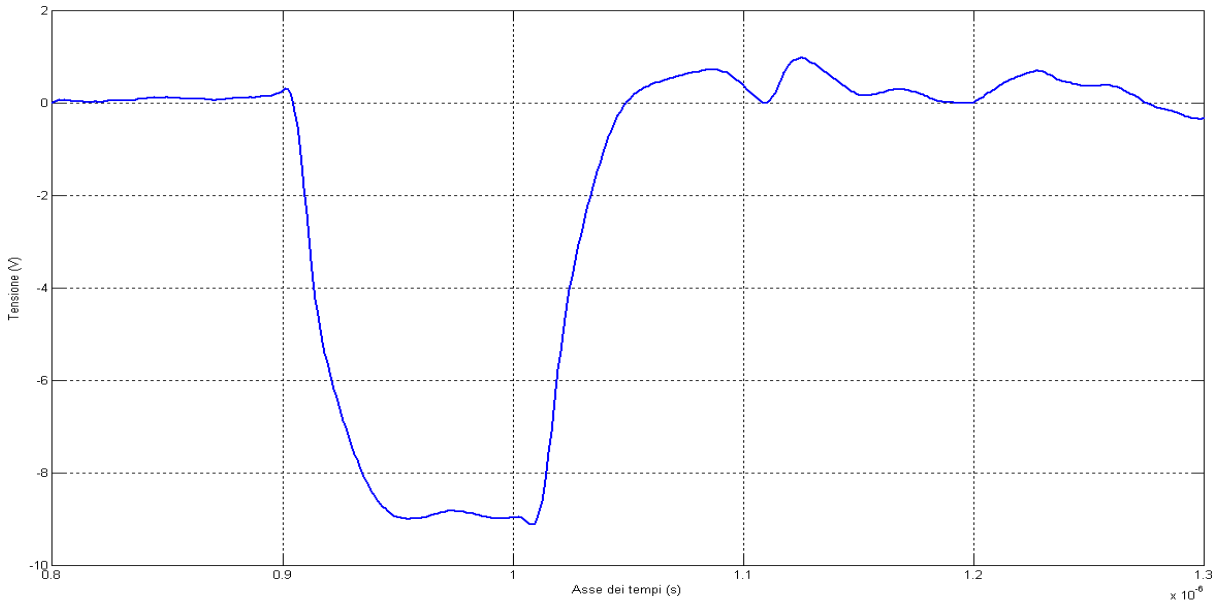


Figura 2.19: andamento nel tempo della tensione di uscita misurata ai capi del carico – ritardo di attivazione 100 ns

In questi test si può osservare, a meno di un piccolo errore, una buona sincronizzazione tra i due segnali di pilotaggio, che garantisce quindi buone prestazioni anche in merito alla tensione di uscita, pur presentando però delle oscillazioni residue, transitorie, quando la tensione sul carico dovrebbe tornare a zero.

Inoltre, si riscontra un'attenuazione della tensione di uscita di poco superiore al 10 % rispetto alla tensione esterna posta in ingresso al sistema, dovuta alla caduta registrata ai capi del banco di resistori di limitazione della corrente.

In figura 2.20, inoltre, viene riportato l'andamento nel tempo della tensione di drain relativa ai due MOSFET nel caso in cui la tensione applicata tramite il generatore è 30V e il ritardo di attivazione è 200ns. Anche in questo caso c'è una caduta di tensione pari al 15% circa della tensione esterna.

In questa prova è il secondo dispositivo che commuta per primo, dal valore di regime (25 V) a zero, ed inoltre, il ritardo di commutazione tra i due dispositivi è esattamente pari a 200ns.

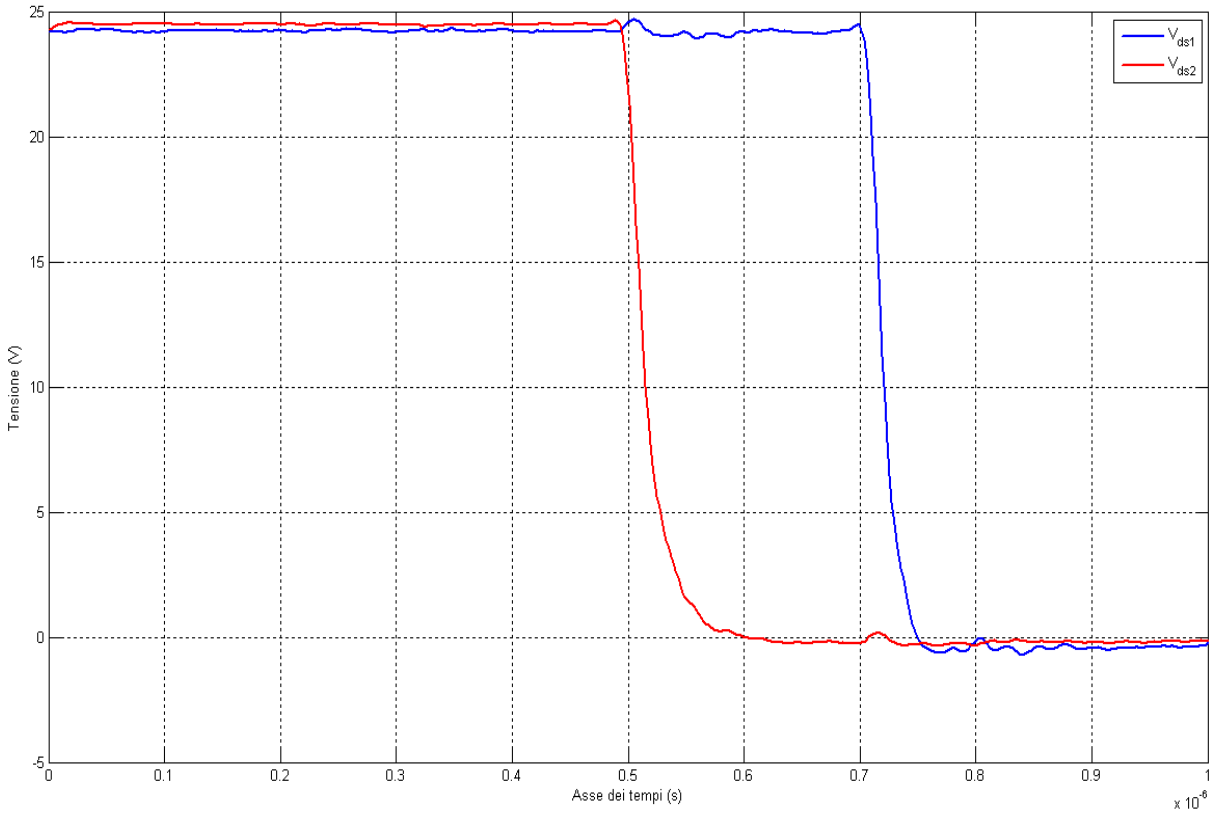


Figura 2.20: andamento nel tempo della tensione di drain dei due MOSFET

E' importante notare che l'impulso sul carico inizia esattamente 200 ns dopo la chiusura del primo interruttore; questo perché, avendo usato una linea di trasmissione di lunghezza pari a 40 m, e che introduce in ritardo di propagazione di 5 ns per ogni metro di lunghezza della linea di trasmissione, come visto nel capitolo precedente, occorrono esattamente 200 ns affinché avvenga la propagazione del segnale lungo la linea, e se ne possano valutare gli effetti sul carico. Ovviamente tale considerazione è valida anche per i grafici analizzati in precedenza.

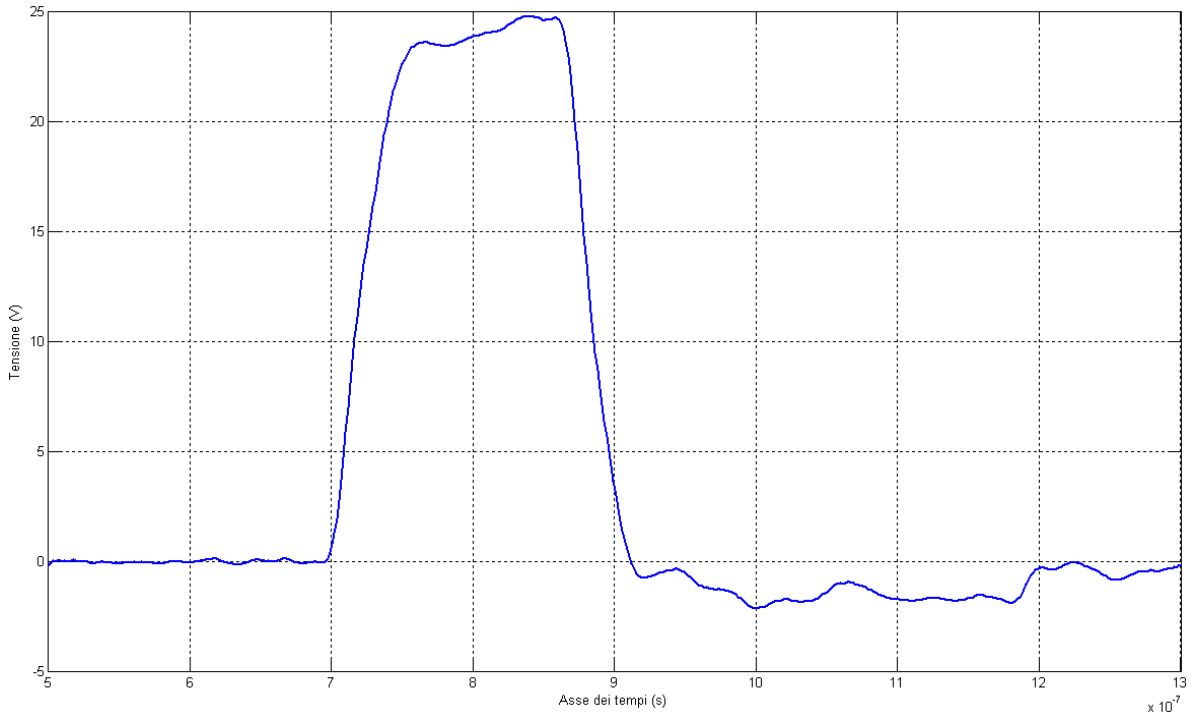


Figura 2.21: andamento nel tempo della tensione sul carico (200 ns)

2.5 – Ottimizzazione del primo prototipo di Modified Blumlein

Nelle prove precedenti, effettuate sul sistema realizzato prima di questo lavoro di tesi a tensioni prossime ai $100V$, nel migliore dei casi le forme d' onda ottenute sul carico erano affette da numerosi impulsi indesiderati, dovuti principalmente a commutazioni spurie degli interruttori, mentre spesso il generatore di tensione andava in protezione poiché la corrente da esso erogata superava il limite massimo di $500\mu A$.

2.5.1 – Determinazione *teorica dell' ampiezza* massima *dell'* impulso ottenibile sul carico

Il limite teorico dell' ampiezza dell' impulso ottenibile sul carico è determinato proprio facendo riferimento alla massima corrente erogabile dal generatore e ai resistori di limitazione della corrente. Infatti, supponendo una caduta di tensione nulla sugli interruttori (trascurando quindi la R_{on} che è circa $1,6\Omega$) quando sono in conduzione, e un carico complessivo visto dal generatore ad alta tensione puramente resistivo, si può facilmente ottenere il valore teorico di

tensione ottenibile ipotizzando che tutta la tensione in uscita dal generatore cadda sui resistori di limitazione della corrente.

Con il banco di resistori utilizzati nel primo prototipo di Modified Blumlein, del valore di $230\text{k}\Omega$, il valore massimo di tensione ottenibile sul carico da 100Ω è:

$$500\mu\text{A}\cdot 230\text{k}\Omega = 115\text{V}$$

Questo rappresenta, quindi, il valore limite ottenibile facendo delle forti ipotesi sulla natura del carico visto dal generatore e sulle cadute sui MOSFET: questo vuol dire che il valore ottenibile con questo valore di resistenza in serie al generatore, sarà sicuramente inferiore a quello appena calcolato.

Risulta quindi fondamentale considerare ogni volta il valore massimo stimato di tensione ottenibile sul carico in base al valore delle resistenze di limitazione di corrente utilizzate.

2.5.2 – Rimozione di una delle due alimentazioni ad alta tensione

Nel tentativo di ottimizzare il sistema già realizzato, rendendolo sempre più stabile e legato alla perfetta sincronizzazione di un numero di elementi circuitali sempre più piccolo, data la simmetria del circuito costituito dalla linea Blumlein modificata, si è deciso di alimentare una sola terminazione della linea di trasmissione.

Questo perché non si è vista l' utilità caricare tutta la linea, al livello di tensione pari all' ampiezza dell' impulso desiderato, mediante l' utilizzo di due generatori.

Per avere una pronta verifica della scelta operata, è stata ripetuta la simulazione del circuito già proposto nel primo capitolo, eliminando però una delle due linee che fornivano l' alimentazione a 1kV ad una delle due terminazione della linea Blumlein.

In figura 2.22 viene mostrato lo schema di principio del circuito reale implementato in ambiente SPICE. A differenza dello schema originario di figura 1.10, è stata eliminata la linea di trasmissione T2.

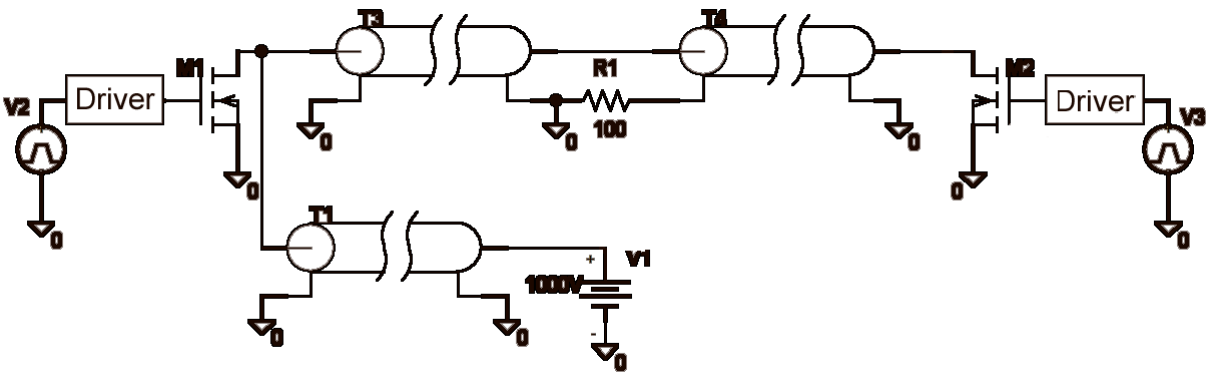


Figura 2.22: schema di principio del circuito reale implementato in ambiente SPICE privo di una linea di alimentazione ad alta tensione

I risultati della simulazione effettuata con il circuito modificato (ritardo di attivazione degli interruttori pari a 50ns), hanno confermato pienamente la bontà della scelta effettuata, infatti sono stati identici a quelli ottenuti con il circuito di partenza, come mostrato in figura 2.23.

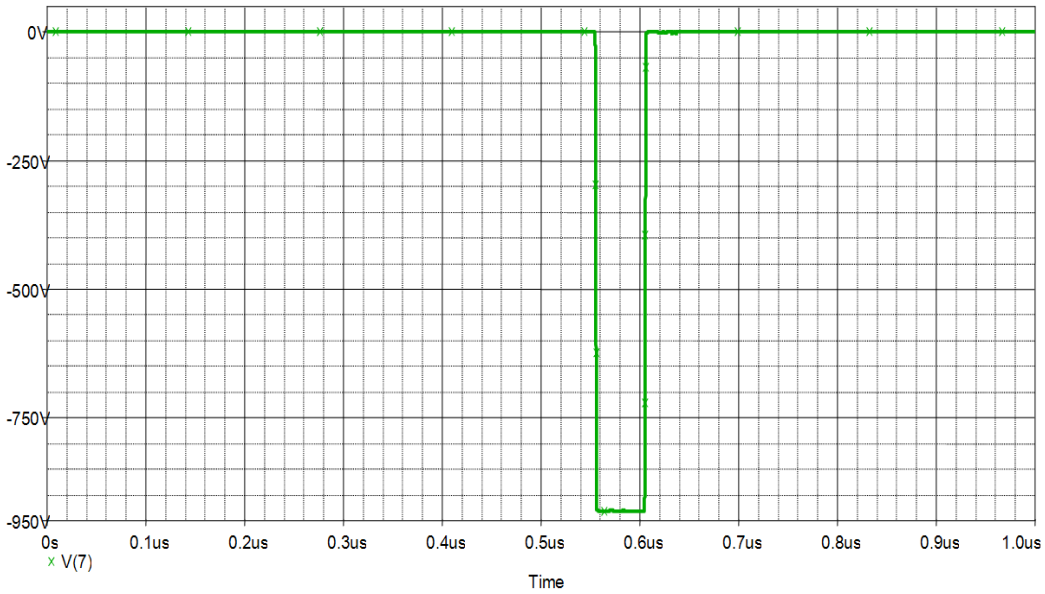


Figura 2.23: andamento nel tempo della tensione sul carico (R_1=R_2=200kΩ)

2.5.3 – Nuova configurazione delle masse del sistema

Le commutazioni spurie degli interruttori, che portavano alla formazione di altrettanti impulsi indesiderati sul carico, si è ipotizzato fossero causate da riflessioni sulla linea dovute al non perfetto adattamento e, soprattutto, dai collegamenti tra le masse utilizzate nel prototipo in esame, ovvero l' utilizzo della carcassa della box metallica come massa comune per tutto il circuito di controllo. Infatti, nel prototipo con il quale è iniziato il lavoro, sia le masse delle due linee di trasmissione, che quelle dell' alimentazione ad alta tensione e degli

ingressi di controllo, sono state tutte collegate alla carcassa della box metallica attraverso le smerigliature, in corrispondenza dei connettori BNC da pannello inseriti negli appositi fori.

Si è pensato, quindi, ad una possibile soluzione del problema: modificare questo sistema di masse non utilizzando più la carcassa della BOX.

Per verificare sperimentalmente che la soluzione al problema fosse stata individuata correttamente, si è deciso di collegare direttamente alle masse delle due evaluation board (collegate tra di loro da un piccolo ponte) sia le masse delle due linee di trasmissione che quelle dell' ingresso ad alta tensione; inoltre, il caldo dell' alimentazione ad alta tensione è stato collegato direttamente alle resistenze di limitazione della corrente, collegate a loro volta ai rispettivi drain dei due interruttori MOSFET DE 275.

Al fine di rendere meno ingombrante il banco di resistori di limitazione della corrente, e di tentare di raggiungere ampiezze degli impulsi sul carico più elevate, sono stati utilizzati due resistori da $470k\Omega$ in serie tra loro, per una resistenza totale in serie al generatore di $940k\Omega$.

In figura 2.24 è riportata la nuova configurazione del sistema utilizzando gli accorgimenti appena descritti.

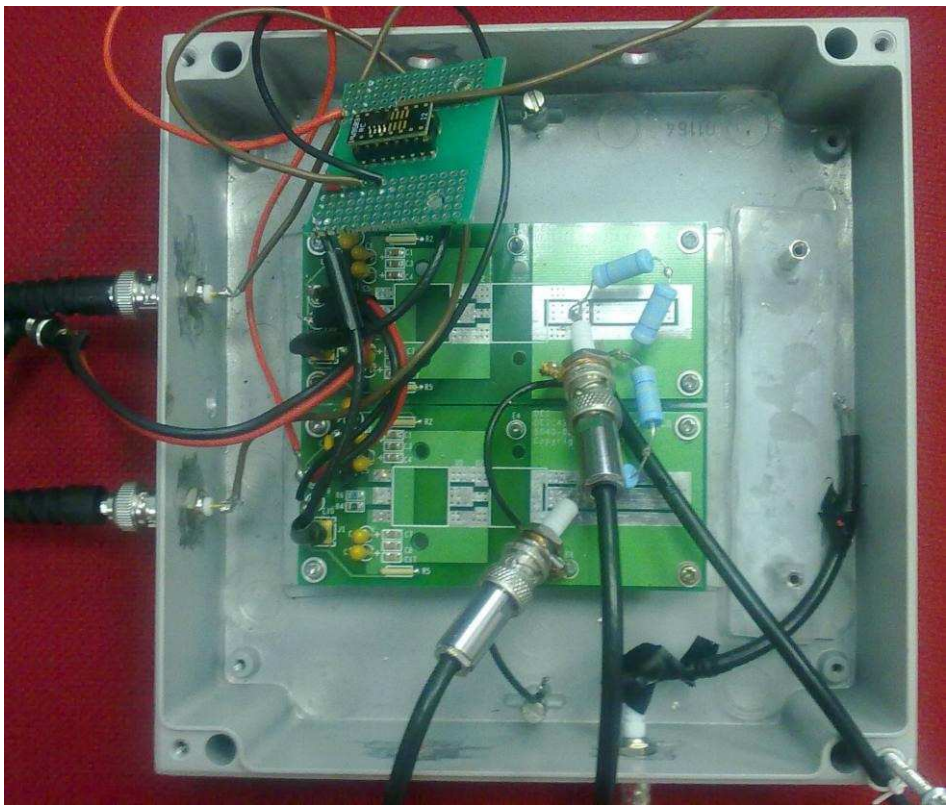


Figura 2.24: nuova configurazione delle masse del sistema

Da notare, nella parte in basso a destra della box, ancora la presenza del cavo aperto che, nella configurazione di partenza, portava l' alimentazione ad alta tensione all' altra estremità

della linea di trasmissione utilizzata; inoltre si può vedere, in alto a sinistra, il THS3202D (poi fissato con il suo adattatore nella parte superiore della box), alimentato con la stessa tensione dell' EVIC420, 12V, ed utilizzato come buffer per trasportare gli ingressi di controllo fino all' evaluation board. Un particolare non trascurabile, che verrà analizzato nel prossimo capitolo, è che i due ingressi di controllo del THS3202D, provenienti direttamente dalle USBPulse100, non hanno riferimenti a massa, poiché questa è stata lasciata fluttuante (viene portato in ingresso agli operazionali soltanto il cavo di colore marrone).

Un particolare del nuovo collegamento tra le masse è mostrato in figura 2.25.

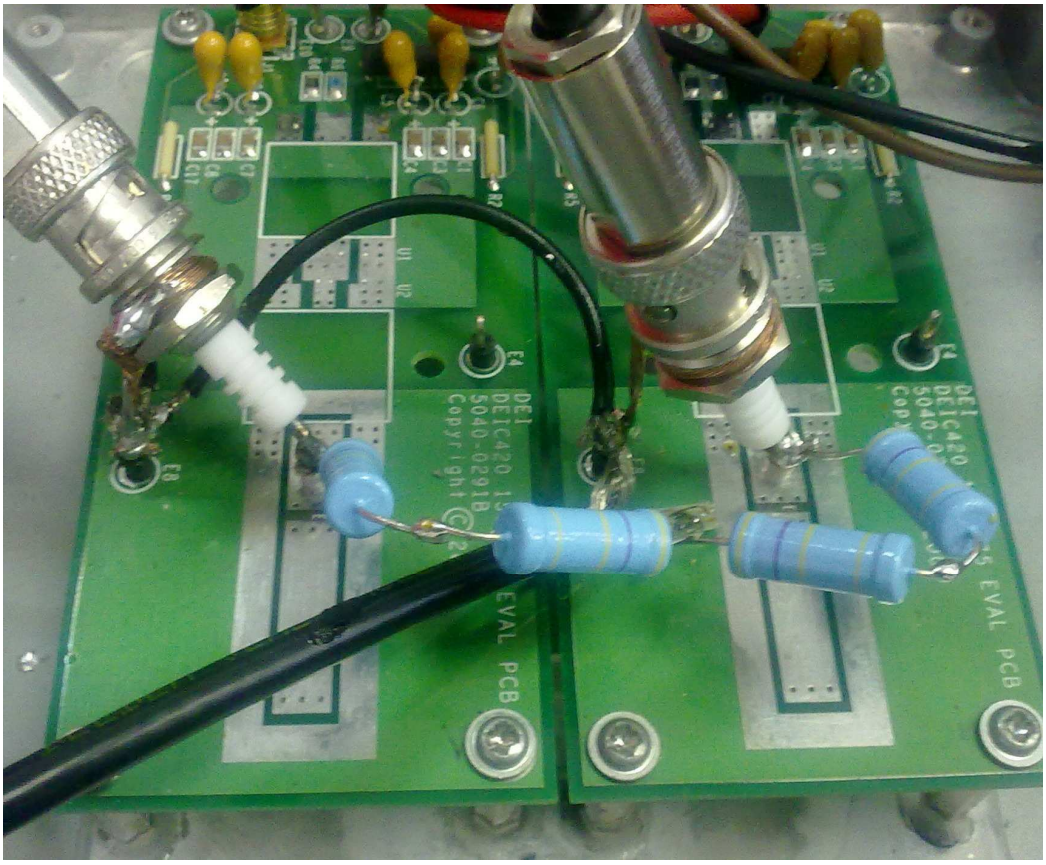


Figura 2.25: particolare del nuovo collegamento delle masse

2.6 – *Risultati ottenuti con l' ottimizzazione del primo prototipo*

Con lo stesso ragionamento fatto in precedenza sulla corrente massima erogabile dal generatore ad alta tensione, con dei resistori di limitazione di $940k\Omega$, l' ampiezza teorica massima dell' impulso ottenibile sul carico dovrebbe aggirarsi attorno ai $500V$.

Effettuando delle prove con diversi livelli di tensione del generatore, e con un ritardo di attivazione degli interruttori di 100 ns, è stato facile verificare che le modifiche effettuate hanno avuto gli effetti desiderati: sono stati ottenuti, per la prima volta dalla realizzazione pratica del primo prototipo, degli impulsi sul carico che hanno raggiunto l' ampiezza massima di 500V .

I risultati ottenuti sono mostrati nelle figure 2.26 e 2.27, dove vengono riportati, rispettivamente, un singolo impulso con una tensione di alimentazione pari a 250V , e gli impulsi misurati sul carico nel caso di alimentazione della linea Blumlein a 250V , 350V , 450V e 500V , con un ritardo di attivazione degli interruttori di 100ns .

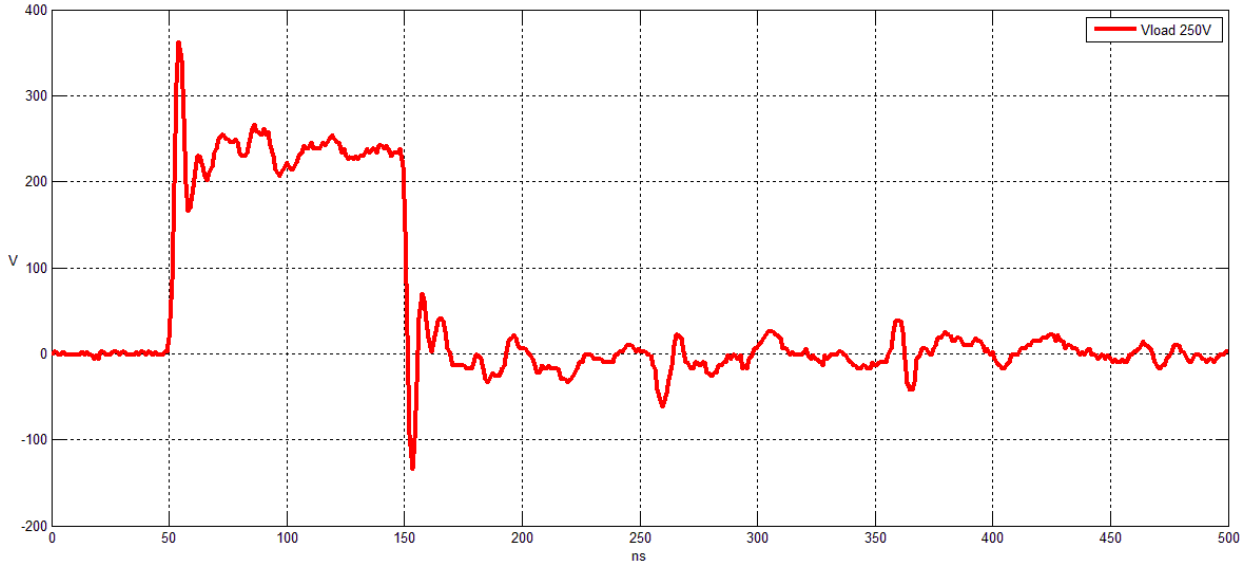


Figura 2.26: tensione sul carico (100ns) con alimentazione pari a 250V

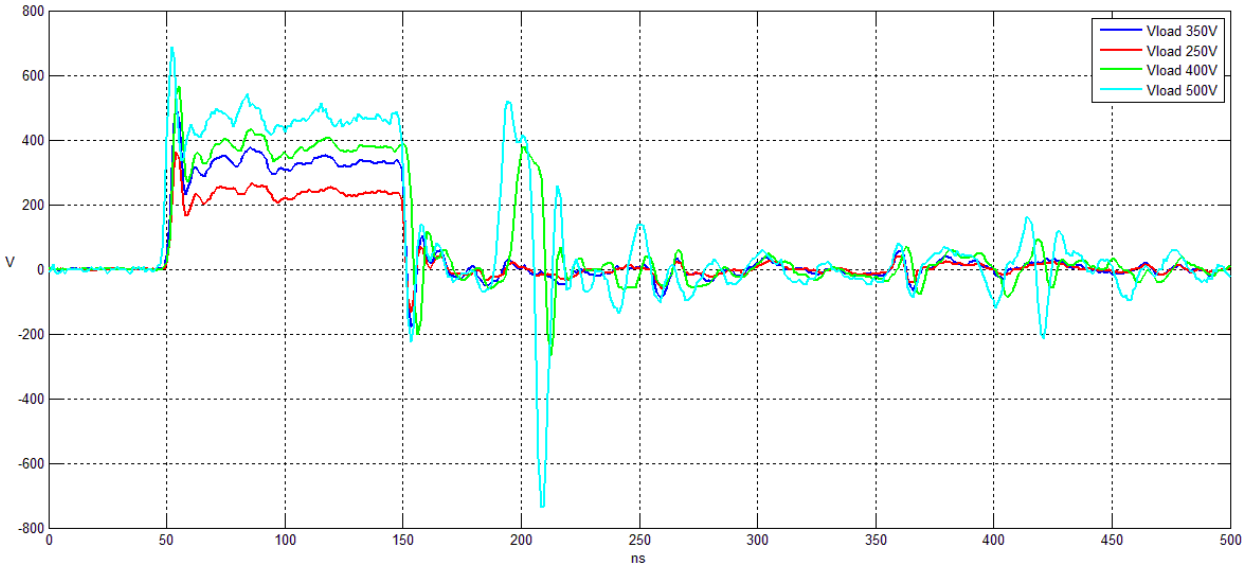


Figura 2.27: impulsi sul carico (100ns) a 250V, 350V, 400V e 500V

Come si può facilmente notare nelle due figure precedenti, l' impulso ottenuto sul carico dura esattamente $100ns$, e presenta dei picchi in corrispondenza dei fronti di salita e di discesa, dovuti alla natura non puramente resistiva del carico. Come nelle altre prove effettuate in precedenza, le ampiezze degli impulsi sono inferiori ai rispettivi livelli di alimentazione a causa delle cadute sui resistori da $940k\Omega$.

2.6.1 – Analisi ed interpretazione dei risultati ottenuti: disturbi condotti e irradiati da abbattere

Il sistema così ottimizzato ha dato, quindi, ottimi risultati per impulsi di ampiezza massima pari a $350V$; dopodiché, nelle forme d' onda acquisite, sono stati rilevati degli impulsi della durata di pochi nanosecondi e di ampiezza confrontabile con quelle degli impulsi desiderati.

Questi impulsi indesiderati sono stati interpretati come il risultato di commutazioni spurie degli interruttori MOSFET dovute a disturbi sia condotti che irradiati, causati dagli alti livelli di tensione in gioco. Questi disturbi, infatti, propagandosi lungo il circuito di pilotaggio, sporcano in maniera considerevole i segnali di controllo degli interruttori, provocandone commutazioni indesiderate e assolutamente non controllabili, con la conseguente generazione di impulsi indesiderati sul carico e picchi di corrente, dovuti al non completo esaurimento dei transitori legati alla carica e alla scarica della linea di trasmissione utilizzata, che fanno andare in protezione il generatore ad alta tensione utilizzato.

Una possibile soluzione per tentare di eliminare, o quantomeno limitare, i disturbi di tipo condotto, potrebbe essere quella di isolare fisicamente la parte relativa alla generazione dei segnali di controllo degli interruttori dal resto del sistema. Ed è proprio quello che è stato fatto e che verrà descritto nell' ultimo capitolo del lavoro svolto: tramite la progettazione e la realizzazione di un link ottico è stata isolato il lato di controllo, rappresentato dal PC e dalle USBPulse100, dal resto del sistema.

CAPITOLO III

Progettazione, realizzazione e verifica del nuovo circuito di pilotaggio della Modified Blumlein

3.1 Progettazione e realizzazione del link ottico
3.1.1 Scelta dei componenti
3.1.2 Configurazione circuitale utilizzata
3.1.3 Dimensionamento dei componenti
3.1.4 Realizzazione e verifica del circuito su millefori
3.2 Progettazione e realizzazione del nuovo circuito di pilotaggio
3.2.1 Realizzazione degli schemi elettrici
3.2.2 Progettazione del layout del circuito
3.2.2.a Footprints e piazzamento dei componenti
3.2.2.b Sbroglio manuale e modifica del modello tecnologico
3.2.2.c Rielaborazione dei file di layout e realizzazione dei circuiti stampati
3.2.3 Verifica dei risultati e problemi riscontrati
3.3 Soluzioni alternative per il circuito ricevitore
3.3.1 Doppio stadio invertente di THS3202D e di trigger di Schmitt 74HC14
3.3.2 Singolo stadio con sei trigger di Schmitt in parallelo
3.3.2.a Verifica rapida del funzionamento del circuito su millefori
3.4 Progettazione e realizzazione dello stampato definitivo per il circuito ricevitore
3.4.1 Schema elettrico
3.4.2 Progettazione del layout del circuito
3.4.3 Realizzazione e assemblaggio dello stampato
3.5 *Assemblaggio definitivo dell' intero sistema* basato su Modified Blumlein
3.5.1 Montaggio dello stampato e ottimizzazione dei *collegamenti sull' evaluation board*

3.6 Test finale del sistema completo e verifica dei risultati ottenuti

3.6.1 Impulsi sul carico e confronto dei risultati ottenuti con quelli del primo prototipo ottimizzato

3.6.2 Analisi dei risultati ottenuti con il sistema Modified Blumlein finale

3.6.2.a Disturbi generati dal sistema e loro conseguenze

3.6.2.b Natura dei disturbi e loro possibile abbattimento

Progettazione, realizzazione e verifica del nuovo circuito di pilotaggio della Modified Blumlein

Nell' ultimo capitolo viene descritto dettagliatamente tutto il lavoro di progettazione finalizzato alla realizzazione pratica del nuovo circuito di pilotaggio della Modified Blumlein.

In un primo momento, come già accennato alla fine del precedente capitolo, verrà dato ampio spazio alla progettazione e alla realizzazione del link ottico che isola elettricamente la parte di generazione dei segnali di controllo, rappresentata dal PC e dalle USBPulse100, dal resto del sistema. Dopo la verifica del corretto funzionamento del link ottico realizzato, viene mostrata la prima fase di progettazione e realizzazione del circuito di controllo che ripropone lo stesso schema circuitale di quello del sistema già realizzato prima dell' inizio di questo lavoro.

E' stato interessante notare come la riproposizione di questo circuito di pilotaggio, con la sola differenza di non aver più dato gli ingressi fluttuanti al THS3202D, ma normalmente riferiti a massa, ne abbia provocato un funzionamento che non rientrava nelle specifiche richieste.

A questo punto, è stata studiata e progettata una soluzione alternativa per il circuito di pilotaggio che potesse essere integrato perfettamente nella box metallica già esistente.

Verificato il corretto funzionamento del circuito, mediante una serie di simulazioni, si è proceduto alla sua realizzazione, su una scheda in rame a doppia faccia, utilizzando una macchina per la realizzazione di circuiti stampati.

Dopo la verifica sperimentale del corretto funzionamento dell' intero sistema, sono stati analizzati i risultati ottenuti e tratte importanti considerazioni sui problemi di compatibilità elettromagnetica riscontrati e sulle loro possibili soluzioni.

3.1 – Progettazione e realizzazione del link ottico

Per la realizzazione del link ottico sono stati scelti componenti che rispettassero le specifiche richieste dalla circuiteria a valle e a monte dello stesso, dopodiché si è passati alla fase di schematizzazione e progettazione del circuito da realizzare.

A questo punto, i due circuiti del link ottico, lato trasmissione e lato ricezione, sono stati realizzati prima su schede millefori per verificarne rapidamente il corretto funzionamento.

Ottenuti i risultati desiderati dal link ottico realizzato, si è provveduto, in seguito, ad integrarlo con gli altri componenti circuitali che costituivano il circuito di pilotaggio del sistema Modified Blumlein.

3.1.1 – Scelta dei componenti

I componenti per la realizzazione del link ottico sono stati scelti tenendo conto di tre esigenze fondamentali: compatibilità di ingressi e uscite con le circuiterie a monte e a valle, tempi di risposta compatibili con i segnali utilizzati, e costo contenuto.

A questo scopo sono stati individuati dei trasmettitori in fibra modello HFBR-1414Z (tecnologia a 820nm) con porta ST, un cavo in fibra ottica ST/ST $(62.5/125\mu m)$ da $2m$ e dei ricevitori HFBR-2402Z, con porta SMA, provvisti di un transistor Schottky opencollector in uscita e con uscita massima pari a $18V$. La scelta del ricevitore è stata dettata dall' esigenza di avere in uscita dal link ottico dei livelli di tensione compatibili con quelli TTL. Inoltre, per inserire la fibra nel ricevitore, è stato necessario utilizzare un adattatore per la fibra del tipo ST/SMA.

3.1.2 – Configurazione circuitale utilizzata

Per la configurazione del link ottico è stata utilizzata quella tipica indicata nei datasheets dei componenti, che è mostrata in figura 3.1.

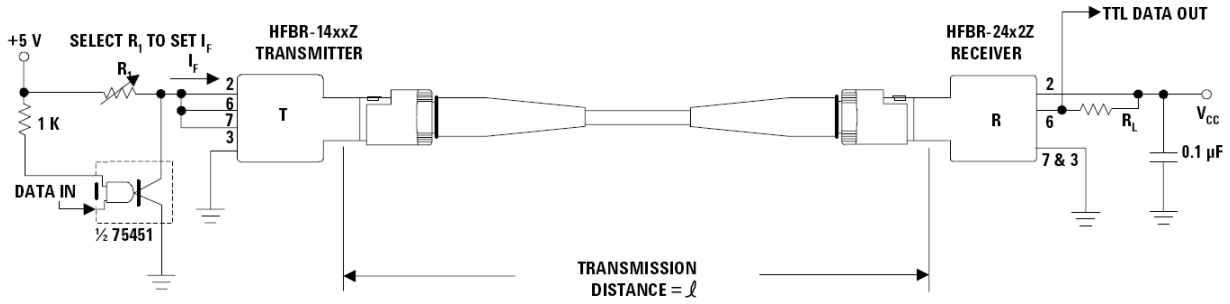


Figura 3.1: configurazione circuitale utilizzata per il link ottico

La configurazione scelta prevede, nel circuito trasmettitore, la presenza di un driver, modello SN75451, per pilotare il led del 1414-Z, e di un resistore R_1 variabile, in modo da poter modulare l' ampiezza degli impulsi in ingresso al trasmettitore. Da notare il valore di

tensione consigliato per l' alimentazione del circuito trasmettitore $(5V)$, mentre in uscita al ricevitore il valore V_{CC} indica che, grazie al transistor opencollector, è possibile scegliere il valore di tensione in base all' applicazione.

3.1.3 – Dimensionamento dei componenti

Per la progettazione del circuito è stato fondamentale l' utilizzo di due grafici presenti nel datasheet dei due componenti.

Il primo (figura 3.2) riporta il valore di corrente I_F, in ingresso al trasmettitore, in funzione della lunghezza del link ottico. Nel caso in esame, per un collegamento di appena due metri è stata scelta una I_F pari a 10mA per non lavorare intorno ai valori minimi permessi.

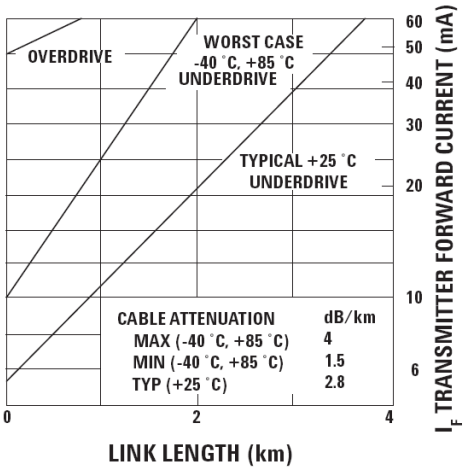


Figura 3.2: corrente I_F in funzione della lunghezza del link

A questo punto, scelta la I_F, utilizzando il grafico riportato in figura 3.3 viene scelto anche il valore di V_F, che in questo caso è $1.5V$.

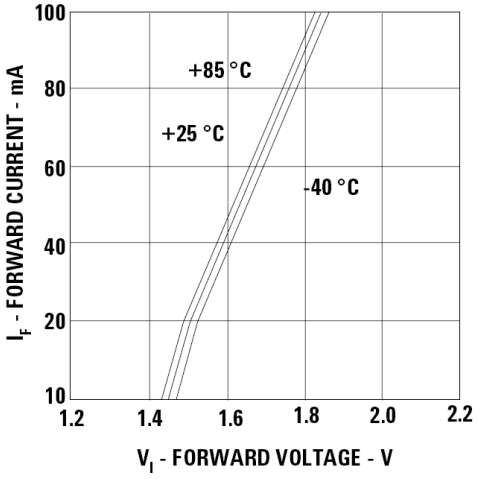


Figura 3.3: tensione V_F in funzione della corrente I_F

Scelti questi due parametri di progetto del trasmettitore, ed utilizzando una tensione di alimentazione di $5V$, facendo sempre riferimento alla configurazione utilizzata resta univocamente determinato il valore del resistore R_l che polarizza il trasmettitore 1414Z:

$$R_l = \frac{V_{CC} - V_F}{I_F} = \frac{5V - 1.5V}{10mA} = 350\Omega$$

A questo punto resta da scegliere solamente il valore del resistore R_L in uscita all' opencollector del ricevitore, sul quale bisogna prelevare il segnale di uscita del link ottico. In un primo momento, è stato scelto, dato il Fan Out unitario, rappresentato dal THS3202D, un valore pari a $1k\Omega$.

Infine c'è da segnalare l' utilizzo di condensatori di filtraggio dell' alimentazione, del valore tipico di $100nF$, da inserire il più vicino possibile ai pin di alimentazione dei dispositivi utilizzati nel link ottico.

3.1.4 – Realizzazione e verifica del circuito su millefori

Dopo aver dimensionato tutti i componenti del circuito, per avere un rapido riscontro della bontà della progettazione effettuata, e verificare quindi se i risultati erano quelli attesi, sono state utilizzate tre schede millefori per ospitare i due circuiti relativi ai trasmettitori degli impulsi provenienti dalle USBPulse100, e il circuito ricevitore per entrambi i canali.

Le uscite delle USBPulse100 arrivano nel circuito trasmettitore tramite un cavo coassiale terminante su un BNC, ed entrano nei connettori BNC posizionati sulle due schede, per poi andare in ingresso ai due SN75451, i driver dei led.

Per quanto riguarda le uscite dei ricevitori, prese sui due resistori R_L di pull-up dell' opencollector, nella fase di test sono state collegate a due cavi coassiali terminanti su BNC per poterle mandare direttamente in ingresso all' oscilloscopio, e verificare il corretto funzionamento dell' intero link realizzato.

I resistori in questione sono stati montati direttamente nella parte inferiore della scheda, così come i cavi che portano le uscite dei ricevitori all' oscilloscopio, e non sono visibili in figura 3.4, che mostra i tre circuiti realizzati.

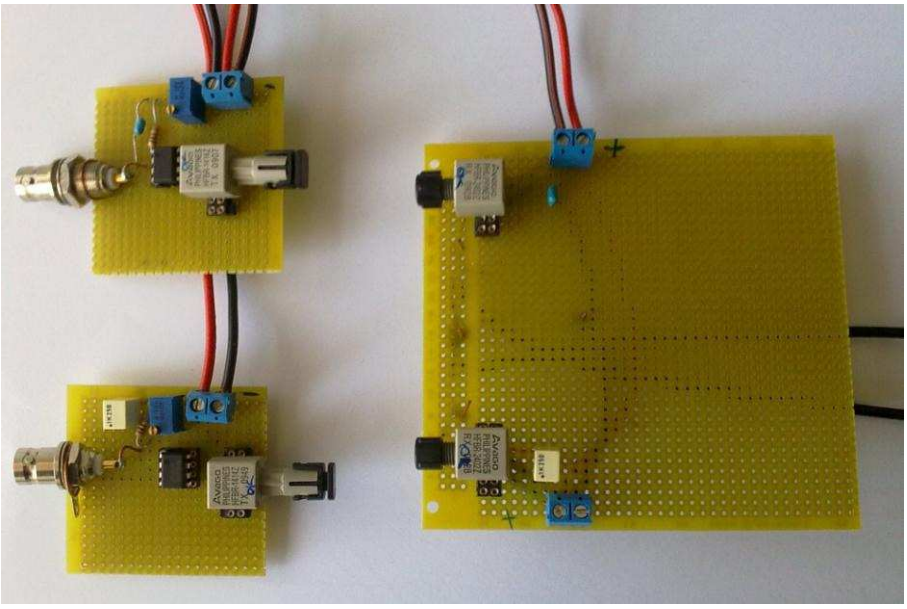


Figura 3.4: circuiti del link ottico realizzati su millefori

Il link ottico realizzato è stato testato scegliendo, per l' uscita delle USBPulse100, impulsi di ampiezza $5V$ e durata $900ns$.

Prima di visualizzare le forme d' onda ottenute, bisogna far notare che, poiché l' uscita del ricevitore è presa sul collettore di un transistor Schottky open-collector, quando il suo ingresso è al livello logico alto, la sua uscita sarà bassa, e pari alla caduta di tensione sulla sua giunzione collettore-emettitore in zona di saturazione ($V_{CEsat} \approx 0.2V$).

In figura 3.5 è possibile vedere il corretto funzionamento del link ottico (su uno dei due canali) progettato e realizzato. Vengono quindi mostrate l' uscita delle USBPulse100, l' ingresso del trasmettitore (e quindi l' uscita del driver SN75451) e l' uscita del ricevitore.

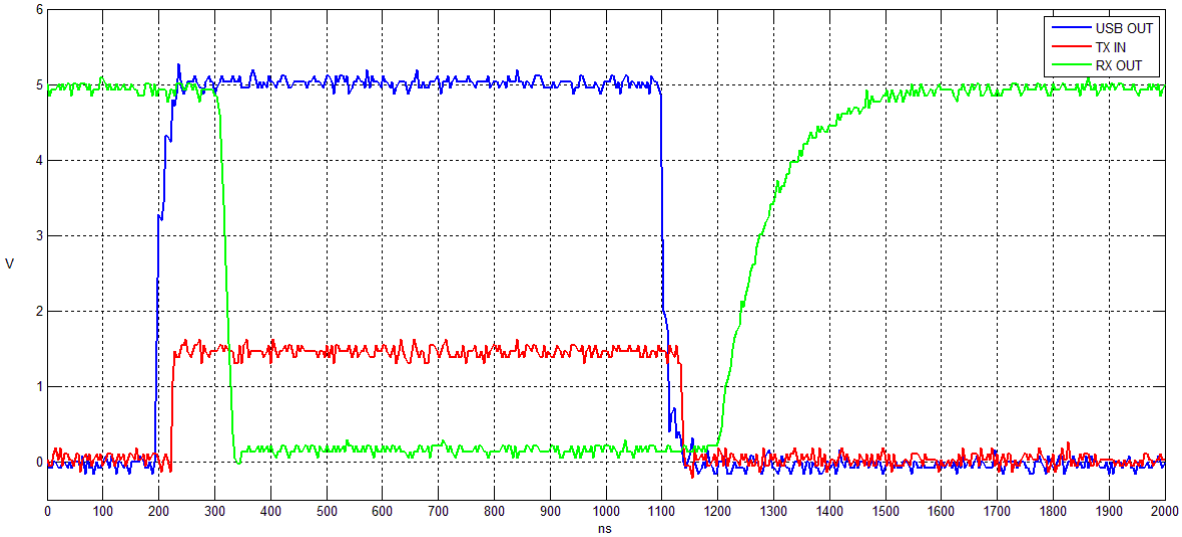


Figura 3.5: forme d'onda relative ad un canale del link ottico

Nella figura appena mostrata è possibile notare un transitorio, legato al passaggio dell' uscita del ricevitore dal valore basso a quello alto, della durata di circa 350ns . Per diminuire il tempo di salita della forma d' onda in uscita, si è provveduto, in un secondo momento, a sostituire l' attuale resistore di pull-up di 1kΩ con uno di 500Ω, in modo da erogare maggiore corrente in uscita.

Utilizzando una delle funzionalità del software di controllo delle USBPulse100, è stato dato fornito in ingresso al circuito trasmettitore la stessa forma d' onda, ma invertita logicamente.

Il risultato, come si può immaginare, è che in uscita ci sarà un impulso invertito rispetto al caso precedente. Le forme d' onda ottenute sono mostrate in figura 3.6.

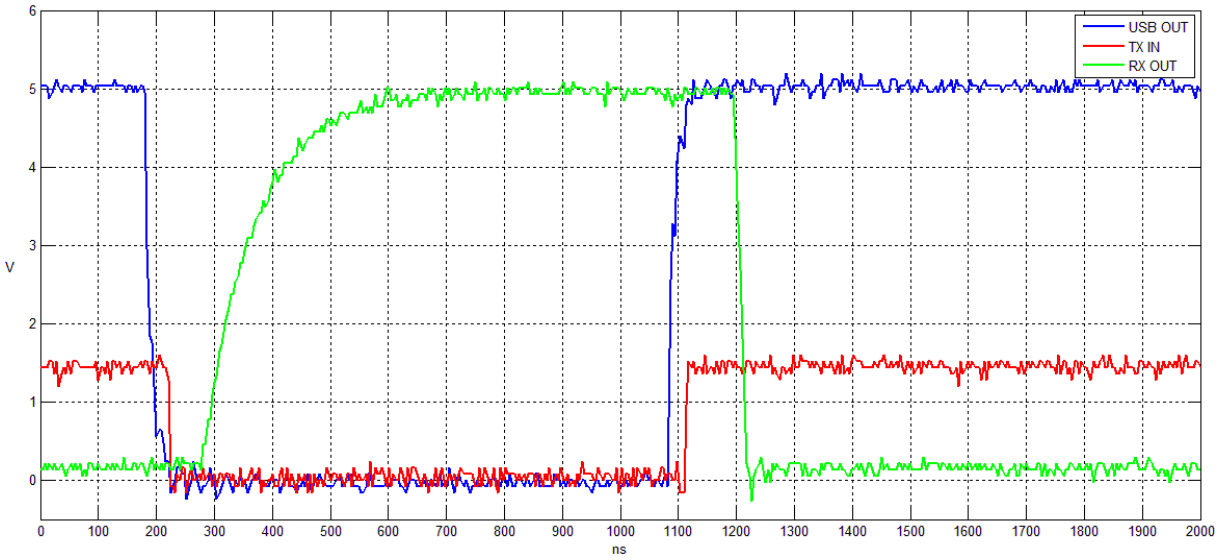


Figura 3.6: forme d'onda relative allo stesso canale con inversione logica dell' ingresso

3.2 – Progettazione e realizzazione del nuovo circuito di pilotaggio

Dopo aver verificato che il link ottico realizzato sulle schede millefori funziona correttamente, il lavoro prosegue con la progettazione di un nuovo circuito di pilotaggio per la Modified Blumlein.

Si è deciso di realizzare uno stampato, in modo da ridurre al minimo gli effetti parassiti e da avere garanzie di stabilità sia elettrica che meccanica delle connessioni e dei componenti presenti sulle schede.

Nella fase di progettazione del circuito stampato, sono stati utilizzati diversi tool facenti parte di OrCAD Cadence. In particolare OrCAD Capture per la realizzazione dello schema circuitale e per le varie simulazioni effettuate, e OrCAD Layout per effettuare lo sbroglio del circuito stampato e definire le proprietà meccaniche delle schede realizzate; infine, i file Gerber prodotti da quest' ultimo, sono stati rielaborati con Circuit Cam ed adattati al software di controllo (Board Master) del plotter di circuiti stampati utilizzato, la fresa a controllo numerico ProtoMat C60.

3.2.1 – Realizzazione degli schemi elettrici

Come già detto in precedenza, il circuito di pilotaggio realizzato inizialmente, ha riprodotto fedelmente la stessa configurazione circuitale di quello precedentemente realizzato nel primo prototipo già disponibile all' inizio di questo lavoro di tesi.

Per quanto riguarda il circuito trasmettitore, è stato utilizzato lo stesso schema circuitale del link ottico appena mostrato, inserendo gli opportuni condensatori di filtraggio da 100nF .

In figura 3.7 viene mostrato lo "Schematic"del circuito trasmettitore realizzato con OrCAD Capture.

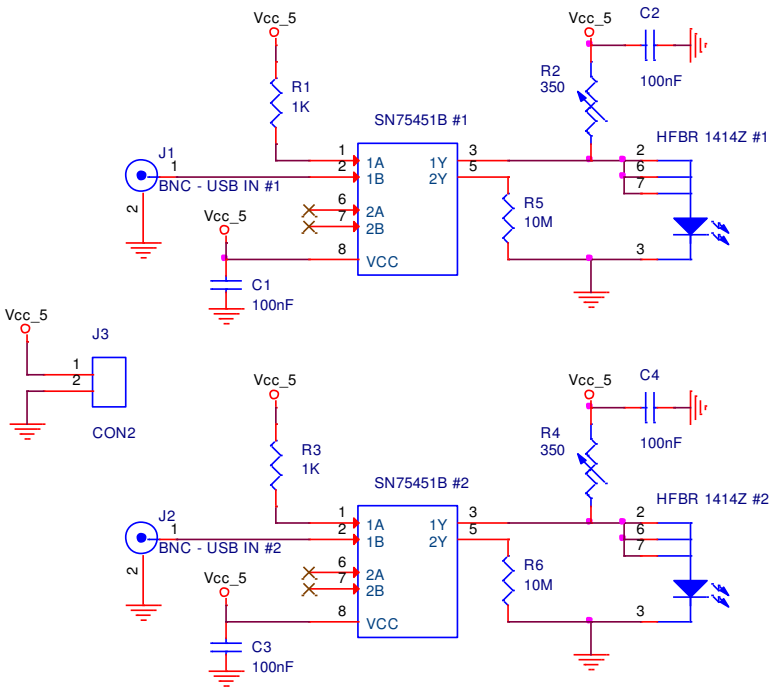


Figura 3.7: Schematic del circuito trasmettitore

Nel circuito ricevitore, l' uscita presa sul resistore di pull-up, è stata inviata in ingresso all' operazionale THS3202D, configurato ancora come buffer. In questo caso, per non stressare

troppo l' operazionale a due ingressi, che nel primo prototipo soffriva già di un eccessivo surriscaldamento, ne sono stati utilizzati due, uno per ogni canale, creando così due "percorsi" separati per i segnali di controllo. I rimanenti ingressi dei due operazionali sono stati collegati, per non lasciarli fluttuanti e capaci così di captare ulteriori disturbi, alla massa del circuito, mentre le uscite sono state vincolate al potenziale di massa tramite dei resistori di valore elevatissimo, $10M\Omega$. Le uscite utili dei due THS3202, invece, sono state inviate ai connettori SMB verticali che trasporteranno, tramite cavetti SMB/SMB i segnali di controllo sull' evaluation board.

Per utilizzare una sola alimentazione, nel circuito ricevitore è stato inserito un convertitore LM7805, in grado di fornire un' uscita di $5V$ a fronte di un ingresso, nel caso in esame, pari a 12V che andrà ad alimentare il THS3202D.

Per tutti i dispositivi utilizzati è stato operato un filtraggio dell' alimentazione mediante condensatori di $100nF$, mentre per l' LM7805 sono stati utilizzati anche condensatori del valore di $47\mu F$, come riportato in figura 3.8 che mostra lo Schematic relativo al circuito ricevitore.

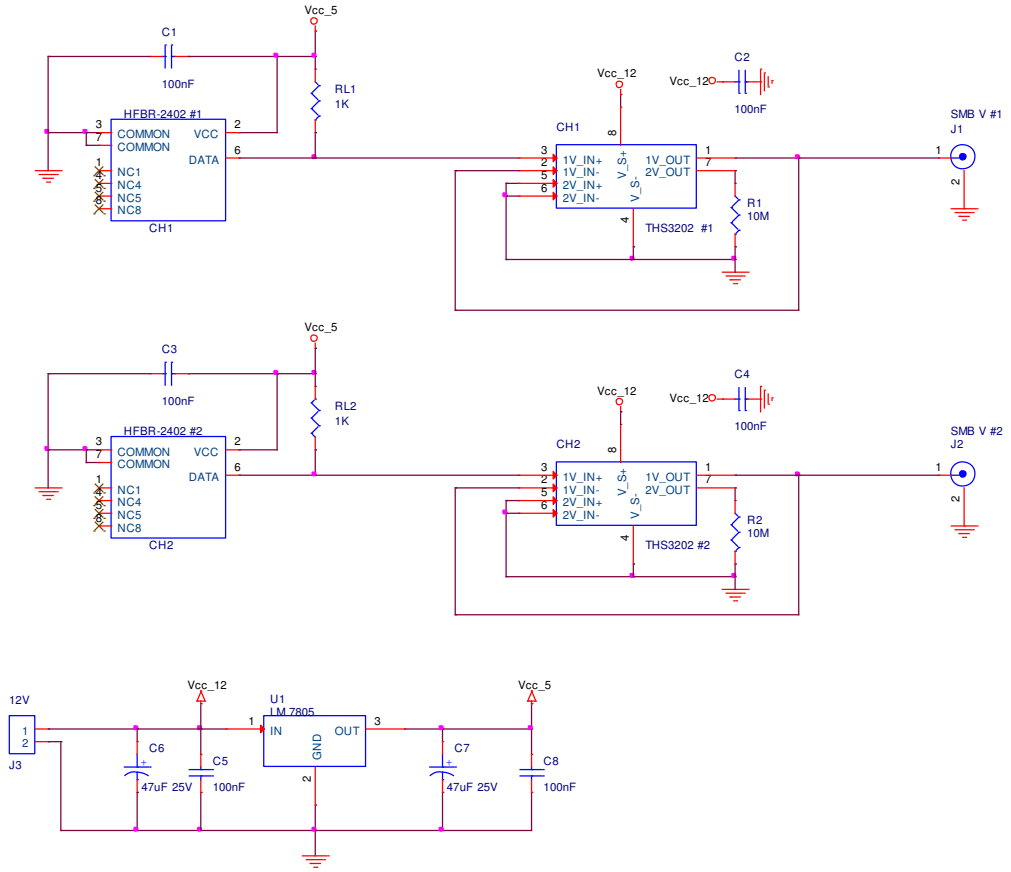


Figura 3.8: Schematic del circuito ricevitore

3.2.2 – Progettazione del layout del circuito

Una volta creati gli schemi elettrici dei circuiti da realizzare, e la relativa Netlist (file .mnl) con OrCAD Capture, la fase di progettazione prosegue sempre in ambiente OrCAD, utilizzando però l' OrCAD Layout, il tool dedicato alla progettazione del layout della scheda.

Layout prende come ingressi la netlist del circuito e il modello tecnologico (.tch) della scheda da realizzare, creando un file di layout di scheda con estensione .MAX.

Il modello tecnologico fornisce le regole di progetto da usare con la scheda corrente, specificandone la complessità costruttiva, la struttura dei suoi layer, l' isolamento e lo spessore delle piste, la descrizione del tipo di padstacks utilizzate e così via.

Per la realizzazione di tutti i circuiti stampati è stato scelto un modello tecnologico di default (default.tch), che è stato poi modificato e reso funzionale al tipo di scheda da realizzare.

3.2.2.a – Footprints e piazzamento dei componenti

Nella fase di creazione del file di layout di scheda, bisogna associare ad ogni componente presente nella Netlist dello Schematic il suo footprint, ovvero la sua composizione fisica.

I footprints generalmente consistono di tre oggetti: i padstacks (piazzole), i testi (nome, valore del componente, etc.) e soprattutto gli ostacoli, comprendenti le dimensioni fisiche del componente, le distanze tra i suoi pin, la serigrafia, l' ingombro di montaggio e altre utili informazioni per il suo piazzamento sulla scheda.

Se i footprints dei componenti utilizzati non sono già presenti nelle librerie standard di OrCAD Layout (.llb), è necessario crearli manualmente mediante il tool Library Manager, tenendo conto soprattutto della disposizione dei pin e delle loro distanze, e degli ingombri di montaggio dei componenti, in modo da evitare sovrapposizioni in fase di montaggio.

Le informazioni per la realizzazione dei footprints dei diversi componenti sono presenti nei datasheets degli stessi, nella parte relativa alle informazioni meccaniche; in appendice sono presenti le parti dei datasheets utilizzati per la creazione o per l' associazione dei footprints ai vari componenti utilizzati.

Per la realizzazione dei circuiti in esame, è stato necessario creare diversi footprints, tra i quali quello comune per il trasmettitore (HFBR-1414Z) e il ricevitore (HFBR-2402Z) che viene mostrato in figura 3.9.

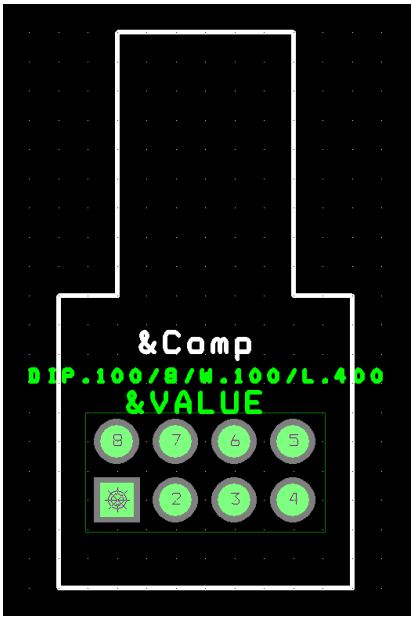


Figura 3.9: footprint creato per i componenti 1414Z e 2402Z

Dopo aver associato tutti i footprints, OrCAD Layout crea un primo file di scheda, costituito da tutti i componenti presenti nella Netlist, con le relative connessioni elettriche non ancora sbrogliate, chiamate "elastici". Prima di procedere allo sbroglio delle connessioni, con la formazione delle piste, è stato prima delineato il bordo della scheda mediante la creazione di un "Obstacle" del tipo Board outline. Il risultato di queste operazioni, per il circuito trasmettitore, è mostrato in figura 3.10.

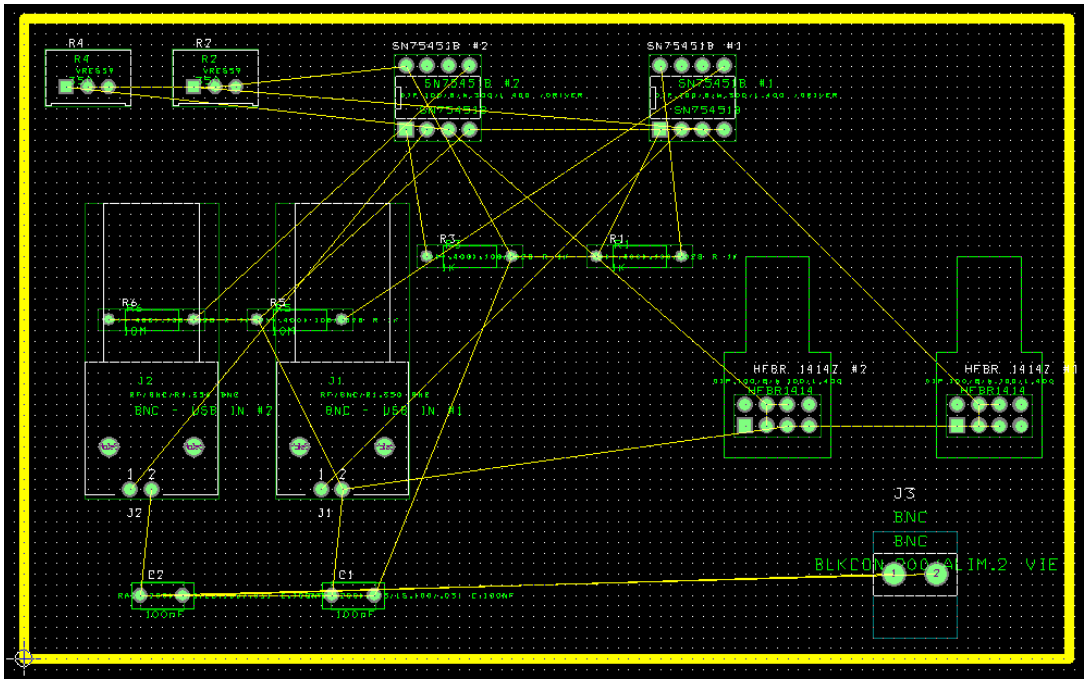


Figura 3.10: file di layout del circuito trasmettitore dopo l' associazione dei footprints e la definizione del bordo scheda

In seguito è stato effettuato il piazzamento manuale dei componenti, in modo da ottimizzare lo spazio a disposizione sulla scheda e soprattutto minimizzare e rendere più semplice possibile la definizione dei collegamenti elettrici durante lo sbroglio.

In figura 3.11 viene mostrato lo stato del layout dopo il piazzamento dei componenti.

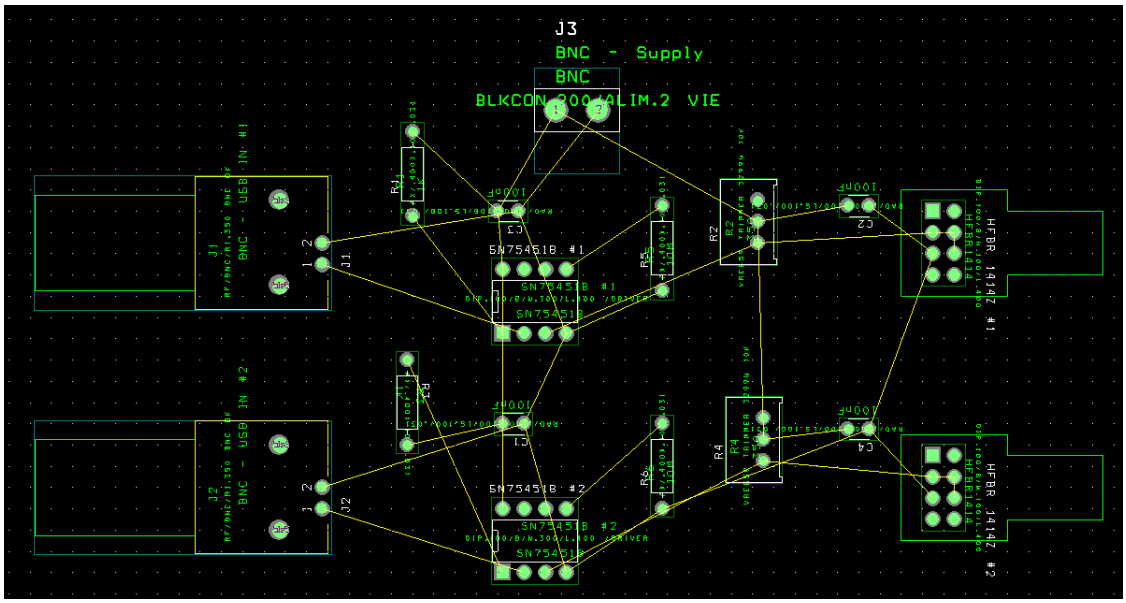


Figura 3.11: file di layout del circuito trasmettitore dopo il piazzamento manuale dei componenti

3.2.2.b – Sbroglio manuale e modifica del modello tecnologico

L' ultima fase di progettazione del layout delle schede da realizzare prevede lo sbroglio manuale del circuito con la creazione delle piste che collegano elettricamente i vari componenti tra di loro.

Si ricorda che l' unità di misura per la lunghezza utilizzata in OrCAD layout è il mils, ovvero il millesimo di pollice, il cui valore è descritto nella seguente relazione:

$$1\,\text{pollice} = 1000\text{mils} = 2.54\text{cm}$$

In tutte le schede realizzate è stata scelta una larghezza delle piste di 30 mils e una larghezza dei padstacks di 50 mils; questo per avere buoni contatti in corrispondenza delle saldature sulle piazzole, e per avere la sicurezza di piste abbastanza larghe ed affidabili.

Poiché le schede di rame utilizzate per la realizzazione degli stampati sono a due facce, separate da uno strato di materiale isolante, per ogni circuito bisogna progettare sia il lato Top che quello Bottom. Ed è proprio quest' ultimo che è stato utilizzato per tutte le piste nel circuito trasmettitore, mentre in quello ricevitore, data la presenza di un componente SMD, il

THS3202D, è stato utilizzato anche il lato Top, con il conseguente inserimento di Via per trasportare i segnali da una faccia all' altra dello stampato.

Dopo aver scelto questi importanti parametri di progetto, si è provveduto allo sbroglio manuale del circuito. Lo sbroglio è stato facilitato dall' introduzione di una piano di massa, comune per tutto il circuito, realizzato sul lato Bottom mediante un' area di rame definita in OrCAD Layout come Obstacle del tipo "Copper Pour". Questo piano di massa comune collega elettricamente tutti i pin appartenenti alla stessa Net di massa (GND), con un isolamento dalle altre piste scelto pari a 35 mils.

In figura 3.12 è mostrato il file finale di Layout di scheda (lato Bottom) realizzato per il circuito trasmettitore, dove l' area rossa indica il piano di massa.

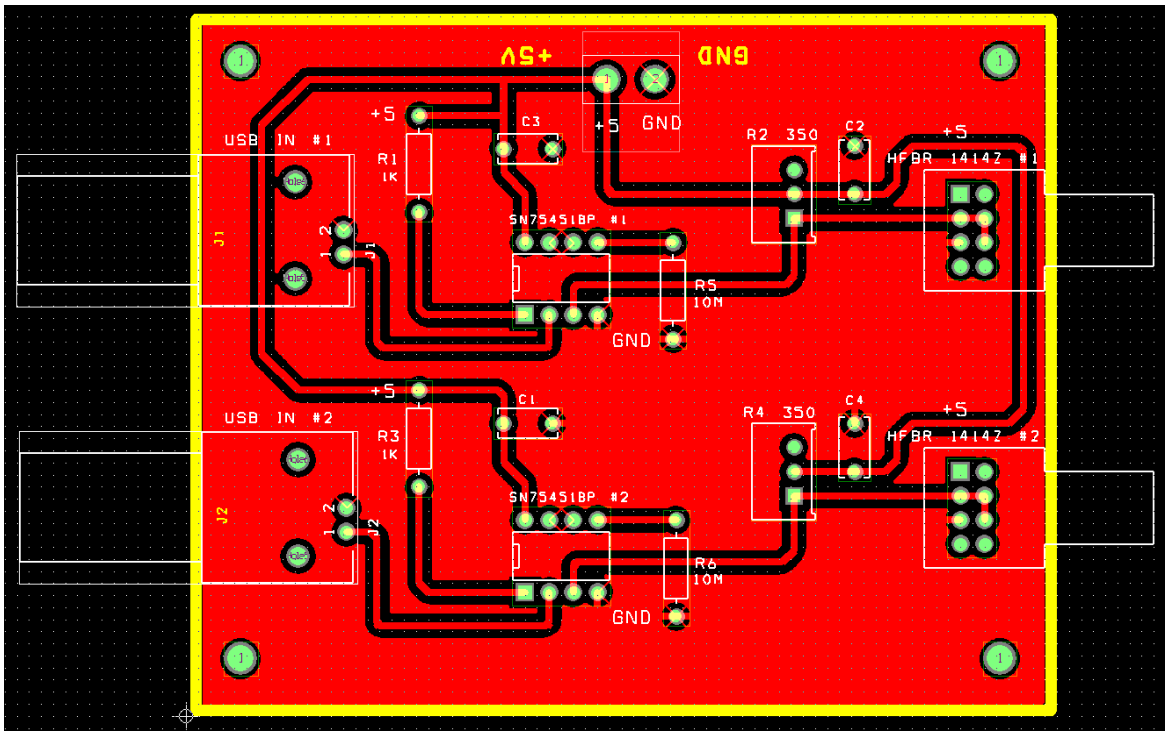


Figura 3.12: file di layout finale del circuito trasmettitore

Da notare, ai vertici della scheda, la presenza di quattro fori di fissaggio, per un eventuale assemblaggio della stessa in un contenitore metallico.

Per quanto riguarda il circuito ricevitore, come già detto in precedenza, sono stati introdotti dei Via per connettere tra loro i due strati superficiali della scheda. In particolare i segnali del THS3202D, presente sul lato Top, sono stati trasportati sul lato Bottom, inclusa l' uscita dell' operazionale che va in ingresso al connettore SMB verticale per circuiti stampati.

Il file di layout definitivo (.MAX), realizzato per il circuito ricevitore, viene mostrato in figura 3.13, dove si possono vedere i via in corrispondenza del passaggio delle piste dal lato

Top (colorate in giallo) a quello Bottom (colorate in rosso). Per la realizzazione pratica dei via sono stati utilizzati dei passanti metallici saldati ai due lati della scheda.

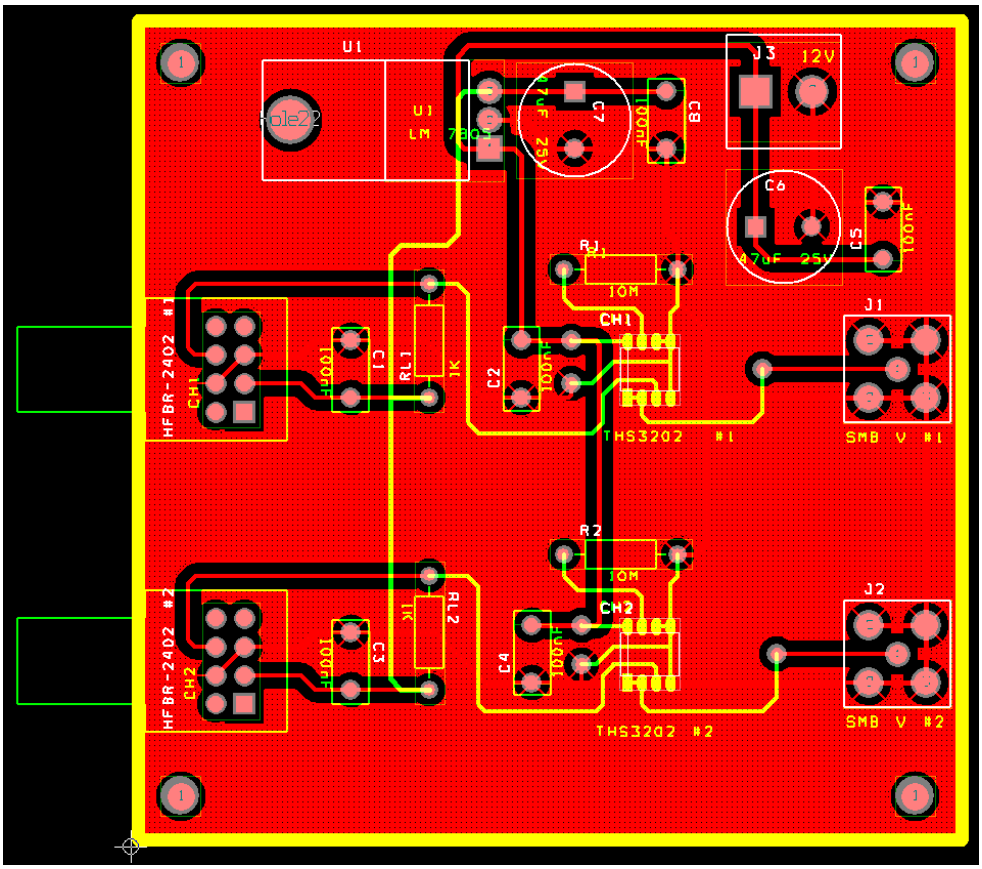


Figura 3.13: file di layout finale del circuito ricevitore

3.2.2.c – Rielaborazione dei file di layout e realizzazione dei circuiti stampati

I due files di layout appena ottenuti, vengono utilizzati per creare i file necessari al controllo della macchina a controllo numerico con la quale sono stati realizzati gli stampati.

A partire dai file .MAX, quindi, vengono creati i files Gerber relativi ai vari strati della scheda, tra i quali, oltre al TOP e al BOTTOM, anche quello di assemblaggio ASSTOP, quello di serigrafia SSTOP e quello relativo ai fori da praticare sulla scheda per inserire i componenti e le eventuali viti di fissaggio, il drill drawing.

Questi files vengono dati in input ad un altro software, il Circuit Cam, che permette di adattarli al tipo di macchina utilizzata per la realizzazione del circuito stampato, e fornisce i files .CAM utilizzati dal tool Board Master che controlla la macchina a controllo numerico.

Nel caso in esame è stata utilizzata la ProtoMat C60, capace di incidere su un' area di dimensioni $200mm \times 340mm$, e di realizzare piste di larghezza minima pari a $0.1mm(4mils)$ e fori di dimensione minima di $0.2mm(8mils)$.

Per quanto riguarda l'incisione della scheda, si procede prima con la foratura (Drill Drawing), e poi con la realizzazione delle piste lato BOTTOM e lato TOP, ribaltando la scheda. Grazie all' abbondante area di lavoro della fresa, è stato possibile realizzare contemporaneamente le due schede.

Nella figura 3.14 vengono mostrare varie fasi della lavorazione delle due schede.

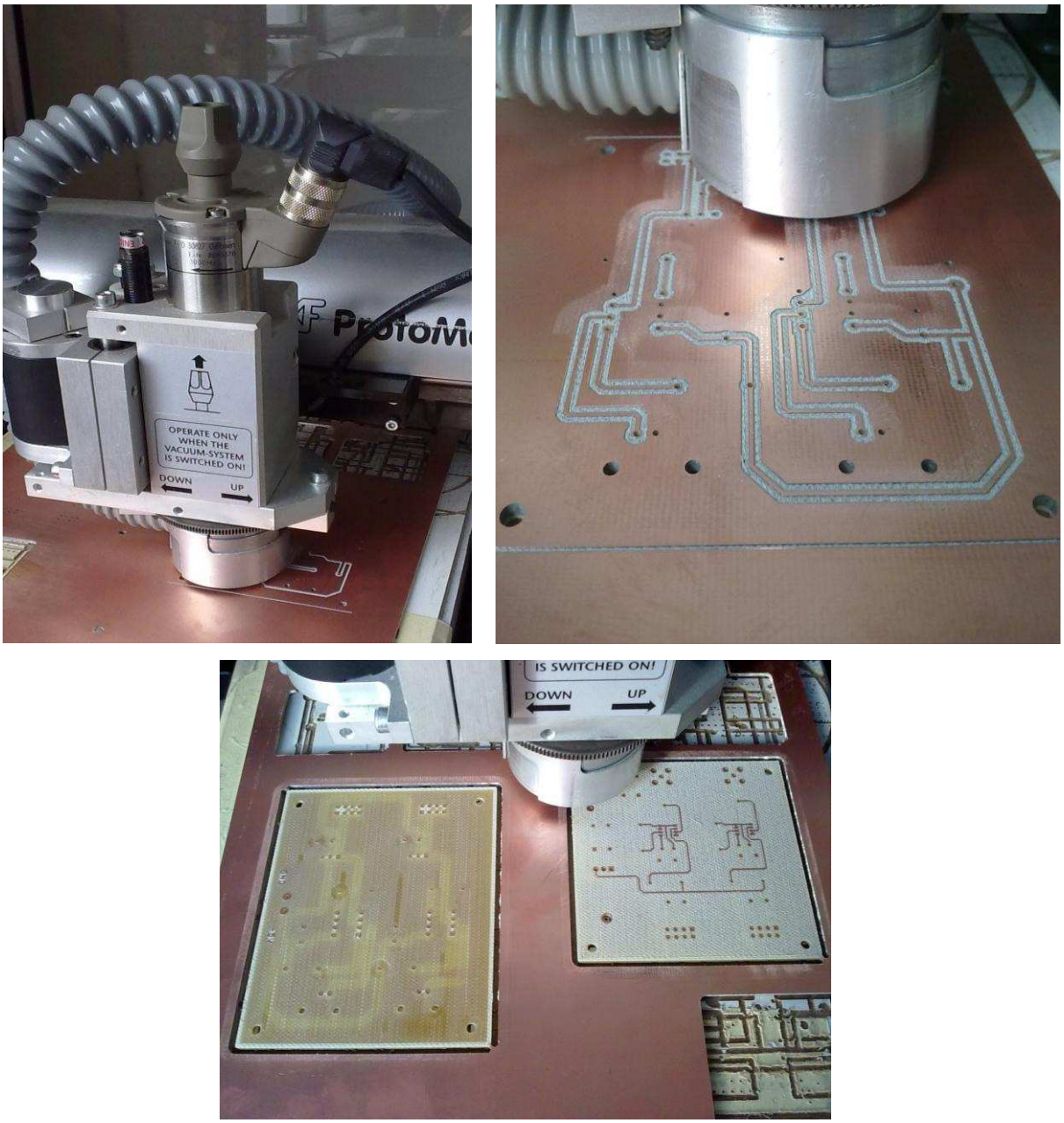


Figura 3.14: fasi di realizzazione dei circuiti stampati

Dopo l' incisione di tutte le piste, e la creazione del bordo scheda, gli stampati sono stati estratti dalla macchina, lucidati e sottoposti ad un trattamento di vernice protettiva, con i risultati mostrati nelle foto di figura 3.15.

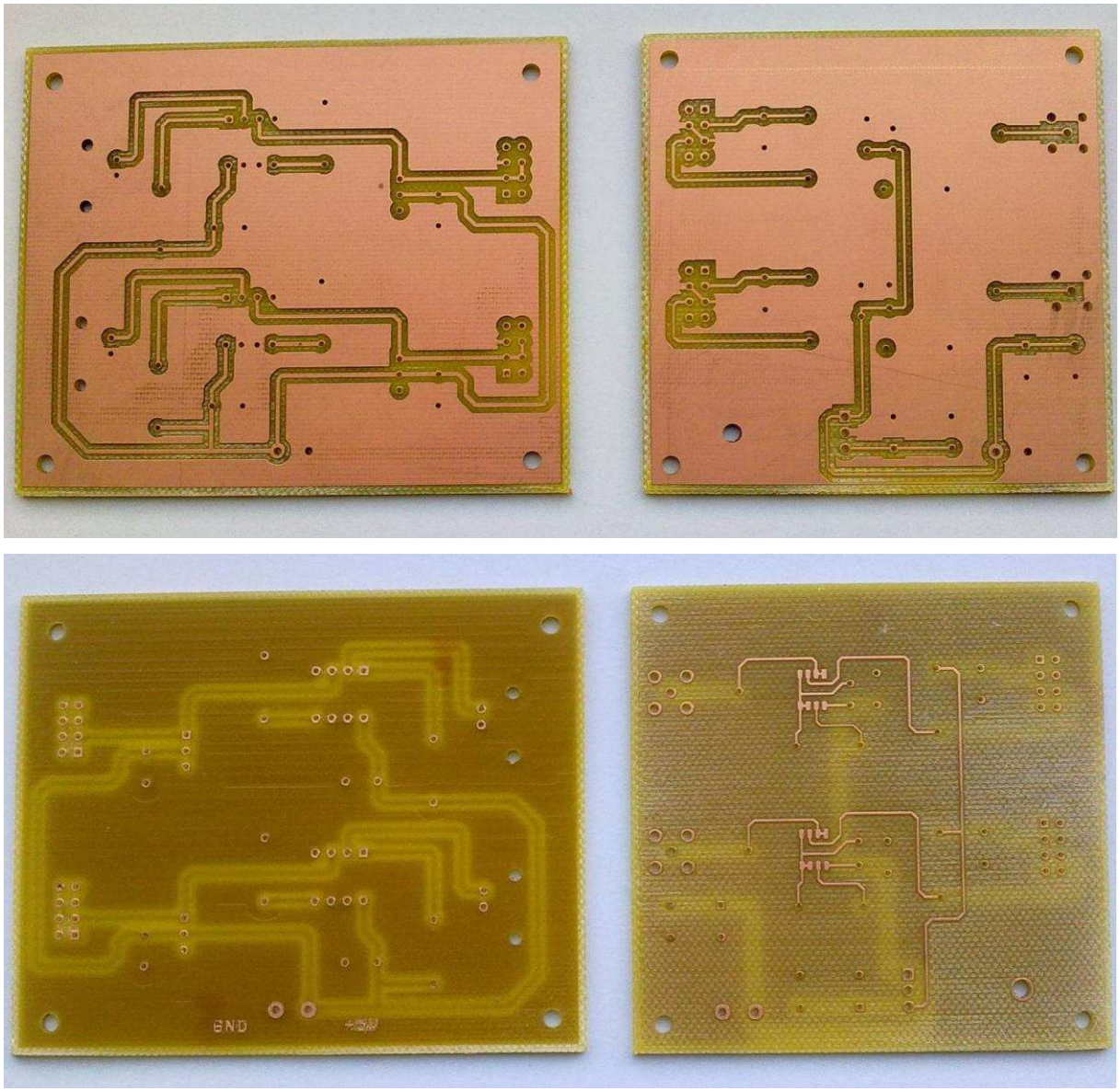
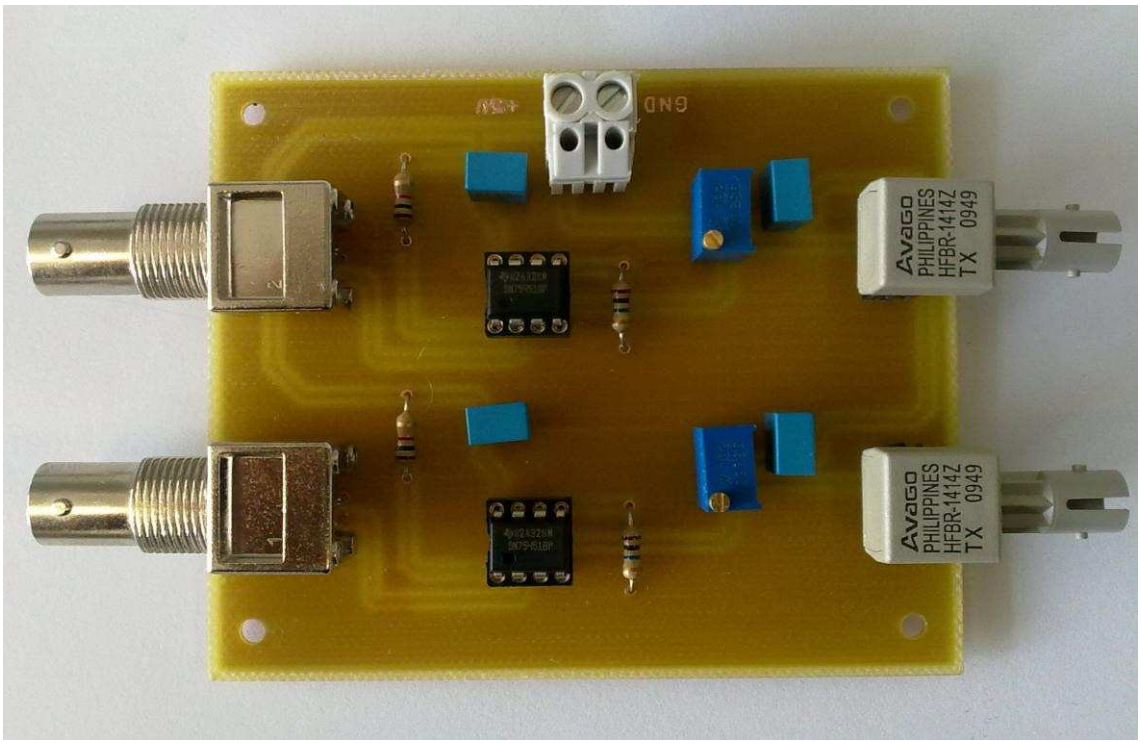


Figura 3.15: lato BOTTOM e lato TOP degli stampati realizzati

Da notare, sul lato top del circuito ricevitore, la presenza delle piste relative al componente SMD, il THS3202D, come già annunciato in precedenza.

Infine, una volta pronti gli stampati, si è proceduto all' inserimento e alla saldatura di tutti i componenti. Con la realizzazione del circuito stampato, oltre ad ottenere una struttura molto più stabile e affidabile, sono stati ridotti notevolmente tutti gli effetti parassiti legati ai collegamenti e al posizionamento manuale dei componenti.

Il risultato finale dell' assemblaggio delle due schede è mostrato in figura 3.16. Da notare la simmetria utilizzata in fase di posizionamento dei componenti, e quindi di sbroglio delle piste, per dare anche il senso della direzione di propagazione dei segnali e dello schema circuitale utilizzato.



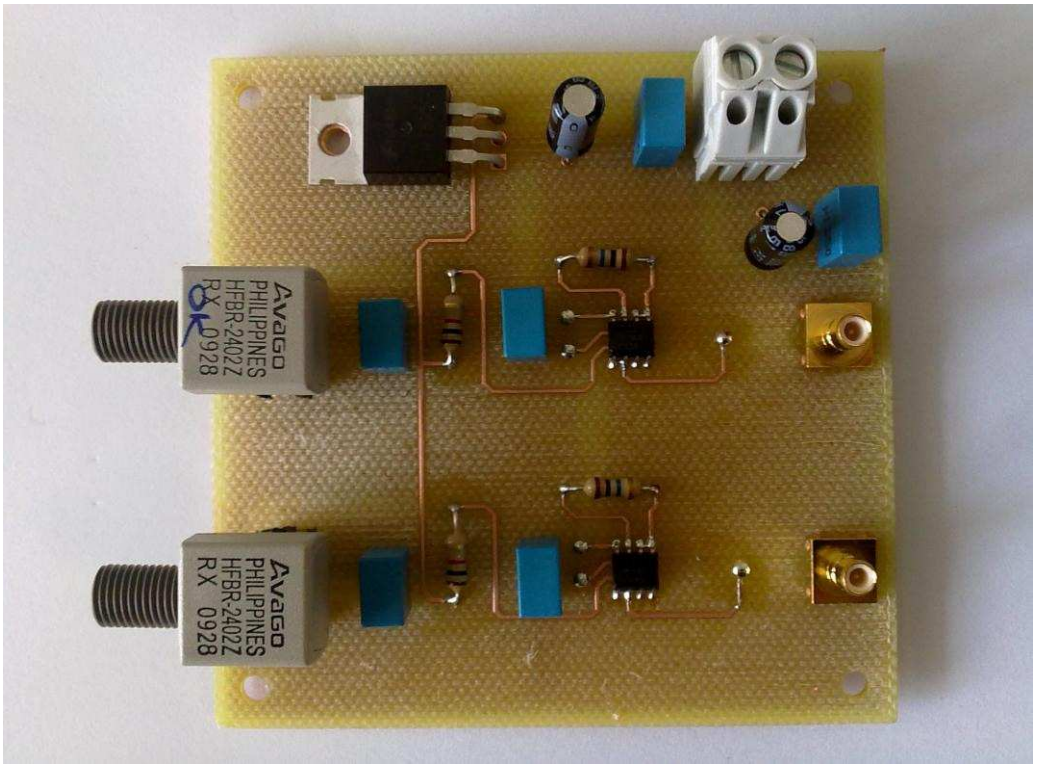


Figura 3.16: stampati completi dopo l' inserimento dei componenti

3.2.3 – Verifica dei risultati e problemi riscontrati

Dopo la realizzazione completa dei due stampati, uno per circuito il trasmettitore, ed uno per il ricevitore, si è passati alla fase di verifica del corretto funzionamento degli stessi.

Per quanto riguarda il circuito trasmettitore, i risultati sono stati quelli desiderati e già riscontrati sulla scheda millefori realizzata precedentemente; infatti, inviando tramite le UBPulse100 due segnali di durata rispettivamente, $700ns$ e $800ns$, e di ampiezza $5V$, sull' uscita R_L dei due ricevitori, sono stati acquisiti i segnali mostrai in figura 3.17.

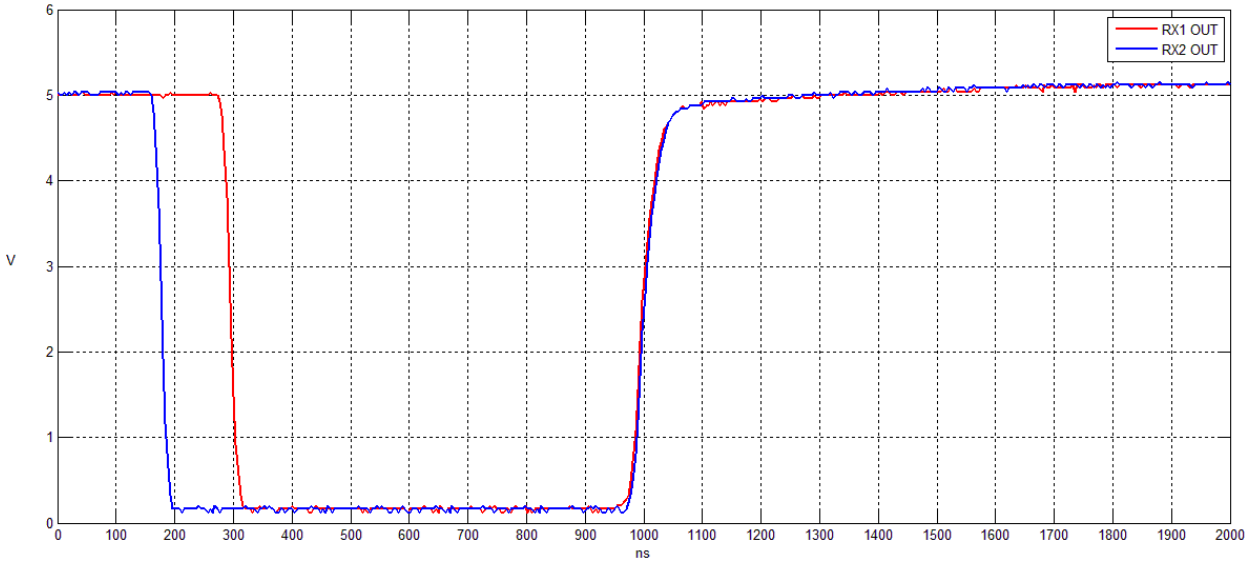


Figura 3.17: uscite dei due ricevitori HFBR-2402Z per segnali di durata rispettivamente 700ns e 800ns

Nel grafico appena mostrato è possibile vedere come, a fronte di una riduzione del 50% del valore dei resistori di pull-up (R_{L1} e R_{L2}) dei ricevitori, che ora è di 500Ω, la durata del transitorio di salita delle due uscite è diminuita sensibilmente rispetto al caso precedente con resistori da $1k\Omega$. Infatti, ora l' uscita raggiunge il valore di regime di $5V$ dopo circa $200ns$, mentre prima occorrevano circa $350ns$.

Si ricorda inoltre, che il valore basso dell' uscita è di alcuni decimi di Volt a causa della caduta V_{CESAT} ($\approx 0.2V$) sui transistor opencollector dei ricevitori.

In seguito, è stata effettuata una misura dei segnali in ingresso all' evaluation board EVIC 420, per verificare che il circuito si comportasse nello stesso modo di quello del primo prototipo.

I risultati purtroppo non sono stati quelli che ci si aspettava, avendo riprodotto lo stesso, circuito che era stato già realizzato in precedenza, ad eccezione del link ottico e dell' aver dato gli ingressi al THS3202D non più con le masse fluttuanti.

Questo particolare accorgimento ha causato l' abbassamento del livello di tensione sui due ingressi dell' EVIC420, che non è più sufficiente a pilotare i driver dell' evaluation board.

In figura 3.18 sono riportati i segnali misurati in ingresso all' evaluation board, e in particolare ai driver dei MOSFET, i DEIC420, operando l' inversione logica dei segnali in uscita dalle USBPulse100.

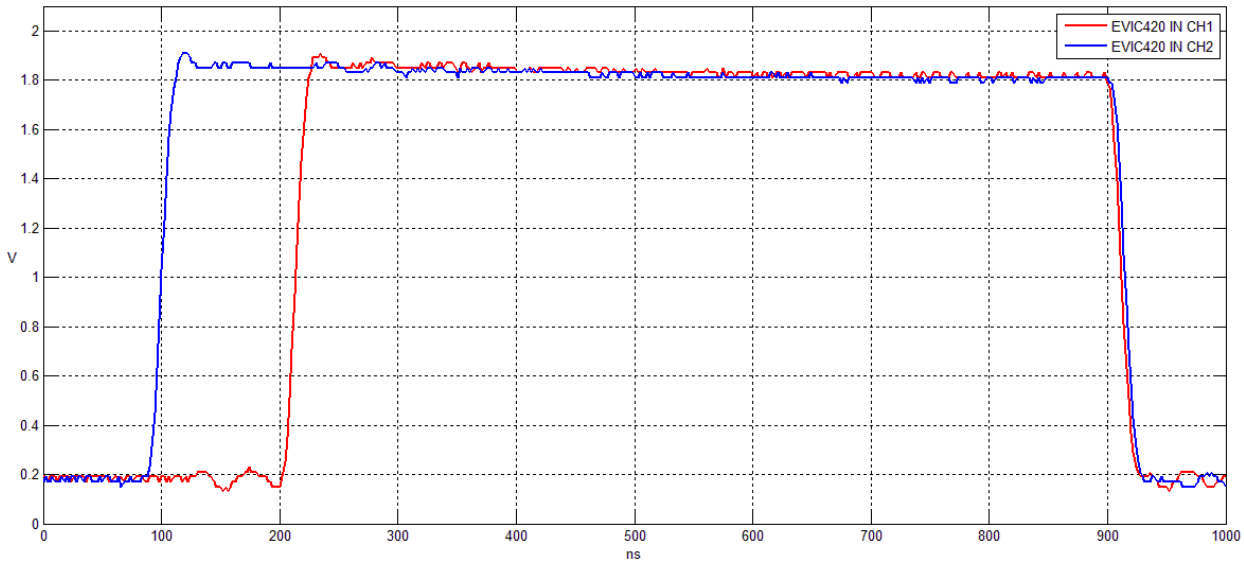


Figura 3.18: ingressi dei driver DEIC420, dell' evaluation board, per segnali di durata rispettivamente 700ns e 800ns

Le ampiezze dei segnali misurati, di circa $1.8V$, non sono quindi sufficienti a pilotare i driver dei MOSFET utilizzati come interruttori, che hanno bisogno di almeno $3V$ $(V_{IH\ min})$.

Quindi, consolidato il link ottico anche negli stampati realizzati, bisogna trovare un' altra soluzione circuitale per ottenere in ingresso all' EVIC420 dei segnali le cui ampiezze soddisfano i requisiti richiesti.

3.3 – Soluzioni alternative per il circuito ricevitore

Poiché non sono stati ottenuti i risultati che ci si aspettava utilizzando la stessa configurazione circuitale del primo prototipo del circuito di pilotaggio della Modified Blumlein, sono state simulate diverse soluzioni circuitali alternative per ottenere sul carico da

50Ω, che schematizza l' impedenza d' ingresso dell' evaluation board, i valori di tensione richiesti dalle specifiche.

3.3.1 – Doppio stadio invertente di THS3202D e di trigger di Schmitt 74HC14

In un primo momento, si è cercato di utilizzare ancora il THS3202D per pilotare il carico di 50Ω dell' EVIC420, alimentandolo in maniera duale ($\pm 5V$) e in configurazione invertente, utilizzando un resistore di feedback di valore 600Ω. Questo valore è stato scelto perché indicato nel datasheet del componente, in modo da mantenere una buona risposta in frequenza a fronte di un aumneto del guadagno.

Inoltre, poiché i valori di tensione delle forme d' onda provenienti dai ricevitori HFBR-2402Z non erano mai nulli, anche quando il segnale era basso, si vericava un eccessivo riscaldamento degli operazionali, compromettendone l' integrità e le prestazioni.

A questo scopo si è scelto di utilizzare dei trigger di Schmitt invertenti, i 74HC14, per risolvere questo problema e squadrare ulteriormente il segnale di uscita dei ricevitori, che presentava quel fastidioso transitorio già descritto in precedenza.

La configurazione studiata è mostrata in figura 3.19, dove l' uscita dei ricevitori è stata simulata da un generatore di impulsi, con tempi di salita e discesa di 10ns, e livelli di tensione $0.3V - 5V$. Per i 74HC14 era stata scelta una singola alimentazione a 5V.

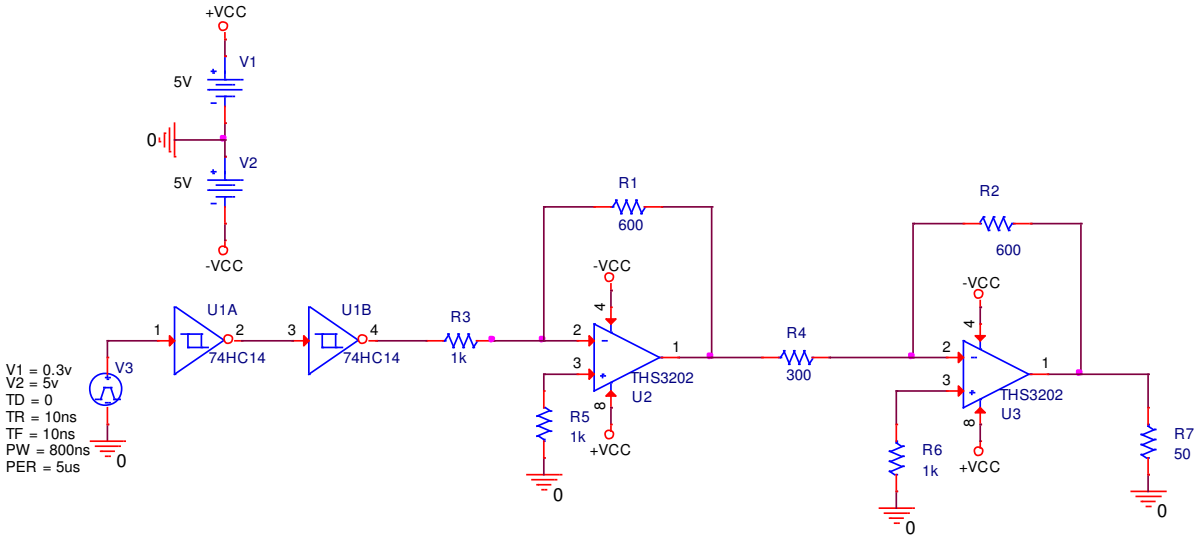


Figura 3.19: soluzione alternativa utilizzando due stadi invertenti di THS3202D e altrettanti trigger di Schmitt (74HC14) invertenti

Anche con la simulazione di questo circuito i livelli di tensione ottenuti non rispettavano le specifiche richieste dall' EVIC420, superando leggermente i $2V$.

Da una più attenta analisi del datasheet, e delle prestazioni del THS3202D, si è notato che il componente in questione non è proprio in grado di erogare la corrente necessaria per ottenere una caduta minima di $3V$ sul resistore in ingresso all' EVIC420, qualunque sia la sua alimentazione, sia duale che singola.

Si è dovuto, quindi, abbandonare l' utilizzo dell' operazionale THS3202D, e l' attenzione si è concentrata sul trigger di Schmitt 74HC14, in grado anche di squadrare il segnale proveniente dai ricevitori.

3.3.2 – Singolo stadio con sei trigger di Schmitt in parallelo

Inizialmente, è stata effettuata una simulazione inserendo nel circuito un solo trigger di Schmitt, al cui ingresso è stato collegato il generatore di impulsi utilizzato per la simulazione precedente, e la cui uscita è stata collegata direttamente al carico di 50Ω.

Come già previsto, il segnale misurato in uscita sul carico non soddisfava le specifiche.

La soluzione pensata, quindi, per erogare maggiore corrente possibile in uscita, è stata quella di mettere in parallelo i sei trigger di Schmitt di cui è composto il singolo integrato 74HC14. Questo infatti, ha permesso di ottenere in uscita un segnale normalmente basso, come richiesto dalle specifiche, e di erogare una corrente data dalla somma delle sei correnti di uscita degli operazionali contenuti nel 74HC14.

Nello schema circuitale utilizzato per le simulazioni, è stato inserito in uscita, in serie al carico, un resistore di protezione, in modo da proteggere il 74HC14 da eventuali guasti di tipo corto circuito. Il valore di tale resistore è stato attentamente scelto mediante una serie di simulazioni con valori diversi, in modo che la caduta di tensione ai suoi capi non impedisse il rispetto delle specifiche.

Lo schema circuitale utilizzato, realizzato sempre con OrCAD Capture, è riportato in figura 3.20.

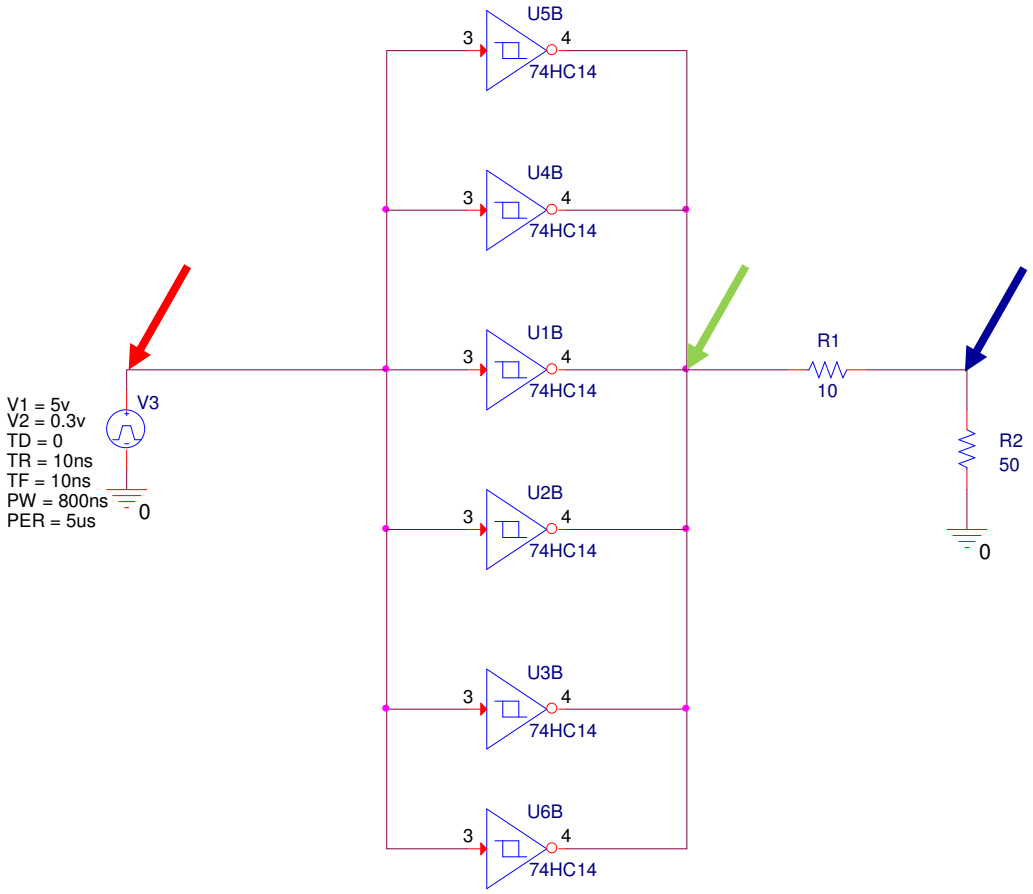


Figura 3.20: schema circuitale alternativo realizzato utilizzando sei trigger di Schmitt in parallelo

I risultati delle simulazioni effettuate hanno confermato la bontà della scelta fatta, infatti l' ampiezza dei segnali sul carico dell' evaluation board è risultata abbondantemente maggiore della soglia minima dei 3V $(V_{IH\ min})$ richiesta all' ingresso dell' EVIC420.

In figura 3.21 vengono visualizzati gli andamenti dei tre segnali prelevati con le sonde poste in corrispondenza delle frecce presenti nella precedente figura: in rosso l' ingresso dei trigger di Schmitt, in verde la loro uscita, e in blu il segnale che simula l' ingresso dell' evaluation board.

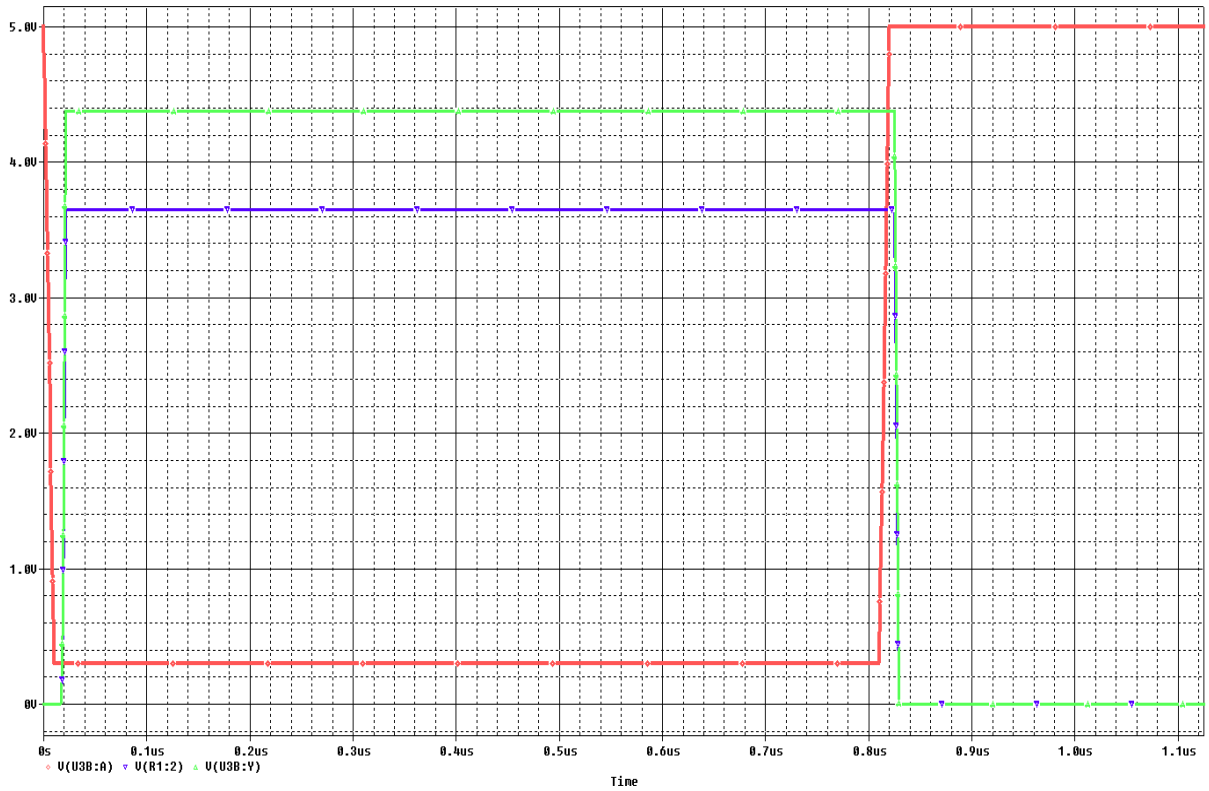


Figura 3.21: segnali di ingresso e di uscita dei trigger di Schmitt(rosso e verde) e segnale d' ingresso dell' evaluation board (blu)

Come si vede in figura, i segnali in uscita dal 74HC14 sono perfettamente squadrati, e il livello basso non è più pari alla caduta V_{CESAT} , bensì 0V .

3.3.2.a – Verifica rapida del funzionamento del circuito su millefori

Come fatto in precedenza per il link ottico realizzato, prima di procedere alla realizzazione dello stampato è stata effettuata una rapida verifica del circuito simulato su una scheda millefori.

Per le prove, che hanno confermato i risultati ottenuti dalle simulazioni, e che verranno mostrati dopo la realizzazione dello stampato, sicuramente affetto da un minor numero di effetti parassiti, è stata riutilizzata la schedina millefori del circuito ricevitore del link ottico, riadattandola rapidamente al nuovo circuito, come mostrato in figura 3.22.

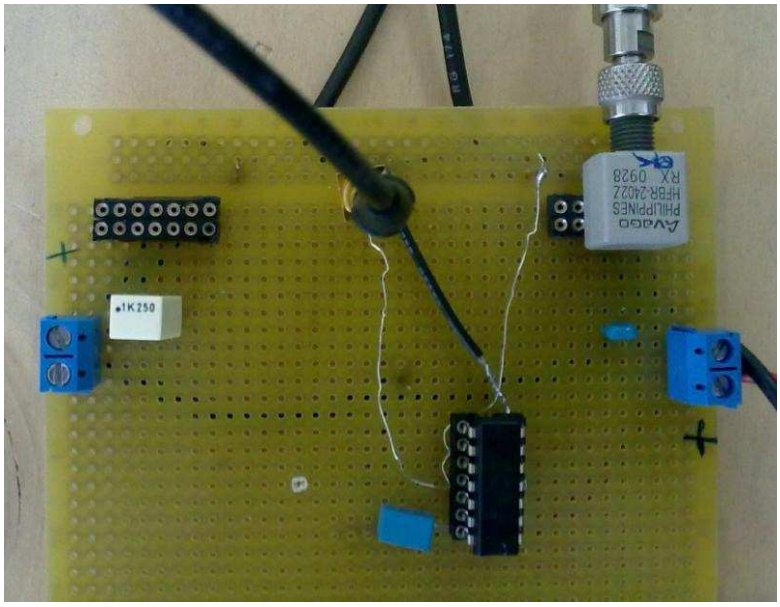


Figura 3.22: schedina di prova del circuito ricevitore da realizzare

3.4 – Progettazione e realizzazione dello stampato definitivo per il circuito ricevitore

L' ultima fase del lavoro svolto è rappresentata dalla progettazione, così come è avvenuto per i due stampati precedenti, del circuito ricevitore definitivo in grado di rispettare le specifiche richieste dai driver dell' evaluation board EVIC420.

Si è proceduto, quindi, prima alla realizzazione dello Schematic con OrCAD Capture, poi alla progettazione del file di layout di scheda, per ottenere infinire il file .CAM di controllo della Protomat C60 per l' incisione del circuito stampato.

3.4.1 – Schema elettrico

Lo schema elettrico realizzato, mostrato in figura 3.23 prevede l' utilizzo di due connettori SMB verticali che trasporteranno i segnali di controllo all' ingresso dell' evaluation board. Da notare, inoltre, i resistori di pull-up (R_{L1} e R_{L2}) dei ricevitori, che ora valgono 500Ω per i motivi elencati in precedenza.

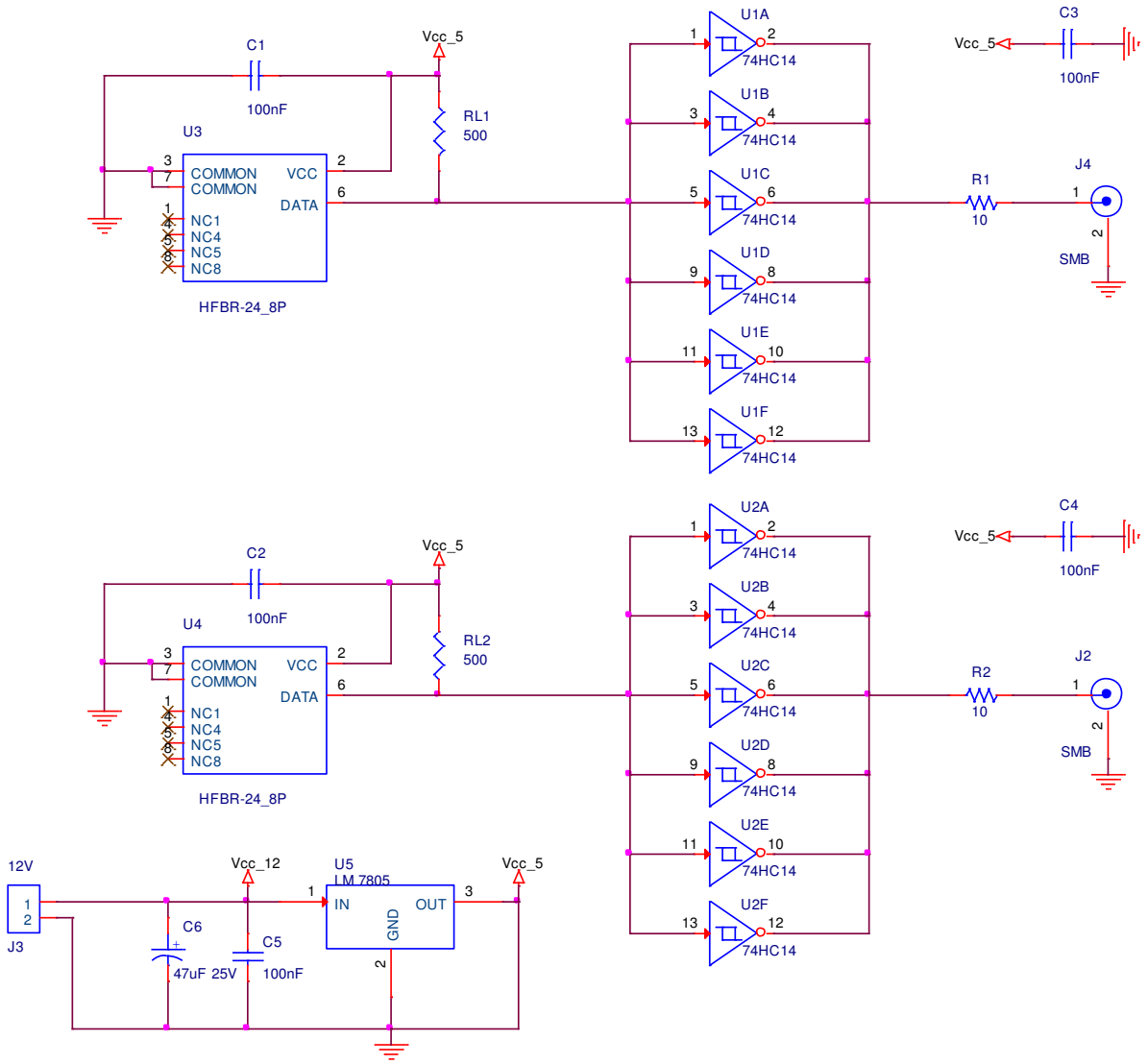


Figura 3.23: Schematic del nuovo circuito ricevitore

3.4.2 – Progettazione del layout del circuito

Utilizzando lo stesso modello tecnologico degli stampati precedenti, si è proceduto alla realizzazione del file di layout di scheda del circuito ricevitore definitivo.

Diversamente dal caso precedente, per la progettazione del layout è stato fondamentale misurare alcune dimensioni limite della scheda, in quanto, come già detto all' inizio di questo capitolo, il circuito ricevitore realizzato andrà ad inserirsi perfettamente nella box metallica che contiene le due EVIC420.

Lo stampato da realizzare, quindi, dovrà essere inserito nello spazio rosso di figura 3.24, e dovrà essere progettato in modo che i due ricevitori HFBR-2402-Z siano posizionati in

corrispondenza dei fori già presenti sulla box, e che in precedenza ospitavano i BNC provenienti dalle USBPulse100.

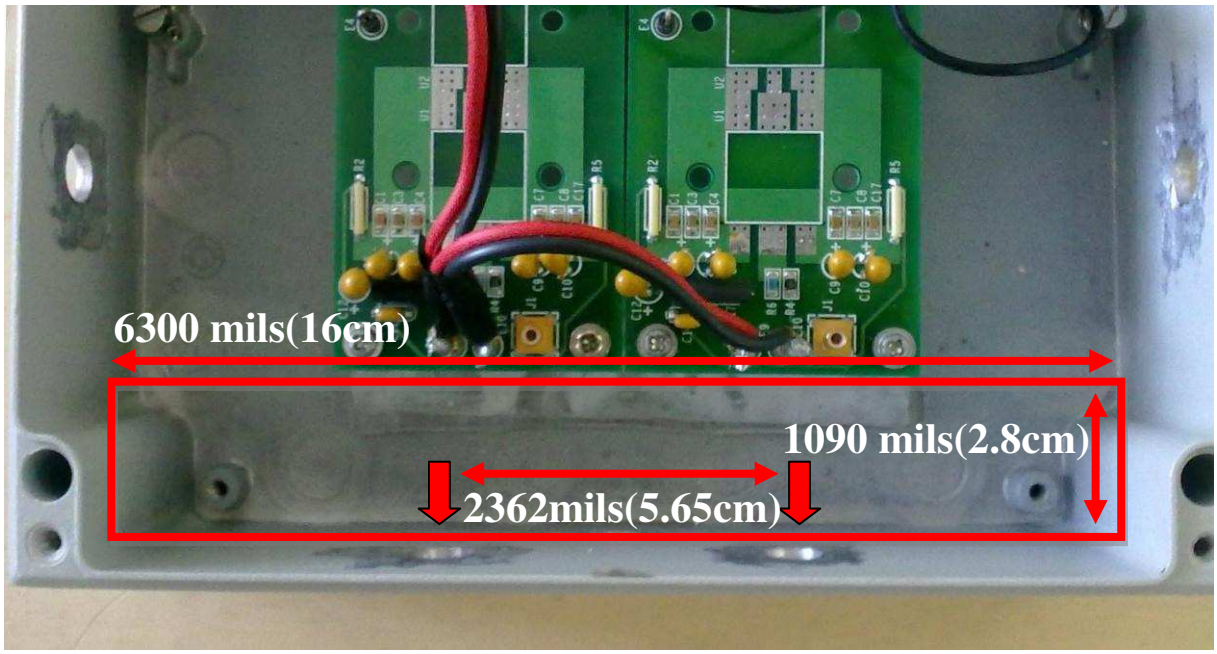


Figura 3.24: misure da rispettare per l' inserimento dello stampato nella box metallica

Utilizzando le stesse procedure di associazione dei footprints ai componenti, di piazzamento, e di sbroglio delle piste, il file di layout di scheda ottenuto, è mostrato in figura 3.25.

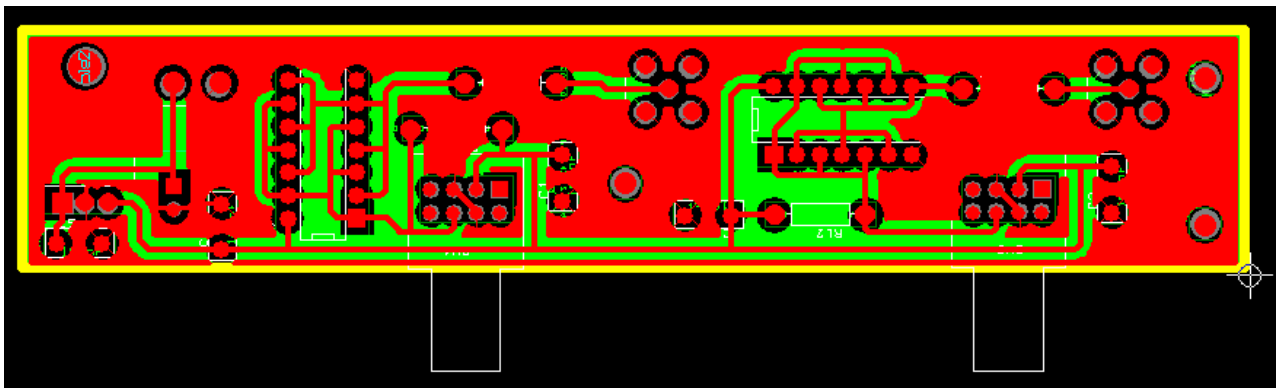


Figura 3.25: lato Bottom del file di layout del circuito ricevitore

Il layout è stato realizzato rispettando i vincoli sulle dimensioni della scheda riportati nella figura precedente, soprattutto per quanto riguarda la distanza tra le porte SMA di ingresso delle fibre nei due ricevitori. Da notare, inoltre, la presenza dei fori di fissaggio ai due lati e al centro della scheda, per conferire maggiore stabilità e resistenza meccanica allo stampato.

In questo caso, il rispetto dei vincoli dati delle dimensioni ridotte della scheda, non hanno permesso una progettazione perfettamente simmetrica dei due canali.

3.4.3 – Realizzazione e assemblaggio dello stampato

A partire dal file di layout è stato creato il file (.CAM) di controllo della ProtoMat C60 come nel caso precedente. Quindi è stata realizzato lo stampato, realizzando prima i fori e poi le piste.

Il risultato dell' incisione con la fresa a controllo numerico è mostrato in figura 3.26.

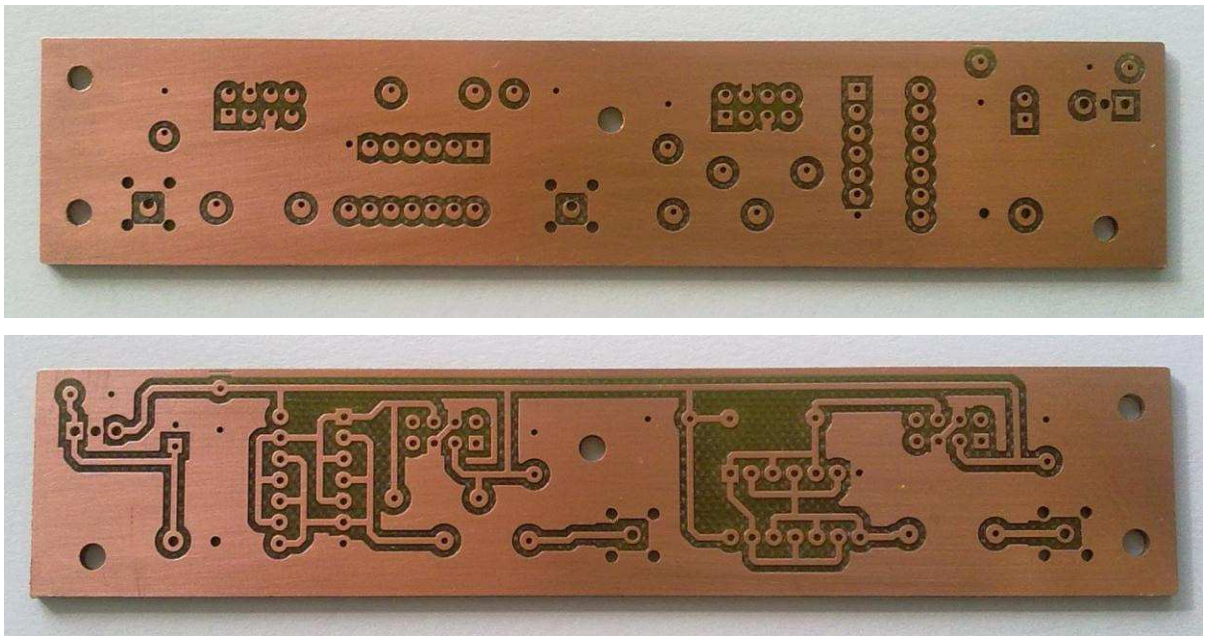


Figura 3.26: lato top e lato Bottom dello stampato del circuito ricevitore

Dopo aver lucidato i due lati della scheda, sono stati inseriti e saldati tutti i componenti, ottenendo il circuito definitivo mostrato in figura 3.27.

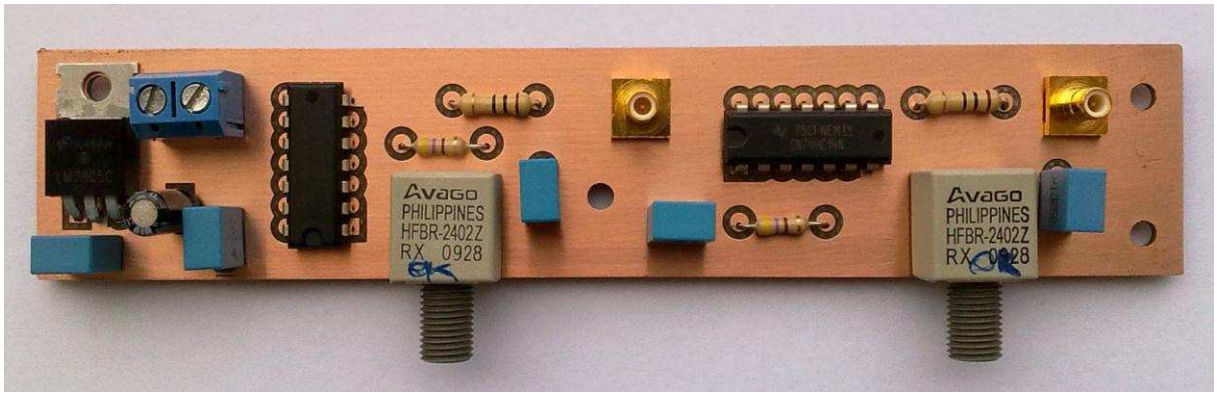


Figura 3.27: circuito completo dopo l'inserimento dei componenti

Da notare, nella parte sinistra della scheda, che uno dei fori di fissaggio è stato realizzato proprio in corrispondenza del foro presente sull' aletta dell' LM7805, in modo da sfruttarla per inserire una delle viti di fissaggio dello stampato.

3.5 – *Assemblaggio definitivo dell' intero sistema basato su Modified Blumlein*

La parte conclusiva del lavoro svolto, è stata incentrata sull' assemblaggio dello stampato realizzato e sull' ottimizzazione della circuiteria presente nella box metallica. Dopo queste due fasi, sono state effettuate le prove finali per verificare il funzionamento dell' intero sistema e i livelli di ampiezza raggiunti dagli impulsi sul carico della Modified Blumlein.

3.5.1 – *Montaggio dello stampato e ottimizzazione dei collegamenti sull' evaluation board*

Per l' inserimento dello stampato nella box metallica, sono stati realizzati dei fori sul fondo della scatola, e inseriti quindi i distanziali per il fissaggio della scheda tramite le viti.

Per quanto riguarda, invece, i collegamenti delle linee di trasmissione e delle alimentazioni con l' evaluation board, sono stati utilizzati nuovamente dei connettori BNC inseriti negli appositi fori, conservando le connessioni introdotte durante le prime fasi di prova del sistema ottimizzato.

Quindi, le masse delle due linee di trasmissione, e quella dell' alimentazione ad alta tensione, sono state collegate tramite dei coassiali, alla massa dell' evaluation board.

Inoltre, le masse delle due evaluation board sono state collegate tra loro mediante un lamierino in rame inserito tra due viti di fissaggio delle schede, in modo da creare il contato elettrico. Sullo stesso lamierino è stata anche collegata la massa dell' alimentazione ad alta tensione, che entra nei due banchi di resistori di limitazione della corrente, per poi raggiungere i drain dei due interruttori MOSFET tramite dei cavetti in teflon, ottimo isolante.

I due banchi di resistori sono stati montati anch' essi all' interno della box metallica, e il loro valore è stato scelto pari a $1.88M\Omega$, collegando in serie tra loro, a zig-zag, quattro resistori da $470k\Omega$. Con questo valore di resistenza, considerando sempre la massima corrente erogabile dal generatore ad alta tensione, teoricamente potrebbero essere raggiunti impulsi di ampiezza pari a circa $940V$.

La figura 3.28 mostra il banco di resistori realizzato sulla millefori, prima che questo venisse ribaltato e fissato con delle viti nella box metallica.

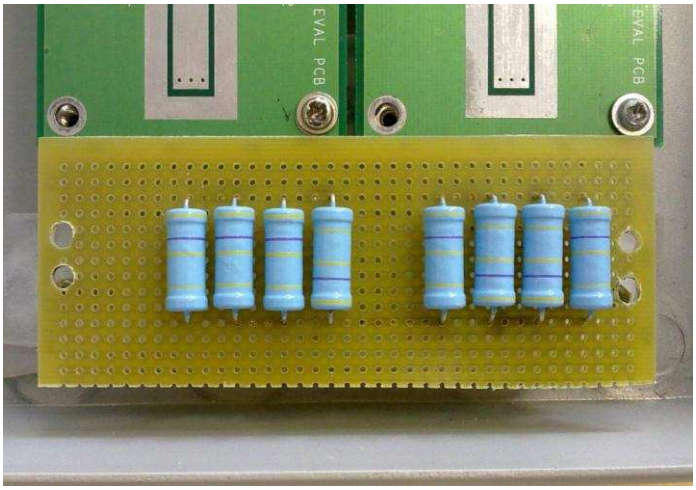


Figura 3.28: resistori di limitazione della corrente

Inoltre, per quanto riguarda l' alimentazione dello stampato e dell' evaluation board, mediante il connettore già presente nel primo prototipo, l' alimentazione a 12V va in ingresso prima allo stampato e da quest' ultimo all' evaluation board, in modo da utilizzare una sola alimentazione. Il sistema completo, pronto per le prove finali, viene mostrato in figura 3.29.

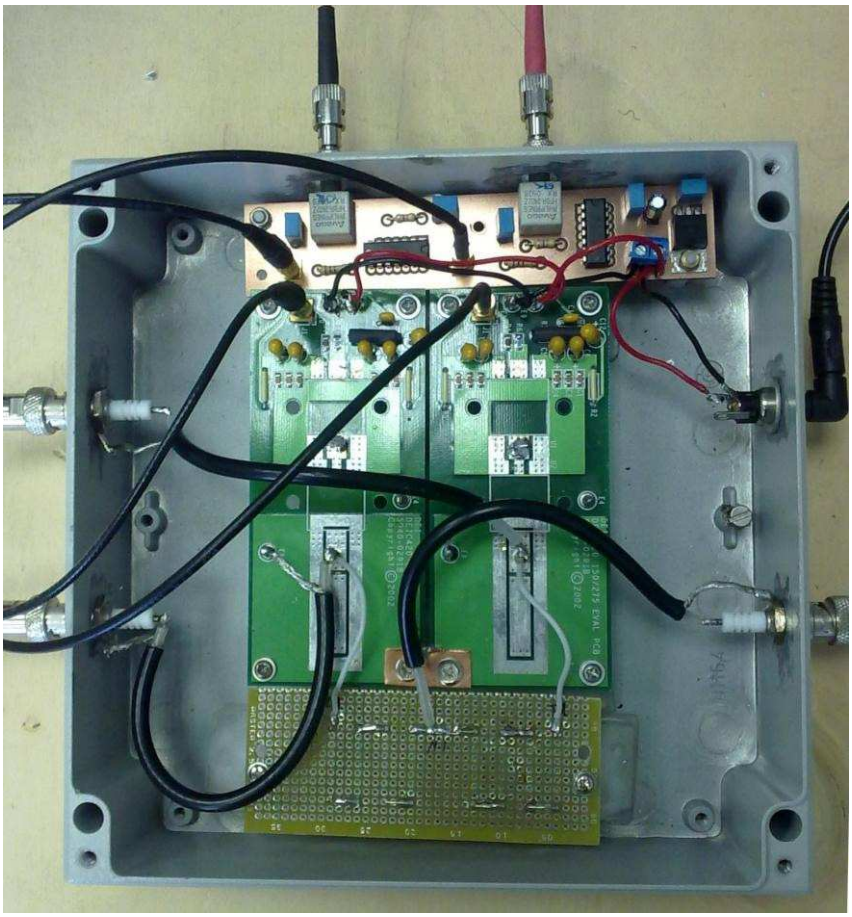


Figura 3.29: sistema completo dopo l'ottimizzazione dei collegamenti e l'inserimento dello stampato

3.6 – Test finale del sistema completo e verifica dei risultati ottenuti

Una volta assemblato l' intero sistema, e ottimizzati tutti i collegamenti tra le sue parti, si procede con l' ultima fase di verifica.

In un primo momento sono state effettuate varie prove a diversi livelli di tensione del generatore ad alta tensione, per quantificare i miglioramenti ottenuti dall' intero sistema e l' ampiezza massima degli impulsi ottenibili sul carico.

In seguito, sono state eseguite misure in varie parti del circuito, a partire dall' uscita delle USBPulse100, procedendo con i driver dei led, e arrivando quindi sulllo stampato del ricevitore, misurando i segnali in uscita dai ricevitori e le uscite del 74HC14. E' stato inoltre misurato l' andamento nel tempo anche dei segnali in ingresso all' EVIC420 e ai MOSFET DE 275, per verificare i disturbi da essi captati.

3.6.1 – Impulsi sul carico e confronto dei risultati ottenuti con quelli del primo prototipo ottimizzato

Le prime prove effettuate hanno avuto l' obiettivo di verificare se il link ottico, e quindi l' isolamento della parte di generazione dei segnali di controllo dal resto del sistema, avesse avuto gli effetti desiderati, ovvero rendere il sistema più insensibile ai disturbi, ed in particolar modo eliminare quelli condotti verso il lato di controllo.

Per effettuare un confronto con le prestazioni del primo prototipo ottimizzato, come descritto nel secondo capitolo, sono stati scelti gli stessi valori di tensione, per il generatore ad alta tensione, utilizzati nelle precedenti prove.

I segnali inviati dalle USBPulse100, di ampiezza pari a $5V$, hanno quindi un ritardo di attivazione pari a $100ns$, e durata rispettivamente di $700ns$ e $800ns$. La durata dell' impulso di tensione sul carico sarà quindi di $100ns$.

In figura 3.30 sono mostrati gli impulsi misurati sul carico della Modified Blumelin per tensioni di alimentazione pari a $250V$, $350V$ e $400V$, con resistenze di limitazione della corrente pari a $1.88M\Omega$ per ogni interruttore.

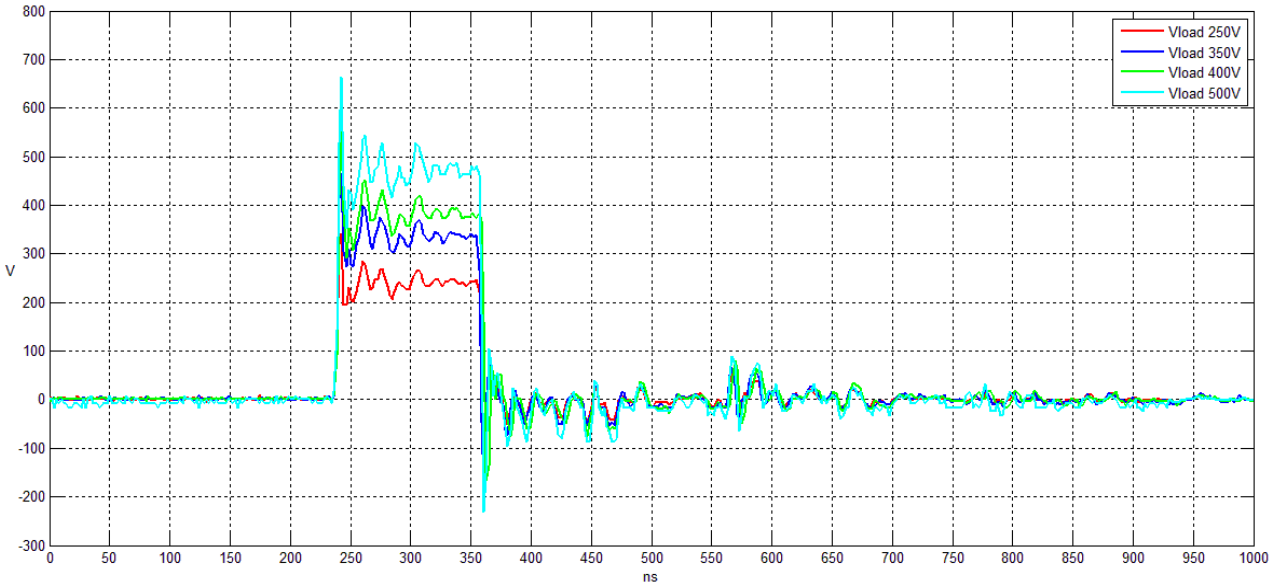


Figura 3.30: impulsi sul carico, con il nuovo e definitivo circuito di pilotaggio realizzato, a 250V, 350V, 400V e 500V

Si può subito notare che, a differenza di ciò che accadeva con il primo prototipo ottimizzato, quando si supera la soglia dei 350V, non sono più presenti sul carico degli impulsi indesiderati della stessa ampiezza di quelli voluti.

E' stato così ottenuto un ottimo risultato, eliminando quelle commutazioni spurie che non permettevano l' utilizzo di quegli impulsi per gli studi biologici che li richiedevano.

Per ottenere un riscontro immediato di quanto è stato appena detto, in figura 3.31 vengono riproposti gli impulsi misurati con il primo prototipo utilizzato.

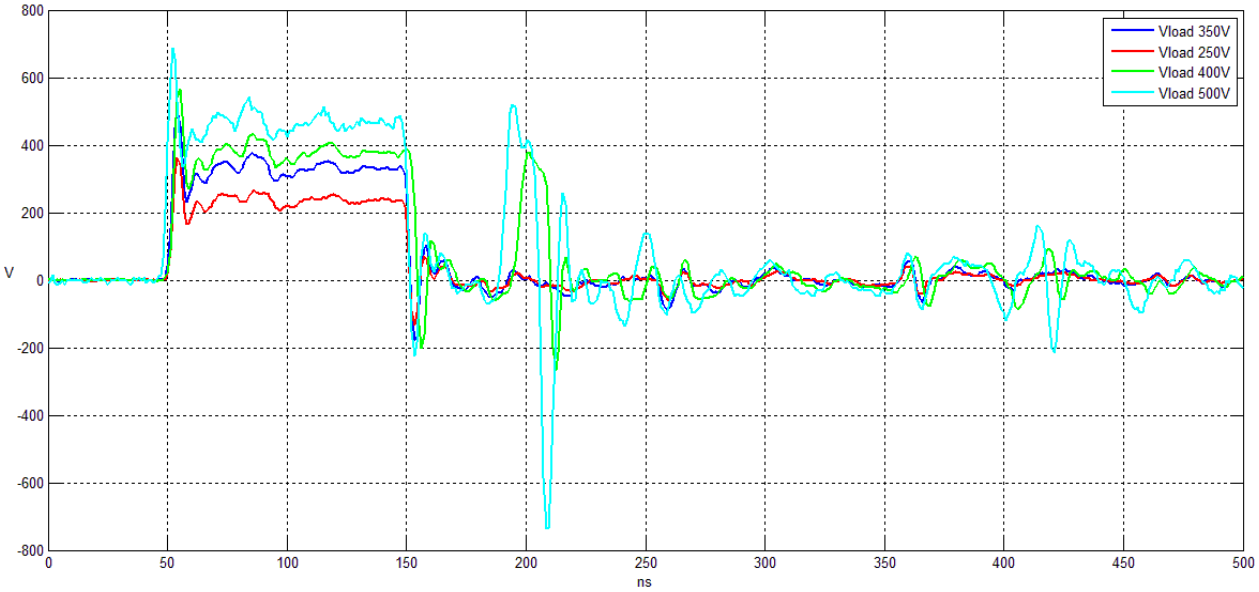


Figura 3.31: impulsi sul carico, con il primo prototipo ottimizzato, a 250V, 350V, 400V e 500V

Poiché il sistema realizzato si è mostrato stabile ai livelli di tensione appena mostrati, sono state effettuate ulteriori prove aumentando il livello di tensione del generatore ad alta tensione.

Si è riusciti ad ottenere sul carico, cosa mai avvenuta in precedenza, degli impulsi di ampiezza pari a circa $750V$, mantenendo stabili le condizioni di funzionamento del sistema, ovvero senza che il generatore di alta tensione andasse mai in protezione e senza la presenza di impulsi indesiderati sul carico.

In figura 3.32 è mostrato l' impulso misurato sul carico da 100Ω, nel caso di ritardo di attivazione degli interruttori pari a $150ns$ e di tensione di alimentazione pari a $750V$.

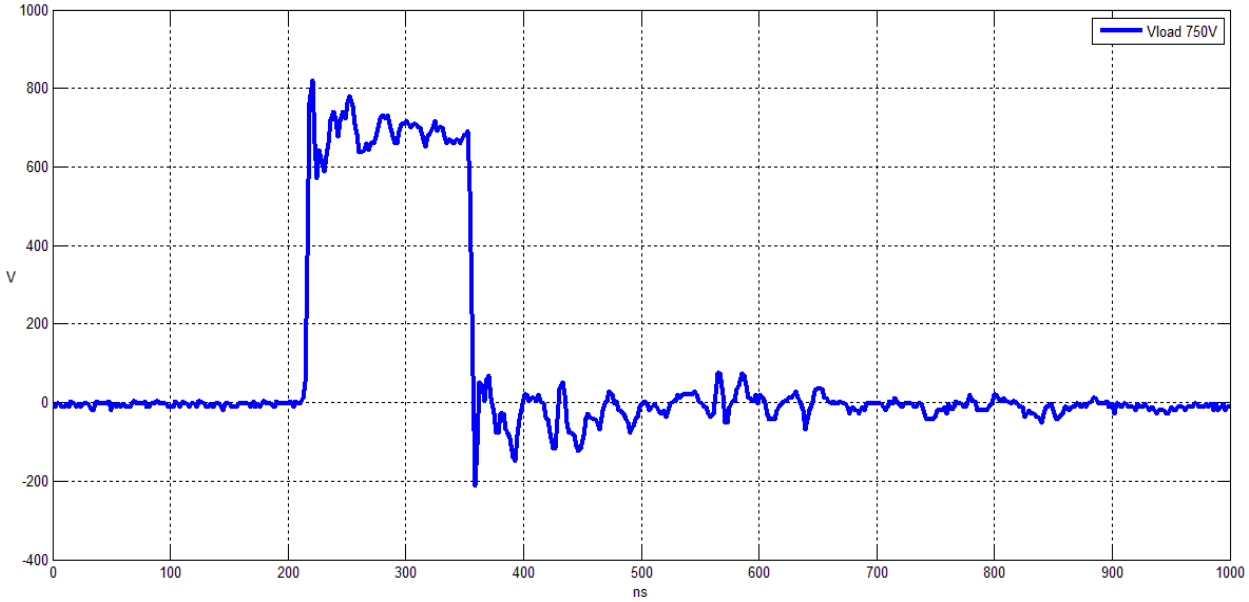


Figura 3.32: impulso sul carico di durata 150 ns, ottenuto con il sistema finale con una tensione di alimentazione pari a 750V

In tutte le prove effettuate, si è notato che la durata dell' impulso sul carico ha subito un aumento costante, pari a $15ns$, poiché il segnale in ingresso al 74HC14, proveniente dai ricevitori 2402Z, presenta un transitorio di salita abbastanza lento che non fa raggiungere subito il valore di soglia utile alla commutazione del 74HC14.

3.6.2 – Analisi dei risultati ottenuti con il sistema Modified Blumlein finale

Dai risultati ottenuti, molto soddisfacenti, si nota che il valore massimo dell' ampiezza raggiunta dall' impulso non ha superato i $750V$, mentre dal calcolo teorico, considerando la

massima corrente erogabile dal generatore di alta tensione, ci si aspettava di sfiorare i 950V con una resistenza di limitazione della corrente pari a $1.88M\Omega$.

3.6.2.a – Disturbi generati dal sistema e loro conseguenze

Analizzando attentamente le forme d' onda in vari punti del sistema, si è subito notata la presenza di fastidiosi disturbi che, sommandosi ai segnali utili, limitavano la stabilità e quindi il funzionamento del sistema.

Visualizzando sull' oscilloscopio le forme d' onda in uscita dall' USBPulse100 del secondo canale, quelle in ingresso alla GATE del secondo interruttore e l' impulso sul carico, con una tensione di alimentazione di $500V$, e durata dei segnali di controllo sul canale 2 di $800ns$, è stato facile osservare i disturbi appena descritti, e che vengono mostrati in figura 3.33.

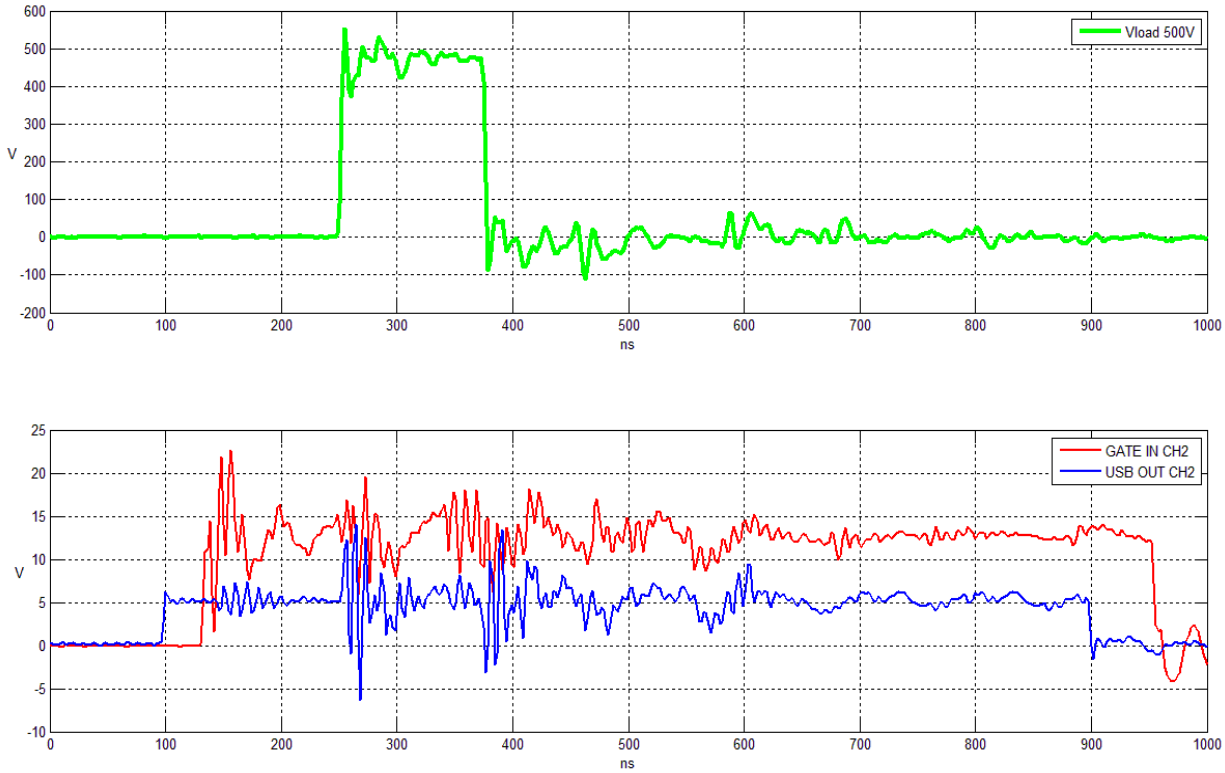


Figura 3.33: impulso sul carico di ampiezza 500V, uscita dell' USBPulse100 e segnale di ingresso alla GATE del MOSFET del canale 2

Come si può facilmente notare in figura, in corrispondenza dei rapidissimi fronti di salita e di discesa dell' impulso sul carico, i disturbi sui segnali di controllo e sulle GATE dei

MOSFET aumentano sensibilmente, avvicinandoli pericolosamente ai valori limite necessari per avere commutazioni spurie, indesiderate.

Poiché le acquisizioni appena mostrate sono state effettuate a tensioni sul carico pari a circa $500V$, è facile immaginare come la situazione peggiori quando aumenta l' ampiezza dell' impulso.

Infatti, per tensioni sul carico prossime ai $750V$, i segnali di controllo risultano talmente disturbati, da mettere il sistema nelle condizioni limiti di stabilità, rischiando di causare commutazioni incontrollate degli interruttori, e quindi provocando degli spike di corrente che superano nettamente il valore limite erogabile dal generatore di alta tensione.

In figura 3.34 vengono mostrati i segnali in ingresso alla GATE di uno dei due MOSFET, di durata pari a $800ns$ e per tensioni di alimentazione della linea Blumlein pari a $250V$, $550V$ e $750V$.

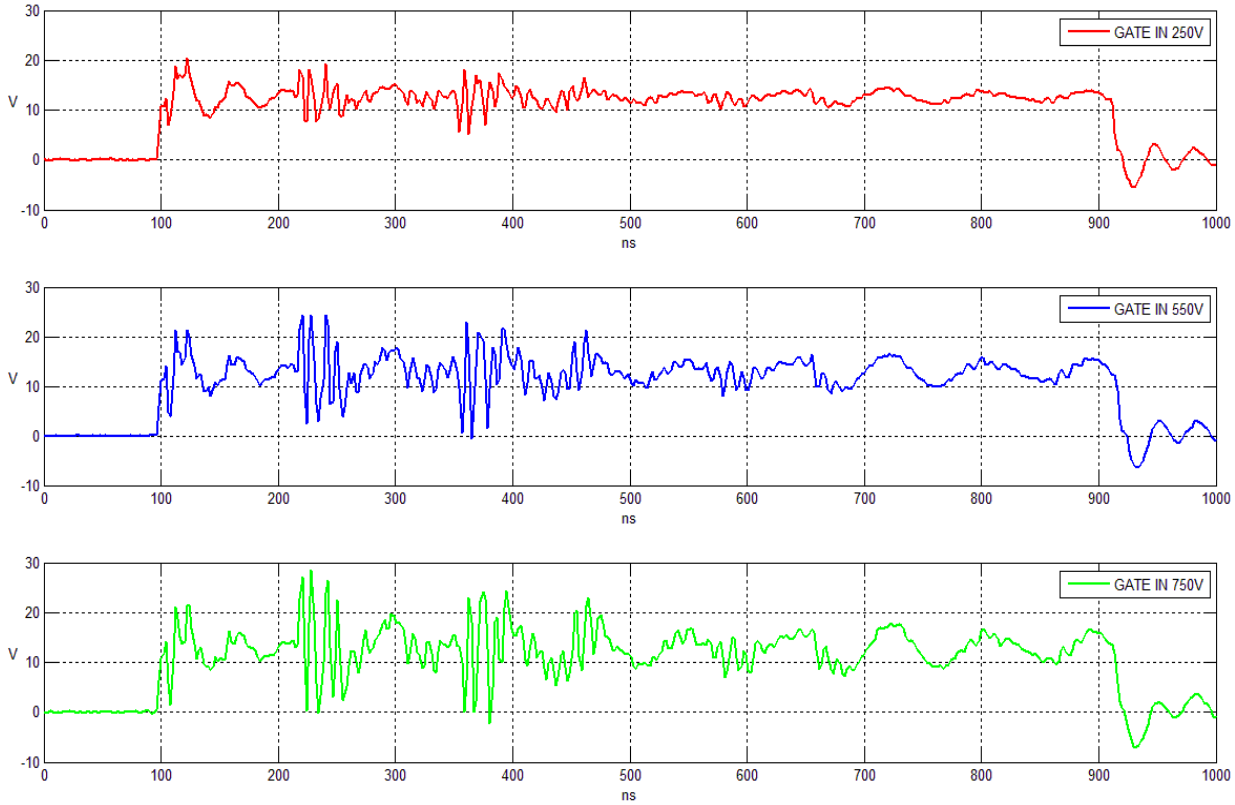


Figura 3.34: segnali di ingresso alla GATE del MOSFET per impulsi sul carico di 250V, 550V e 750V

Nella figura appena mostrata si osserva che, soprattutto per tensioni prossime ai $750V$, gli ingressi della GATE raggiungono pericolosamente i valori massimi consentiti, pari a $30V$, e scendono pericolosamente sotto la V_{GSth} di soglia necessaria a mantenere chiuso l' interruttore.

3.6.2.b – Natura dei disturbi e loro possibile abbattimento

La realizzazione del link ottico, nato per isolare la parte di generazione dei segnali di controllo dal resto del circuito, ha dato al sistema la possibilità di generare stabilmente degli impulsi sul carico, di durata variabile, di ampiezza massima pari a 750V .

Nonostante ciò, sono stati rilevati dei fastidiosi disturbi anche sulla parte isolata elettricamente. Questo ha fatto subito pensare a disturbi di natura irradiata generati dalla parte del sistema ad alta tensione.

Per avere la conferma, ed essere sicuri che i disturbi non fossero di tipo condotto, e si propagassero, quindi, attraverso il cordone di alimentazione della parte isolata dal link, è stata effettuata un' ultima prova con l' intero sistema.

Per isolare completamente la parte di generazione dei segnali di controllo, rappresentata dal PC che esegue il software di controllo delle USBPulse100 e dal circuito trasmettitore del link ottico realizzato, sono stati tutti e tre alimentati separatamente a batteria, e sono stati quindi monitorati gli stessi segnali mostrati in precedenza, ovvero le uscite delle USBPulse100, gli ingressi sulle GATE dei MOSFET, e l' impulso sul carico.

Questa misura ha fornito gli stessi risultati ottenuti nel caso precedente, rilevando gli stessi disturbi sui vari segnali, confermando, quindi, le supposizioni fatte.

A questo punto, per tentare di abbattere, o quantomeno limitare fortemente questi disturbi, sarebbe necessario ricorrere ad una schermatura della parte di controllo, isolandola così dai disturbi irradiati dalla parte ad alta tensione.

Poiché le dimensioni della linea Blumlein, della scatola metallica, e del generatore di alta tensione con i suoi cavi di alimentazione, sono grandi, sarebbe preferibile inserire il PC di controllo, le USBPulse100 e il circuito trasmettitore in un contenitore metallico in grado di proteggerli dai disturbi esterni.

La schermatura, quindi, risulta essere uno dei pochissimi rimedi ai disturbi di natura irradiata, poiché in fase di progettazione del sistema non è stato preventivamente considerato questo problema. Un' eventuale schermatura di questi componenti del sistema potrebbe, quindi, aumentarne la stabilità, rendendolo immune dai disturbi di tipo sia condotto che irradiato, raggiungendo così il limite teorico di ampiezza degli impulsi calcolato precedentemente. A questo punto l' unica limitazione del sistema sarebbe rappresentata soltanto dal generatore di alta tensione, con la sua massima corrente erogabile in uscita.

Conclusioni

Come indicato nell' introduzione, l' obiettivo di questo lavoro è stato quello di realizzare un nuovo circuito di pilotaggio per il generatore di impulsi ultracorti di tipo Blumlein, in grado di generare impulsi ad alta tensione su un carico resistivo (nella realtà sospensioni cellulari). La generazione di questi impulsi ultracorti, con ampiezze dell' ordine delle centinaia di Volt e durate di centinaia di nanosecondi, trova applicazione in numerosi studi biologici, per la sperimentazione di nuove cure contro diverse forme di tumori, ma anche in altri campi, quali la conservazione dei cibi.

Con il sempre maggiore sviluppo di questo nuovo ramo di ricerca che unisce in un solo team biologi e ingegneri, la bioelectrics, si è avuto bisogno di generatori di impulsi più flessibili: devono essere in grado non solo di generare impulsi di durata variabile, ma questo deve avvenire in tempo reale senza modificare fisicamente il sistema utilizzato.

Il primo prototipo di Modified Blumlein trovato disponibile già prima dell' inizio di questo lavoro, non riusciva a soddisfare queste esigenze per alti livelli di tensione. Si è resa quindi necessaria la progettazione e la realizzazione di un nuovo circuito di pilotaggio della linea di Blumlein Modificata che, tramite la scarica verso massa (mediante due interruttori individualmente innescati con un certo ritardo tra di loro) di due linee di trasmissione caricate ad alta tensione, causa la generazione, sul carico tra esse interposto, di un impulso di durata pari al ritardo di attivazione dei due interruttori.

Quindi, dopo una prima fase di studio del sistema basato sulla linea Modified Blumlein e sul prototipo già realizzato, è cominciata la fase di ottimizzazione del prototipo stesso, tentando di migliorarne il più possibile le prestazioni. I risultati delle modifiche apportate al sistema, senza rinnovare il circuito di pilotaggio, sono stati già notevoli, riuscendo a garantire la generazione di impulsi sul carico con ampiezza massima pari a 500V. La generazione degli impulsi, però, rendeva il sistema instabile già a tensioni vicine ai 400V.

Questo primo risultato ottenuto aveva già ampi margini di miglioramento, poiché la causa dell' instabilità era la presenza di disturbi, sia condotti che irradiati, che si propagavano dalla parte del sistema che lavorava ad alta tensione, verso il lato di generazione dei segnali di

controllo degli interruttori, rappresentato dai generatori dei segnali di controllo, le USBPulse100, comandate da un software eseguito su un normale PC.

Per abbattere i disturbi condotti, quindi, è stato progettato e realizzato un link ottico che ha separato le USBPulse100 e il PC che le gestisce, dal resto del sistema. Il link ottico è stato prima progettato e realizzato su schede millefori, per verificarne rapidamente il corretto funzionamento, e in seguito progettato con appositi software, quali OrCAD Capture e OrCAD Layout, per essere realizzato sotto forma di circuito stampato.

Gli stampati sono stati realizzati mediante incisione con una fresa a controllo numerico, modello ProtoMat C60, grazie alla creazione di appositi file di controllo ottenuti rielaborando i file di layout di scheda prodotti con i software appena citati.

Il circuito ricevitore del link ottico è stato dapprima progettato e realizzato riproducendo fedelmente lo stesso schema di principio utilizzato dal prototipo già esistente, ma si è rilevato inefficace per il pilotaggio delle evaluation board, le EVIC420, che ospitano sia i MOSFET utilizzati come interruttori che i loro driver.

Quindi, è stata prontamente cercata e trovata una soluzione circuitale alternativa, con l' aiuto di varie simulazioni, realizzate nuovamente con OrCAD Capture, che potesse risolvere il problema dell' invio all' ingresso dei driver dei MOSFET dei segnali con ampiezza minima pari proprio alla $V_{IH\ min}$ dei driver stessi.

Verificato il corretto funzionamento del circuito, prima mediante le simulazioni effettuate, e poi rapidamente adattando la schedina millefori del circuito ricevitore precedentemente realizzato, è stato progettato e realizzato un nuovo stampato del circuito ricevitore definitivo.

Questa volta il circuito è stato realizzato al fine di una perfetta integrazione con la box metallica che conteneva già le due evaluation board con i due interruttori MOSFET. Rispettando i vincoli, rappresentati dalle dimensioni della scheda e dalla distanza tra i due ricevitori in fibra ottica, gli HFBR-2402Z, in modo da poter inserire le loro porte di uscita nei fori già praticati durante la realizzazione del primo prototipo, è stato creato un nuovo file di layout scheda che ha reso possibile la creazione del file di controllo della fresa.

Dopo la realizzazione pratica dell' ultimo stampato, e la sua integrazione nella box metallica, sono state effettuate le prove finali per la verifica del corretto funzionamento dell' intero sistema di generazione degli impulsi.

Nella seguente figura è possibile vedere l' intero sistema di generazione degli impulsi, composto dal PC e dalle relative USBPulse100, dal link ottico con circuito trasmettitore,

patch di fibra da 2m e stampato del ricevitore, inserito nella box metallica contenente le evaluation board con le relative connessioni all' alimentazione ad alta tensione e alle linee di trasmissione che compongono la Modified Blumlein (avvolta attorno ad un contenitore di plastica data l' eccessiva lunghezza di 40m).

Generatore di tipo Modified Blumlein completo

I risultati ottenuti sono stati esaltanti, con la possibilità di generare sul carico impulsi di ampiezza massima pari a 750V e della durata desiderata. Questo valore di tensione raggiunto, però, è stato inferiore di circa 200V rispetto a quello atteso, facendo supporre che i disturbi di tipo condotto fossero stati abbattuti, ma quelli irradiati dalla parte ad alta tensione erano assolutamente non trascurabili.

Nella parte isolata elettricamente tramite il link ottico, infatti, durante le prove effettuate ad alta tensione, sono stati rilevati ugualmente dei disturbi che si aggiungevano ai normali segnali di controllo, rischiando di provocare commutazioni indesiderate degli interruttori del sistema basato su Modified Blumlein, con la conseguente formazione di spikes di corrente che superavano il limite massimo di corrente erogabile dal generatore di alta tensione.

Infine, per cercare di abbattere questi disturbi, che comunque non compromettono il buon funzionamento del sistema fino ai valori di tensione appena evidenziati, è stata proposta una soluzione a posteriori, che prevede la schermatura della parte di generazione dei segnali di controllo, e il circuito trasmettitore del link ottico, mediante l' utilizzo di un contenitore metallico.

Questa soluzione probabilmente è l' unica possibile, poiché non sono stati considerati, in fase di progettazione del prototipo della Modified Blumlein, i possibili problemi di compatibilità elettromagnetica derivanti dalle alte tensioni utilizzate dal sistema.

Appendice

Data Sheets*

- ➔ DE275-102N06A
- ➔ DEIC 420
- ➔ EVIC 420
- ➔ THS 3202D
- ➔ USBpulse100
- ➔ Power Supply PS375
- ➔ HFBR-1414Z /2402Z
- ➔ Patch Fibra 2m - 62,5/125 µm
- ➔ SN75451BP
- ➔ BNC per stampati
- ➔ LM7805
- ➔ SMB Verticali
- ➔ Resistori 1kΩ - 10MΩ 1/3W
- ➔ Trimmer 3299W 1kΩ
- ➔ Condensatori 100nF - B32529
- ➔ Condensatori elettrolitici 47µF
- ➔ Resistori 470kΩ 1W

*__Nota bene:__ nella seguente appendice sono riportate solamente le parti dei datasheets utilizzate per il lavoro svolto; per quelli completi si prega di visitare il sito del produttore

IXYS RF

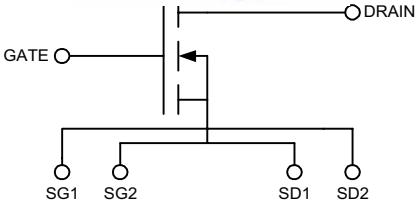
DE275-102N06A
RF Power MOSFET

N-Channel Enhancement Mode
Low Q_g and R_g
High dv/dt
Nanosecond Switching

V_{DSS}	=	1000 V
I_{D25}	=	8 A
$R_{DS(on)}$	=	1.6 Ω
P_{DC}	=	590 W

Symbol	Test Conditions	Maximum Ratings	
V_{DSS}	T_J = 25°C to 150°C	1000	V
V_{DGR}	T_J = 25°C to 150°C; R_{GS} = 1 MΩ	1000	V
V_{GS}	Continuous	±20	V
V_{GSM}	Transient	±30	V
I_{D25}	T_c = 25°C	8	A
I_{DM}	T_c = 25°C, pulse width limited by T_{JM}	48	A
I_{AR}	T_c = 25°C	6	A
E_{AR}	T_c = 25°C	20	mJ
dv/dt	$I_S \le I_{DM}$, di/dt ≤ 100A/µs, $V_{DD} \le V_{DSS}$, $T_j \le$ 150°C, R_G = 0.2Ω	5	V/ns
	I_S = 0	>200	V/ns
P_{DC}		590	W
P_{DHS}	T_c = 25°C Derate 2.0W/°C above 25°C	300	W
P_{DAMB}	T_c = 25°C	3.0	W
R_{thJC}		0.25	C/W
R_{thJHS}		0.50	C/W

Symbol	Test Conditions	Characteristic Values T_J = 25°C unless otherwise specified			
		min.	typ.	max.	
V_{DSS}	V_{GS} = 0 V, I_D = 3 ma	1000			V
$V_{GS(th)}$	V_{DS} = V_{GS}, I_D = 4 ma	2.5		5.5	V
I_{GSS}	V_{GS} = ±20 V_{DC}, V_{DS} = 0			±100	nA
I_{DSS}	V_{DS} = 0.8 V_{DSS} T_J = 25°C V_{GS} = 0 T_J = 125°C			50 1	µA mA
$R_{DS(on)}$	V_{GS} = 15 V, I_D = 0.5I_{D25} Pulse test, t ≤ 300µS, duty cycle d ≤ 2%			1.6	Ω
g_{fs}	V_{DS} = 15 V, I_D = 0.5I_{D25}, pulse test	2	7.5		S
R_{thJHS}			0.50		C/W
T_J		-55		+175	°C
T_{JM}			175		°C
T_{stg}		-55		+175	°C
T_L	1.6mm (0.063 in) from case for 10 s		300		°C
Weight			2		g



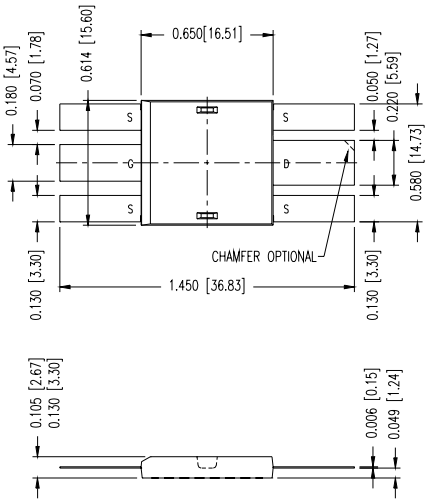
Features

- Isolated Substrate
  - high isolation voltage (>2500V)
  - excellent thermal transfer
  - Increased temperature and power cycling capability
- IXYS advanced low Q_g process
- Low gate charge and capacitances
  - easier to drive
  - faster switching
- Low $R_{DS(on)}$
- Very low insertion inductance (<2nH)
- No beryllium oxide (BeO) or other hazardous materials

Advantages

- Optimized for RF and high speed switching at frequencies to 100MHz
- Easy to mount—no insulators needed
- High power density

Symbol	Test Conditions	Characteristic Values (T_J = 25°C unless otherwise specified) min.	typ.	max.	
R_G			0.3		Ω
C_{iss}	V_{GS} = 0 V, V_{DS} = 0.8 $V_{DSS(max)}$, f = 1 MHz		1800		pF
C_{oss}		13	0		pF
C_{rss}		25			pF
C_{stray}	Back Metal to any Pin	21			pF
$T_{d(on)}$	V_{GS} = 15 V, V_{DS} = 0.8 V_{DSS}, I_D = 0.5 I_{DM}, R_G = 0.2 Ω (External)	3			ns
T_{on}		2			ns
$T_{d(off)}$		4			ns
T_{off}		5			ns
$Q_{g(on)}$	V_{GS} = 10 V, V_{DS} = 0.5 V_{DSS}, I_D = 0.5 I_{D25}	50			nC
Q_{gs}		20			nC
Q_{gd}		30			nC



RF Characteristics in Class C 13.56MHz Fixture (Figure 1. Page 3)

Symbol	Test Conditions	min.	typ	max.	
G_{PS}	V Supply = 250V, f=13.56MHz, Pout = 600W	15	17		dB
η (Eff)	V Supply = 250V, f=13.56MHz, Pout = 600W	82	85		%
ψ (Ruggedness)	VSWR 10:1			no degradation in output power	

Source-Drain Diode

Symbol	Test Conditions	min.	typ.	max.	
I_S	V_{GS} = 0 V		6		A
I_{SM}	Repetitive; pulse width limited by T_{JM}		48		A
V_{SD}	I_F = I_S, V_{GS} = 0 V, Pulse test, t ≤ 300 μs, duty cycle ≤ 2%		1.5		V
T_{rr}	I_F = I_S, -di/dt = 100A/μs, V_R = 100V		200		ns
Q_{RM}			0.6		μC
I_{RM}			4		A

For detailed device mounting and installation instructions, see the "*DE-Series MOSFET Mounting Instructions*" technical note on IXYS RF's web site at www.ixysrf.com/Technical_Support/App_notes.html

IXYS RF reserves the right to change limits, test conditions and dimensions.
IXYS RF MOSFETS are covered by one or more of the following U.S. patents:
4,835,592 4,850,072 4,881,106 4,891,686 4,931,844 5,017,508
5,034,796 5,049,961 5,063,307 5,187,117 5,237,481 5,486,715
5,381,025 5,640,045

102N06A DE-SERIES SPICE Model

The DE-SERIES SPICE Model is illustrated in Figure 1. The model is an expansion of the SPICE level 3 MOSFET model. It includes the stray inductive terms L_G, L_S and L_D. Rd is the $R_{DS(ON)}$ of the device, Rds is the resistive leakage term. The output capacitance, C_{OSS}, and reverse transfer capacitance, C_{RSS} are modeled with reversed biased diodes. This provides a varactor type response necessary for a high power device model. The turn on delay and the turn off delay are adjusted via Ron and Roff.

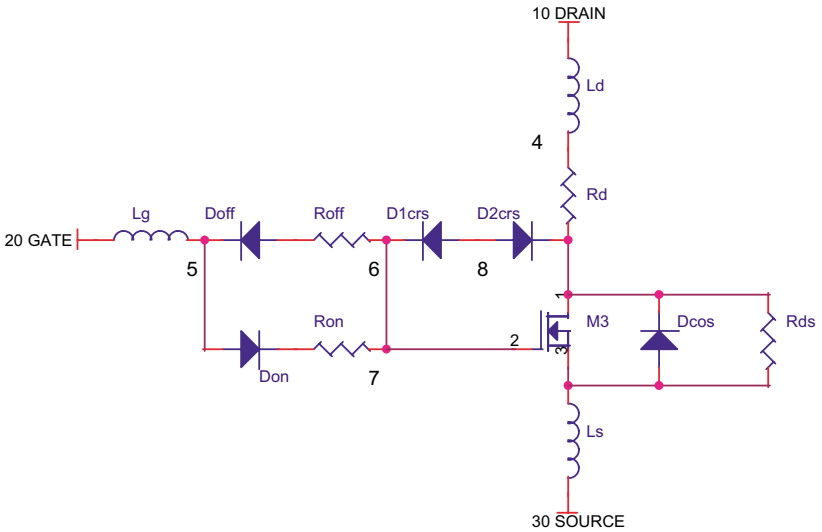


Figure 1 DE-SERIES SPICE Model

This SPICE model may be downloaded as a text file from the DEI web site at www.directedenergy.com/spice.htm

Net List:

```
*SYM=POWMOSN
.SUBCKT 102N06A   10 20 30
*     TERMINALS:  D  G  S
*  1000 Volt  6 Amp  1.6 Ohm  N-Channel Power MOSFET
M1   1  2  3  3  DMOS L=1U W=1U
RON  5 6 .5
DON  6 2  D1
ROF  5 7  1.0
DOF  2 7  D1
D1CRS 2 8  D2
D2CRS 1 8 D2
CGS  2 3  1.9N
RD   4 1  1.6
DCOS 3 1  D3
RDS  1 3  5.0MEG
LS  3 30 .5N
LD  10 4  1N
LG  20 5  1N
.MODEL DMOS NMOS (LEVEL=3 VTO=4 KP=2.3)
.MODEL D1 D (IS=.5F CJO=10P BV=100 M=.5 VJ=.2 TT=1N)
.MODEL D2 D (IS=.5F CJO=400P BV=1000 M=.6 VJ=.6 TT=1N RS=10M)
.MODEL D3 D (IS=.5F CJO=400P BV=1000 M=.35 VJ=.6 TT=400N RS=10M)
.ENDS
```

Doc #9200-0221 Rev 3
© 2003 IXYS RF

An IXYS Company
2401 Research Blvd., Suite 108
Fort Collins, CO USA 80526
970-493-1901 Fax: 970-493-1903
Email: deiinfo@directedenergy.com
Web: http://www.directedenergy.com

Directed Energy, Inc.
An IXYS Company

DEIC420

20 Ampere Low-Side Ultrafast RF MOSFET Driver

Features

- Built using the advantages and compatibility of CMOS and IXYS HDMOS™ processes
- Latch-Up Protected
- High Peak Output Current: 20A Peak
- Wide Operating Range: 8V to 30V
- Rise And Fall Times of <4ns
- Minimum Pulse Width Of 8ns
- High Capacitive Load Drive Capability: 4nF in <4ns
- Matched Rise And Fall Times
- 32ns Input To Output Delay Time
- Low Output Impedance
- Low Quiescent Supply Current

Applications

- Driving RF MOSFETs
- Class D or E Switching Amplifier Drivers
- Multi MHz Switch Mode Power Supplies (SMPS)
- Pulse Generators
- Acoustic Transducer Drivers
- Pulsed Laser Diode Drivers
- DC to DC Converters
- Pulse Transformer Driver

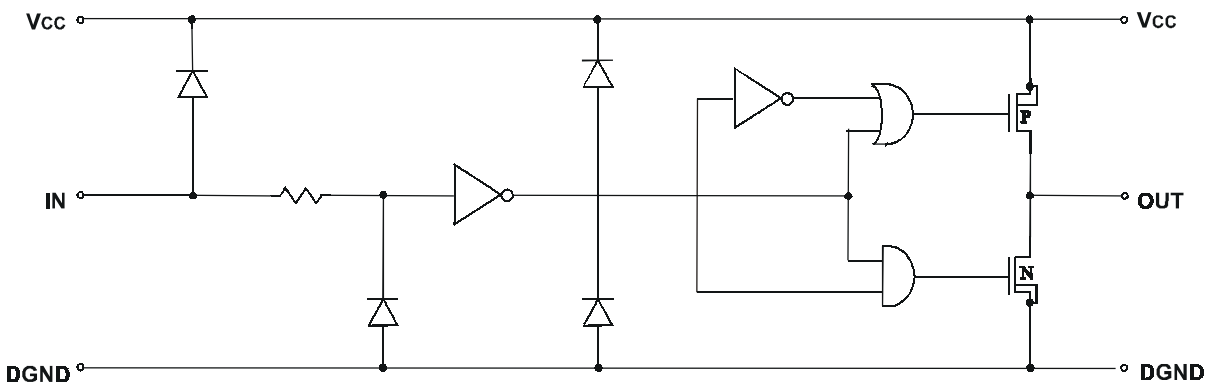
Description

TheDEIC420 is a CMOS high speed high current gate driver specifically designed to drive MOSFETs in Class D and E HF RF applications at up to 45MHz, as well as other applications requiring ultrafast rise and fall times or short minimum pulse widths. The DEIC420 can source and sink 20A of peak current while producing voltage rise and fall times of less than 4ns, and minimum pulse widths of 8ns. The input of the driver is compatible with TTL or CMOS and is fully immune to latch up over the entire operating range. Designed with small internal delays, cross conduction/current shoot-through is virtually eliminated in the DEIC420. Its features and wide safety margin in operating voltage and power make the DEIC420 unmatched in performance and value.

The DEIC420 is packaged in DEI's low inductance RF package incorporating DEI's patented [1] RF layout techniques to minimize stray lead inductances for optimum switching performance. For applications that do not require the power dissipation of the DEIC420, the driver is also available in a 28 pin SOIC package. See the IXDD415SI data sheet for additional information. The DEIC420 is a surface-mount device, and incorporates patented RF layout techniques to minimize stray lead inductances for optimum switching performance.

[1] DEI U.S. Patent #4,891,686

Figure 1 - DEIC420 Functional Diagram



Copyright © DIRECTED ENERGY, INC. 2001

Absolute Maximum Ratings

Parameter	Value
Supply Voltage	30V
All Other Pins	-0.3V to V_{CC} + 0.3V
Power Dissipation	
$T_{AMBIENT}$ ≤25 °C	2W
T_{CASE} ≤25 °C	100W
Storage Temperature	-65°C to 150°C
Soldering Lead Temperature (10 seconds maximum)	300°C

Parameter	Value
Maximum Junction Temperature	150°C
Operating Temperature Range	-40°C to 85°C
Thermal Impedance (Junction To Case) θ_{JC}	0.13°C/W

Electrical Characteristics

Unless otherwise noted, T_A = 25 °C, 8V ≤ V_{CC} ≤ 30V .
All voltage measurements with respect to DGND. DEIC420 configured as described in *Test Conditions*.

Symbol	Parameter	Test Conditions	Min	Typ	Max	Units
V_{IH}	High input voltage		3.5			V
V_{IL}	Low input voltage				0.8	V
V_{IN}	Input voltage range		-5		V_{CC} + 0.3	V
I_{IN}	Input current	0V ≤ V_{IN} ≤ V_{CC}	-10		10	µA
V_{OH}	High output voltage		V_{CC} - .025			V
V_{OL}	Low output voltage				0.025	V
R_{OH}	Output resistance @ Output high	I_{OUT} = 10mA, V_{CC} = 15V		0.4	0.6	Ω
R_{OL}	Output resistance @ Output Low	I_{OUT} = 10mA, V_{CC} = 15V		0.4	0.6	Ω
I_{PEAK}	Peak output current	V_{CC} = 15V		20		A
I_{DC}	Continuous output current				4	A
f_{MAX}	Maximum frequency	C_L=4nF Vcc=15V			45	MHz
t_R	Rise time (1)	C_L=1nF Vcc=15V V_{OH}=2V to 12V C_L=4nF Vcc=15V V_{OH}=2V to 12V		3 4		ns ns
t_F	Fall time (1)	C_L=1nF Vcc=15V V_{OH}=12V to 2V C_L=4nF Vcc=15V V_{OH}=12V to 2V		3 3.5		ns ns
t_{ONDLY}	On-time propagation delay (1)	C_L=4nF Vcc=15V		32	38	ns
t_{OFFDLY}	Off-time propagation delay (1)	C_L=4nF Vcc=15V		29	35	ns
P_{Wmin}	Minimum pulse width	FWHM C_L=1nF Vcc=15V +3V to +3V C_L=1nF Vcc=15V		8 9		ns ns
V_{CC}	Power supply voltage		8	15	30	V
I_{CC}	Power supply current	V_{IN} = 3.5V V_{IN} = 0V V_{IN} = + V_{CC}		1 0	3 10 10	mA µA µA

(1) Refer to Figures 3a and 3b
Specifications Subject To Change Without Notice

Lead Description - DEIC420

SYMBOL	FUNCTION	DESCRIPTION
VCC	Supply Voltage	Positive power-supply voltage input. These leads provide power to the entire chip. The range for this voltage is from 8V to 30V.
IN	Input	Input signal-TTL or CMOS compatible.
OUT	Output	Driver Output. For application purposes, this lead is connected, directly to the Gate of a MOSFET
GND	Power Ground	The system ground leads. Internally connected to all circuitry, these leads provide ground reference for the entire chip. These leads should be connected to a low noise analog ground plane for optimum performance.

Note 1: Operating the device beyond parameters with listed "absolute maximum ratings" may cause permanent damage to the device. Typical values indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. The guaranteed specifications apply only for the test conditions listed. Exposure to absolute maximum rated conditions for extended periods may affect device reliability.

CAUTION: These devices are sensitive to electrostatic discharge; follow proper ESD procedures when handling and assembling this component.

Figure 2 - DEIC420 Package Photo And Outline

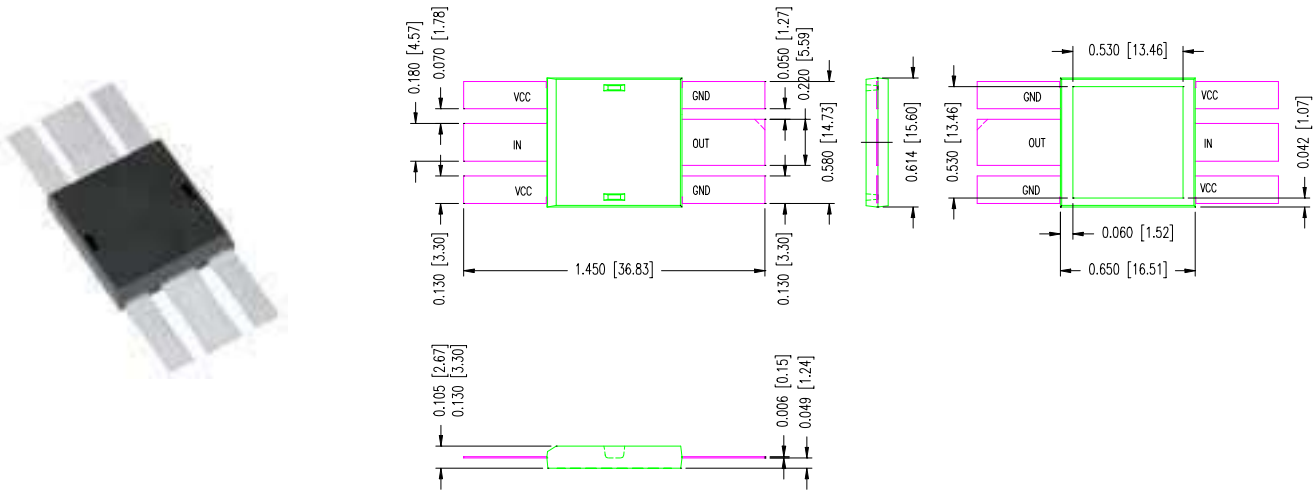


Figure 3a - Characteristics Test Diagram

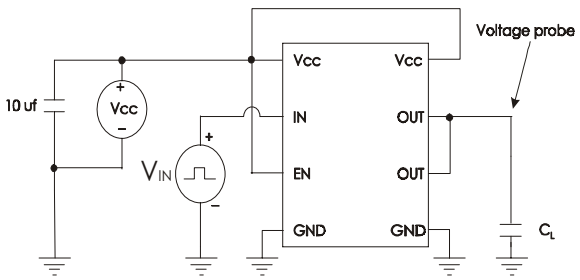
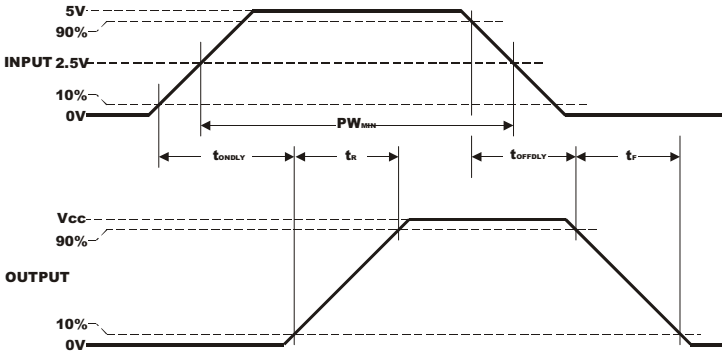


Figure 3b - Timing Diagram



DEIC420 And IXDD415 Spice Model

The following application note describes a PSpice model for the DEIC420 and IXDD415 gate driver ICs. This model was developed using Pspice Plugin version 9.2.3.268.

Referring to the schematic below, Vi is a pulse voltage source. TD, TR and TF should not be changed from their present settings. The IXDD415 is comprised of two of the models given in this document.

C1 and R1 allow for the internal power consumption as shown in Figures 6 and 7 of the DEIC420 data sheet. L1 and R2 model the internal impedance of the device. C2, L2, and R3 model internal strays of the DEIC420. R4 is necessary to insure that PSpice functions properly if the load is removed.

The load is comprised of C3, L3 and R5. C3 is the specified load capacitance. L3 and R5 represent the stray terms Equivalent Series Inductance (ESL) and Equivalent Series Resistance (ESR).

At the switching speed and operating frequency of the DEIC420 the inclusion of these stray terms is essential for proper device modeling. The average of the C1 Vprobe and the R1 Iprobe provide the consumed power and the C3 Vprobe provides a measurement of the output voltage.

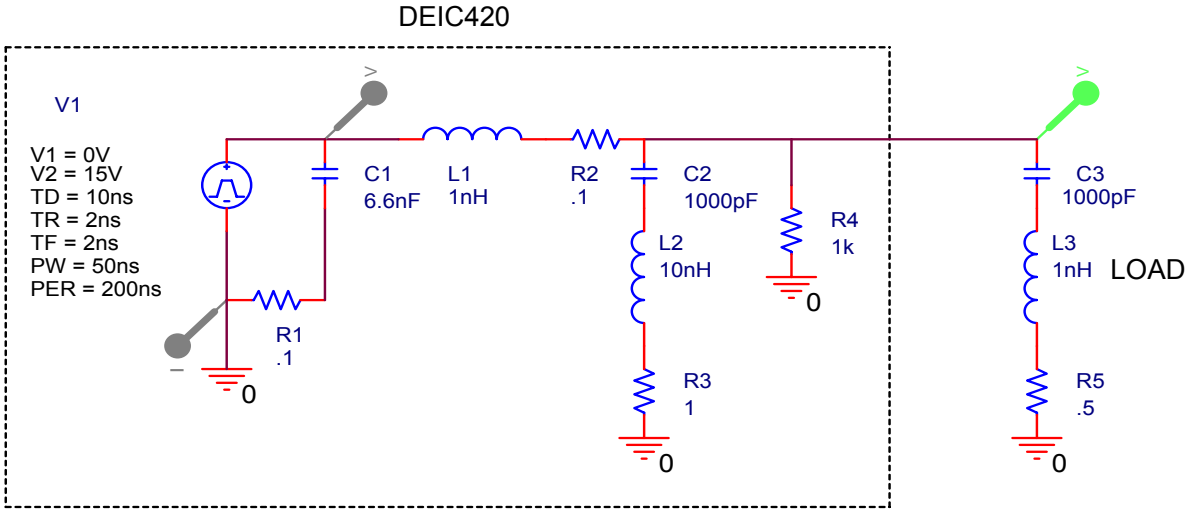


Figure 1 Circuit Diagram, Driver and Load

An IXYS Company
2401 Research Blvd., Suite 108
Fort Collins, CO USA 80526
970-493-1901 Fax: 970-493-1903
Email: info@ixysrf.com
Web: http://www.ixysrf.com

The following is the PSpice net list for the circuit of Figure 1.

Net List:

```
source IXD420
R_R3            0 N05435 Rbreak 1k
V_V1            N12321 0
+PULSE 0V 15V 5ns 2ns 2ns 50ns 200ns
R_R4            0 N139390 Rbreak .5
L_L1            N12321 N001311 Lbreak 1nH
C_C1            N16031 N12321 Cbreak 6.6nF
R_R2            N001311 N05435 Rbreak .1
L_L2            N139390 N137240 Lbreak 1nH
C_C2            N137240 N05435 Cbreak 1000pF
R_R1            0 N16031 Rbreak .1
```

Figure 2 is the spice output from the circuit of Figure 1. Comparison of Figure 2 below with Figures 11 and 12 in the data sheet for the DEIC420 show a reasonable correlation to times and wave shapes.

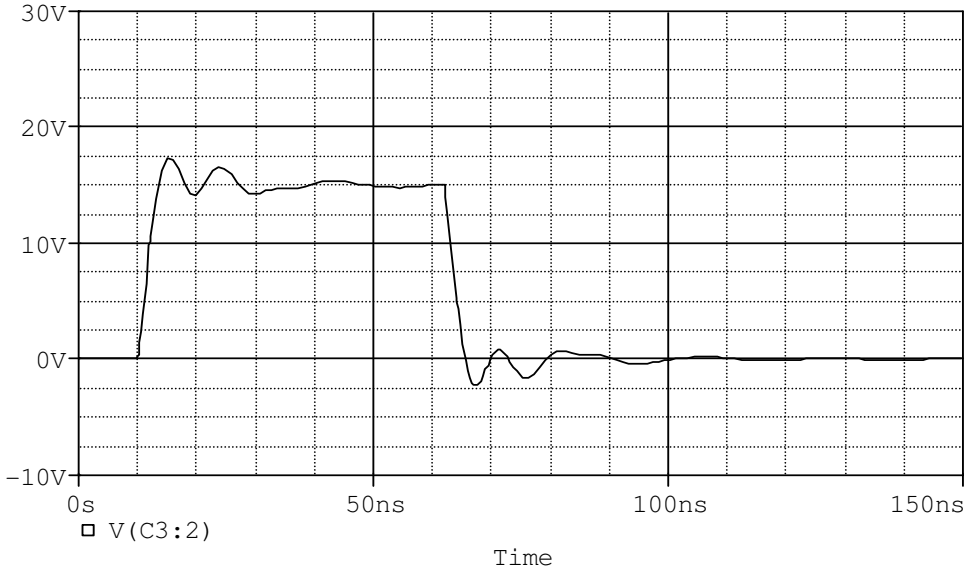


Figure 2 PSpice Output, 50ns Pulse Width, C_L=1000pF

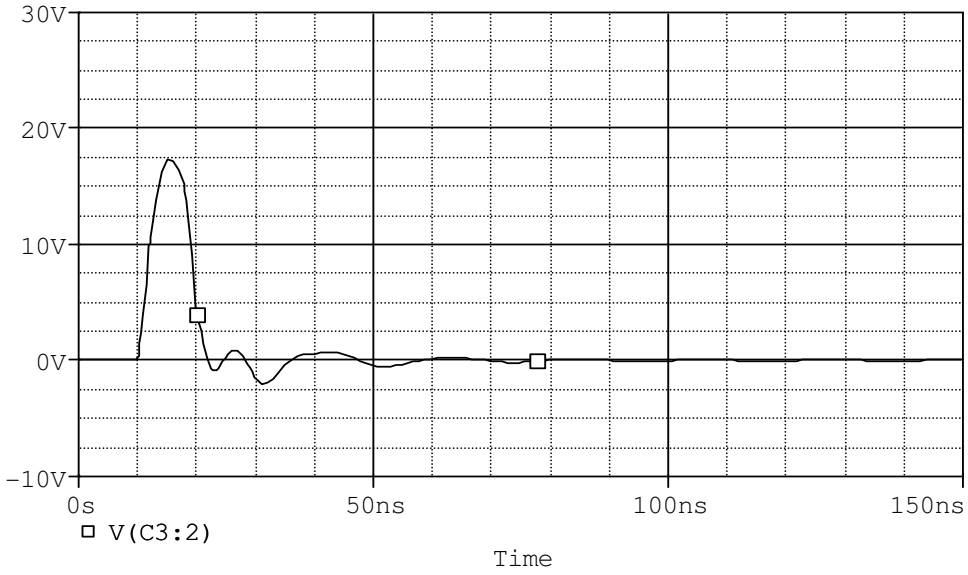


Figure 3 PSpice Output, Minimum Pulse Width, C_L=1000pF

Figure 3 illustrates the minimum pulse width. As speeds and frequencies move upward the inclusion of all strays becomes extremely important. Without these additional stray components the waveform reproduction becomes less and less like the actual device data.

 © 2003 IXYS RF

EVIC420
DEIC420 High Frequency Gate Driver IC Evaluation Board

General Description

The EVIC420 evaluation board is a general-purpose circuit board designed to simplify the evaluation of the DEI DEIC420 gate drive IC, as well as to provide a building block for power circuit development. The DEIC420 RF-package gate driver is factory-installed in the EVIC420. The option A board enables the user to drive MOSFETs in the DEI DE-150 or DE-275 RF package types, and the Option B board driver DE-375 and DE-475 package type MOSFETs. The evaluation board design allows both the DEIC420 and the MOSFET to be attached to a heat sink, and in so doing the board assembly can be used as a ground referenced, low side power switch for both single-ended and push-pull configurations.

Figure 1 is a photograph of the EVIC420-A Evaluation Board loaded with a DEIC420 driver and a DE275-102N06A MOSFET. The low level inputs are shown on the left side of the board. J1 is a TTL high true input connected to the INA and INB pins which control the on or off state of the power switch U2. E9 is the low voltage, (8-30V) power input connected to VCC-IN of the IC, (see Figure 3 below).

For low-power configurations, the MOSFET and DEIC420 may be mounted on the top of the circuit board, as shown in Figure 1. However in this configuration, they cannot be cooled with a heatsink. For high-power applications, the DEIC420 and MOSFET are mounted on the back side of the PCB, as shwon in Figure 2. In this configuration, the devices are placed in compression against a heatsink or cold plate, facilitating the very high power dissipation capability of the devices[1]. For additional information on device power dissipation, see the DEIC420 and the appropriate MOSFET data sheets on the DEI web site at www.directedenergy.com.

Circuit Operation

The schematic diagram for the evaluation board is shown in Figure 4. The control gate (J1) is applied to R4 then on the input lead 2 of the IC U1. This signal input is followed in time by the output lead 5 of U1, which is connected to the gate of the MOSFET. Leads 1 and 3 are attached to +VCC via a de-coupling network comprised of R2 and C3 through C18. U1 leads 4 and 6 are attached to the circuit ground plane. This is the preferred arrangement of the bypassing for the Vcc input power.

The test point E7 is connected to the drain of the MOSFET. This allows the user to easily attach an oscilloscope probe and the associated ground to the circuit to verify performance.

The drain output section is designed to allow the user to install the load of choice as well as the type of high voltage bypassing. The Drain pad is labeled E7. The large pad to the right of E7 is intended for the Vds power supply connection. Surrounding the drain pad and the Vds pad is a power ground pad. In the circuit diagram this pad is labeled E4 and E8.

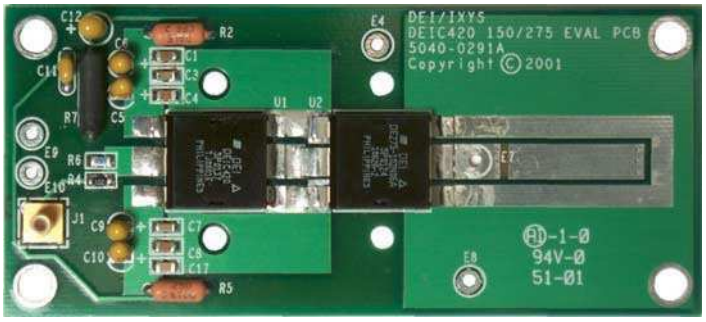


Figure 1 - EVIC420 Evaluation Board
DEI DEIC420 shown in low-power mounting configuration (see Figure 2). DE275-102N06A MOSFET installed in low-power configuration for illustration purposes only

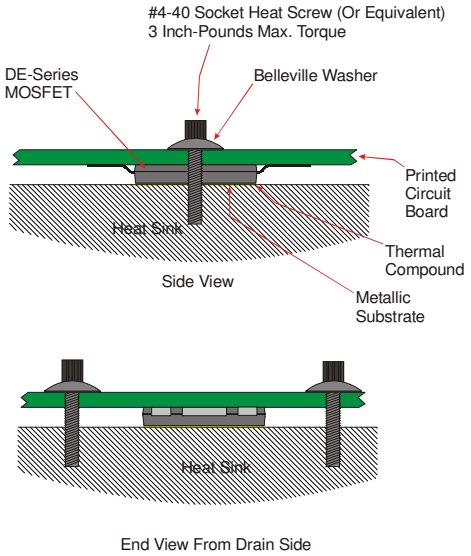


Figure 2 - EVIC420 Side Views Showing DEIC420 and DE-Series Power Devices Installed In High-Power Configurations[1]

INPUT	FUNCTION
J1 (SMB)	Control Input - 3V into 1K Ohms
E4, E8, E10	Ground
E9	VCC input - 8V to 25V

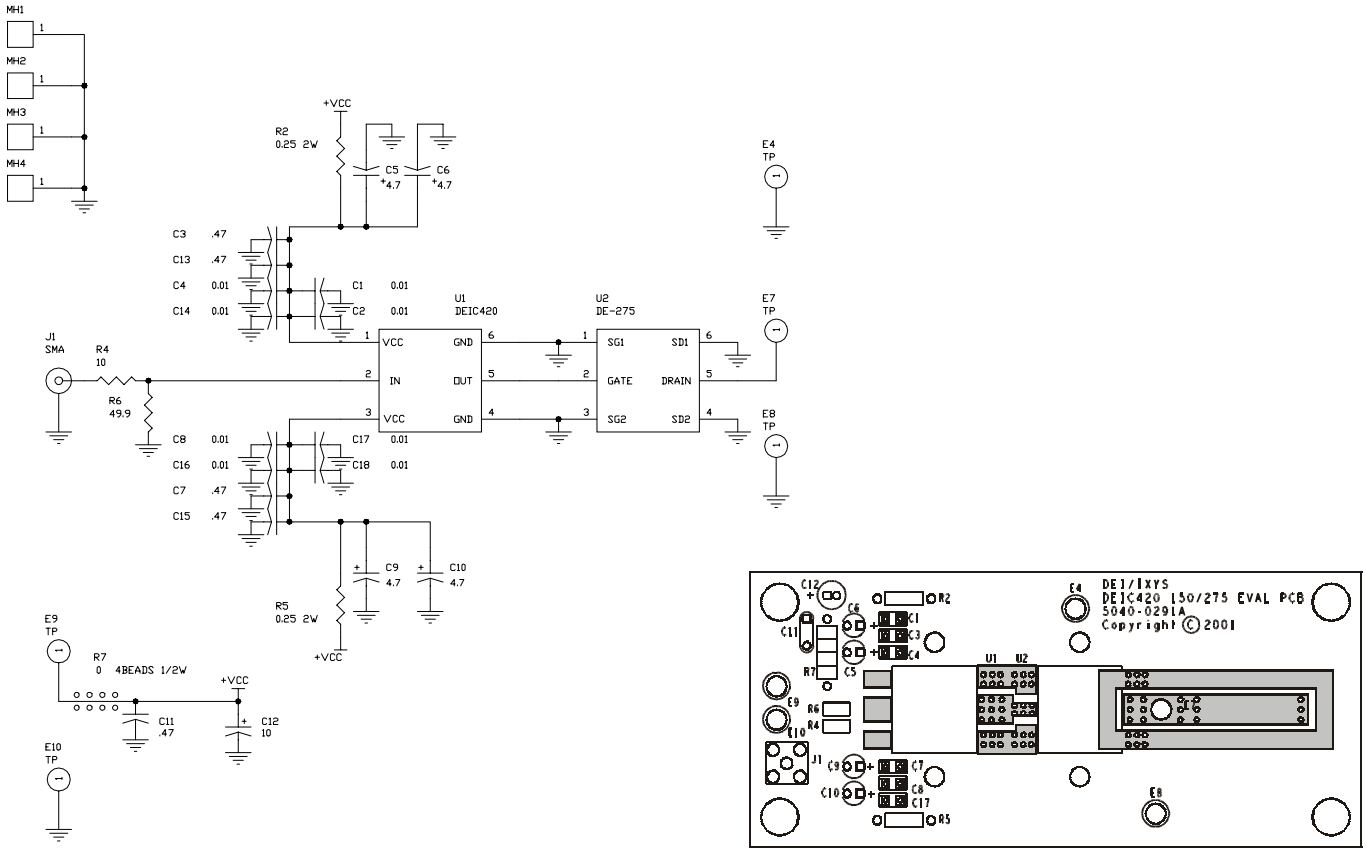
Figure 3 - Input Pin-Out Table

ORDERING INFORMATION	
Part Number	**Installed Device**
EVIC420-A	Accommodates DEI DE-150 and DE-275 Series MOSFET Devices
EVIC420-B	Accommodates DEI DE-375 and DE-475 Series MOSFET Devices

[1] For additional device installation instructions, see the technical note "*DE-Series MOSFET Mounting & Installation Instructions*" on the DEI web site at www.directedenergy.com/apptech.htm.

Copyright © Directed Energy, inc. 2002

Figure 4 - EVIC420 Schematic Diagram And Circuit Board Layout



NOTES: 1) The schematic shows a DE275 MOSFET, however a DEI DE-150 or DE-275 package type may be installed on the EVIC420-A, and a DE-375 or DE-475 package type may be installed on the EVIC420-B. The EVIC420 is provided without a MOSFET, so that the user can install the appropriate MOSFET for their application. DEI MOSFET data sheets are available on the DEI web site at www.directedenergy.com/Products/specs/deseries.htm.

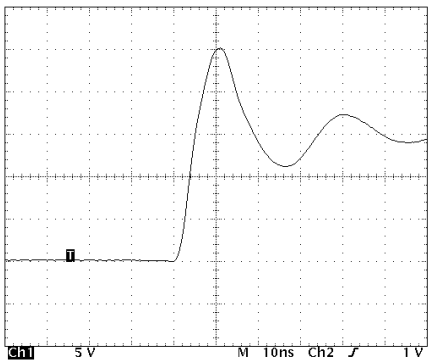


Figure 5 - EVIC420 3.0ns Gate Rise Time CL=1120pF

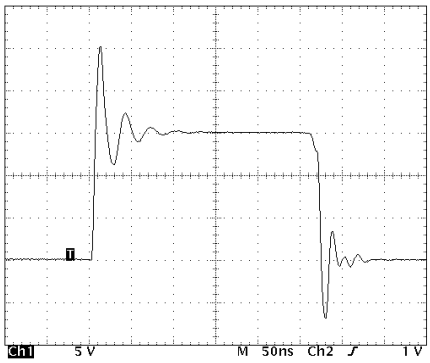


Figure 6 - EVIC420 Typical Gate Waveform CL=1120pF

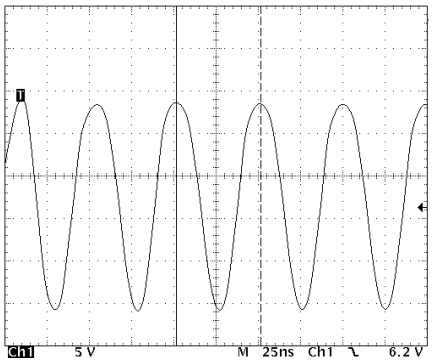


Figure 7 - EVIC420 Typical Output Waveform F=50MHz Burst, CL=1000pF

For additional performance data and electrical waveforms, see the DEIC420 Data Sheet on the DEI web site.

Directed Energy, Inc.
An IXYS Company
2401 Research Blvd. Ste. 108
Ft. Collins, CO 80526
Tel: 970-493-1901; Fax: 970-493-1903
e-mail: deiinfo@directedenergy.com
www.directedenergy.com

2-GHz, LOW DISTORTION, CURRENT FEEDBACK AMPLIFIERS

FEATURES

- **Unity Gain Bandwidth: 2 GHz**
- **High Slew Rate: 9000 V/µs**
- **IMD3 at 120 MHz: –89 dBc (G = 5, R_L = 100 Ω, V_{CC} = 15 V)**
- **OIP3 at 120 MHz: 44 dBm (G = 5, R_L = 100 Ω, V_{CC} = 15 V)**
- **High Output Current: ±115 mA into 20 Ω R_L**
- **Power Supply Voltage Range: 6.6 V to 15 V**

APPLICATIONS

- **High-Speed Signal Processing**
- **Test and Measurement Systems**
- **High-Voltage ADC Preamplifier**
- **RF and IF Amplifier Stages**
- **Professional Video**

DESCRIPTION

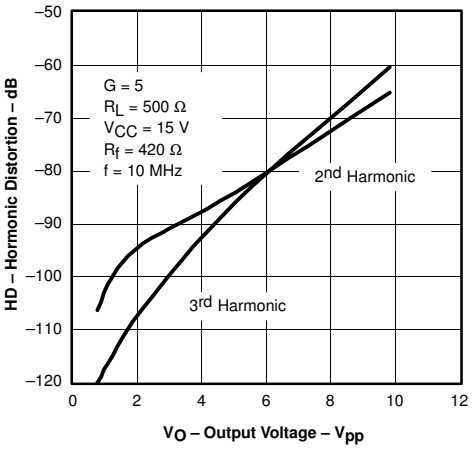
The THS3202 is part of the high performing current feedback amplifier family developed in BiCOM–II technology. Designed for low-distortion with a high slew rate of 9000 V/µs, the THS320x family is ideally suited for applications driving loads sensitive to distortion at high frequencies.

The THS3202 provides well-regulated ac performance characteristics with power supplies ranging from single-supply 6.6-V operation up to a 15-V supply. The high unity gain bandwidth of up to 2 GHz is a major contributor to the excellent distortion performance. The THS3202 offers an output current drive of ±115 mA and a low differential gain and phase error that make it suitable for applications such as video line drivers.

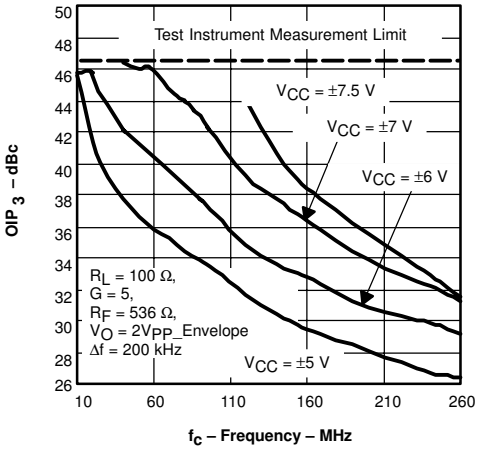
The THS3202 is available in an 8 pin SOIC and an 8 pin MSOP with PowerPAD™ packages.

RELATED DEVICES AND DESCRIPTIONS	
THS3001	±15-V 420-MHz Low Distortion CFB Amplifier
THS3061/2	±15-V 300-MHz Low Distortion CFB Amplifier
THS3122	±15-V Dual CFB Amplifier With 350 mA Drive
THS4271	+15-V 1.4-GHz Low Distortion VFB Amplifier

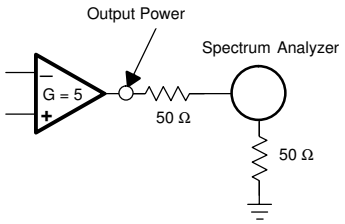
HARMONIC DISTORTION vs OUTPUT VOLTAGE



THS3202 OIP3 vs FREQUENCY



TEST CIRCUIT FOR IMD3 / OIP3



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PowerPAD is a trademark of Texas Instruments Incorporated.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2002, Texas Instruments Incorporated

ABSOLUTE MAXIMUM RATINGS

over operating free-air temperature range unless otherwise noted(1)

	UNIT
Supply voltage, V_{S-} to V_{S+}	16.5 V
Input voltage, V_I	$\pm V_S$
Differential input voltage, V_{ID}	±3 V
Output current, I_O(2)	175 mA
Continuous power dissipation	See Dissipation Rating Table
Maximum junction temperature, T_J	150°C
Operating free-air temperature range, T_A	–40°C to 85°C
Storage temperature range, T_{stg}	–65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	300°C
ESD ratings: HBM CDM MM	 3000 V 1500 V 200 V

(1) Stresses above these ratings may cause permanent damage. Exposure to absolute maximum conditions for extended periods may degrade device reliability. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those specified is not implied.

(2) The THS3202 may incorporate a PowerPAD on the underside of the chip. This acts as a heatsink and must be connected to a thermally dissipative plane for proper power dissipation. Failure to do so may result in exceeding the maximum junction temperature which could permanently damage the device. See TI technical brief SLMA002 for more information about utilizing the PowerPAD thermally enhanced package.

This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

PACKAGE DISSIPATION RATINGS

PACKAGE	θ_{JC} (°C/W)	θ_{JA} (°C/W)	POWER RATING (T_J = 125°C)	
			$T_A \le 25°C$	T_A = 85°C
D (SOIC–8)(1)	38.3	95	1.32 W	0.68 W
DGN (MSOP–8)(2)	4.7	58.4	2.14 W	1.11 W

(1) This data was taken using the JEDEC High-K test PCB. For the JEDEC Low-K test PCB, θ_{JA} is 324°C/W for the DBV5 and 167°C/W for the D.

(2) This data was taken using 2 oz. trace and copper pad that is soldered directly to a 3 in. x 3 in. PCB.

RECOMMENDED OPERATING CONDITIONS

		MIN	MAX	UNIT
Supply voltage	Dual supply	±3.3	±7.5	V
	Single supply	6.6	15	
Operating free-air temperature, T_A		–40	85	°C

PACKAGE/ORDERING INFORMATION

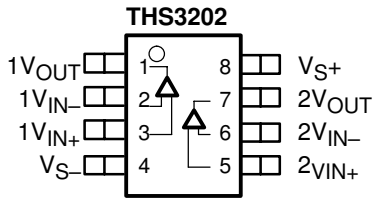
NUMBER OF CHANNELS	ORDERABLE PACKAGE AND NUMBER (OPERATING RANGE FROM –40°C TO 85°C)			
	PLASTIC SOIC-8(1) (D)	PACKAGE MARKING	PLASTIC MSOP-8(1) PowerPAD (DGN)	PACKAGE MARKING
2	THS3202D	–	THS3202DGN	BEP

(1) This package is available taped and reeled. To order this packaging option, add an R suffix to the part number (e.g., THS3202DR).

(2) This package is available taped and reeled. For standard quantities (3000 pieces per reel), add an R-suffix to the part number (e.g., THS3202DBVR). For smaller quantities (250 pieces per mini-reel), add a T-suffix to the part number (e.g., THS3202DBVT).

PIN ASSIGNMENTS

TOP VIEW **D, DGN**



ELECTRICAL CHARACTERISTICS

V_S = ±5 V: R_f = 500 Ω, R_L = 100 Ω, and G = +2 unless otherwise noted

PARAMETER	TEST CONDITIONS	THS3202					
		TYP	OVER TEMPERATURE				
		25°C	25°C	0°C to 70°C	–40°C to 85°C	UNITS	MIN/TYP/MAX
AC PERFORMANCE							
Small-signal bandwidth, –3 dB (V_O = 100 mV_{PP})	G = +1, R_f= 500 Ω	1800				MHz	Typ
	G = +2, R_f = 402 Ω	975					
	G = +5, R_f = 300 Ω	780					
	G = +10, R_f = 200 Ω	550					
Bandwidth for 0.1 dB flatness	G = +2, V_O = 100 mV_{pp}, R_f = 536 Ω	380				MHz	Typ
Large-signal bandwidth	G = +2, V_O = 4 V_{pp}, R_f = 536 Ω	875				MHz	Typ
Slew rate (25% to 75% level)	G = –1, 5-V step	5100				V/µs	Typ
	G = +2, 5-V step	4400					
Rise and fall time	G = +2, V_O = 5-V step	0.45				ns	Typ
Settling time to 0.1%	G = –2, V_O = 2-V step	19				ns	Typ
0.01%	G = –2, V_O = 2-V step	118					
Harmonic distortion	G = +2, f = 16 MHz, V_O = 2 V_{pp}						
2nd harmonic	R_L = 100 Ω	–64				dBc	Typ
	R_L = 500 Ω	–67					
3rd harmonic	R_L = 100 Ω	–67				dBc	Typ
	R_L = 500 Ω	–69					
3rd order intermodulation distortion	G = +5, f_c = 120 MHz, Δf = 200 kHz, $V_{O(envelope)}$ = 2 V_{pp}	–64				dBc	Typ
Input voltage noise	f > 10 MHz	1.65				nV/√Hz	Typ
Input current noise (noninverting)	f > 10 MHz	13.4				pA/√Hz	Typ
Input current noise (inverting)	f > 10 MHz	20				pA/√Hz	Typ
Crosstalk	G = +2, f = 100 MHz	–60				dB	Typ
Differential gain (NTSC, PAL)	G = +2, R_L = 150 Ω	0.008%					Typ
Differential phase (NTSC, PAL)	G = +2, R_L = 150 Ω	0.03°					Typ
DC PERFORMANCE							
Open-loop transimpedance gain	V_O = ±1 V, R_L = 1 kΩ	300	200	140	120	kΩ	Min
Input offset voltage	V_{CM} = 0 V	±0.7	±3	±3.8	±4	mV	Max
Average offset voltage drift	V_{CM} = 0 V			±10	±13	µV/°C	Typ
Input bias current (inverting)	V_{CM} = 0 V	±13	±60	±80	±85	µA	Max
Average bias current drift (–)	V_{CM} = 0 V			±300	±400	nA/°C	Typ
Input bias current (noninverting)	V_{CM} = 0 V	±14	±35	±45	±50	µA	Max
Average bias current drift (+)	V_{CM} = 0 V			±300	±400	nA/°C	Typ

ELECTRICAL CHARACTERISTICS

V_S = ±5 V: R_f = 500 Ω, R_L = 100 Ω, and G = +2 unless otherwise noted

PARAMETER	TEST CONDITIONS	THS3202					
		TYP	OVER TEMPERATURE				
		25°C	25°C	0°C to 70°C	–40°C to 85°C	UNITS	MIN/TYP/MAX
INPUT							
Common-mode input range		±2.6	±2.5	±2.5	±2.5	V	Min
Common-mode rejection ratio	V_{CM} = ±2.5 V	71	60	58	58	dB	Min
Input resistance	Noninverting	780				kΩ	Typ
	Inverting	11				Ω	Typ
Input capacitance	Noninverting	1				pF	Typ
OUTPUT							
Voltage output swing	R_L = 1 kΩ	±3.65	±3.5	±3.45	±3.4	V	Min
	R_L = 100 Ω	±3.45	±3.3	±3.25	±3.2		
Current output, sourcing	R_L = 20 Ω	115	105	100	100	mA	Min
Current output, sinking	R_L = 20 Ω	100	85	80	80	mA	Min
Closed-loop output impedance	G = +1, f = 1 MHz	0.01				Ω	Typ
POWER SUPPLY							
Minimum operating voltage	Absolute minimum		±3	±3	±3	V	Min
Maximum quiescent current	Per amplifier	14	16.8	19	20	mA	Max
Power supply rejection (+PSRR)	V_{S+} = 4.5 V to 5.5 V	69	63	60	60	dB	Min
Power supply rejection (–PSRR)	V_{S-} = –4.5 V to –5.5 V	65	58	55	55	dB	Min

ELECTRICAL CHARACTERISTICS

V_S = 15 V: R_f = 500 Ω, R_L = 100 Ω, and G = +2 unless otherwise noted

PARAMETER	TEST CONDITIONS	THS3202					
		TYP	OVER TEMPERATURE				
		25°C	25°C	0°C to 70°C	–40°C to 85°C	UNITS	MIN/TYP/MAX
AC PERFORMANCE							
Small-signal bandwidth, –3dB (V_O = 100 mV_{PP})	G = +1, R_f= 550 Ω	2000				MHz	Typ
	G = +2, R_f = 550 Ω	1100					
	G = +5, R_f = 300 Ω	850					
	G = +10, R_f = 200 Ω	750					
Bandwidth for 0.1 dB flatness	G = +2, V_O = 100 mV_{pp}, R_f= 536 Ω	500				MHz	Typ
Large-signal bandwidth	G = +2, V_O = 4 V_{pp}, R_f= 536 Ω	1000				MHz	Typ
Slew rate (25% to 75% level)	G = +5, 5-V step	7500				V/µs	Typ
	G = +2, 10-V step	9000					
Rise and fall time	G = +2, V_O = 10-V step	0.45				ns	Typ
Settling time to 0.1%	G = –2, V_O = 2-V step	23				ns	Typ
0.01%	G = –2, V_O = 2-V step	112				ns	Typ
Harmonic distortion	G = +2, f = 16 MHz, V_O = 2 V_{pp}						
2nd harmonic	R_L = 100 Ω	–69				dBc	Typ
	R_L = 500 Ω	–73					
3rd harmonic	R_L = 100 Ω	–80				dBc	Typ
	R_L = 500 kΩ	–90					
3rd order intermodulation distortion	G = +5, f_c = 120 MHz, Δf = 200 kHz, $V_{O(envelope)}$ = 2 V_{pp}	–89				dBc	Typ
Input voltage noise	f > 10 MHz	1.65				nV/√Hz	Typ
Input current noise (noninverting)	f > 10 MHz	13.4				pA/√Hz	Typ
Input current noise (inverting)	f > 10 MHz	20				pA/√Hz	Typ
Crosstalk	G = +2, f = 100 MHz	–60				dB	Typ
Differential gain (NTSC, PAL)	G = +2, R_L = 150 Ω	0.004%					Typ
Differential phase (NTSC, PAL)	G = +2, R_L = 150 Ω	0.006°					Typ
DC PERFORMANCE							
Open-loop transimpedance gain	V_O = 6.5 V to 8.5 V, R_L = 1 kΩ	300	200	140	120	kΩ	Min
Input offset voltage	V_{CM} = 7.5 V	±1.3	±4	±4.8	±5	mV	Max
Average offset voltage drift	V_{CM} = 7.5 V			±10	±13	µV/°C	Typ
Input bias current (inverting)	V_{CM} = 7.5 V	±16	±60	±80	±85	µA	Max
Average bias current drift (–)	V_{CM} = 7.5 V			±300	±400	nA/°C	Typ
Input bias current (noninverting)	V_{CM} = 7.5 V	±14	±35	±45	±50	µA	Max
Average bias current drift (+)	V_{CM} = 7.5 V			±300	±400	nA/°C	Typ

ELECTRICAL CHARACTERISTICS continued

V_S = 15 V: R_f = 500 Ω, R_L = 100 Ω, and G = +2 unless otherwise noted

PARAMETER	TEST CONDITIONS	THS3202					
		TYP	OVER TEMPERATURE				
		25°C	25°C	0°C to 70°C	–40°C to 85°C	UNITS	MIN/TYP/MAX
INPUT							
Common-mode input range		2.4 to 12.6	2.5 to 12.5	2.5 to 12.5	2.5 to 12.5	V	Min
Common-mode rejection ratio	V_{CM} = 5 V to 10 V	69	60	58	58	dB	Min
Input resistance	Noninverting	780				kΩ	Typ
	Inverting	11				Ω	Typ
Input capacitance	Noninverting	1				pF	Typ
OUTPUT							
Voltage output swing	R_L = 1 kΩ	1.5 to 13.5	1.6 to 13.4	1.7 to 13.3	1.7 to 13.3	V	Min
	R_L = 100 Ω	1.7 to 13.3	1.8 to 13.2	2.0 to 13.0	2.0 to 13.0		
Current output, sourcing	R_L = 20 Ω	120	105	100	100	mA	Min
Current output, sinking	R_L = 20 Ω	115	95	90	90	mA	Min
Closed-loop output impedance	G = +1, f = 1 MHz	0.01				Ω	Typ
POWER SUPPLY							
Maximum quiescent current/channel	Per amplifier	15	18	21	21	mA	Max
Power supply rejection (+PSRR)	V_{S+} = 14.50 V to 15.50 V	69	63	60	60	dB	Min
Power supply rejection (–PSRR)	V_{S-} = –0.5 V to +0.5 V	65	58	55	55	dB	Min

APPLICATION INFORMATION

INTRODUCTION

The THS3202 is a high-speed, operational amplifier configured in a current-feedback architecture. The device is built using Texas Instruments BiCOM–II process, a 15-V, dielectrically isolated, complementary bipolar process with NPN and PNP transistors possessing f_Ts of several GHz. This configuration implements an exceptionally high-performance amplifier that has a wide bandwidth, high slew rate, fast settling time, and low distortion.

RECOMMENDED FEEDBACK AND GAIN RESISTOR VALUES

As with all current-feedback amplifiers, the bandwidth of the THS3202 is an inversely proportional function of the value of the feedback resistor. The recommended resistors for the optimum frequency response are shown in Table 1. These should be used as a starting point and once optimum values are found, 1% tolerance resistors should be used to maintain frequency response characteristics. For most applications, a feedback resistor value of 750 Ω is recommended—a good compromise between bandwidth and phase margin that yields a very stable amplifier.

Table 1. Recommended Resistor Values for Optimum Frequency Response

THS3202 R_F for AC When R_{load} = 100 Ω			
GAIN	**V_{sup}**	**Peaking**	**R_F Value**
1	15	Optimum	619
	±5	Optimum	619
2	15	Optimum	536
	±5	Optimum	536
5	15	Optimum	402
	±5	Optimum	402
10	15	Optimum	200
	±5	Optimum	200
–1	15	Optimum	450
	±5	Optimum	450

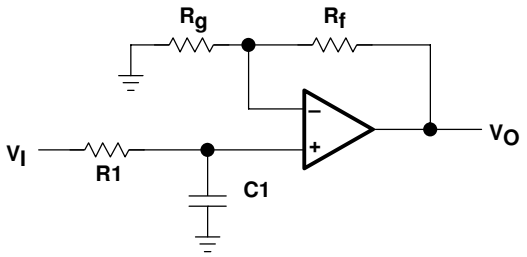
As shown in Table 1, to maintain the highest bandwidth with an increasing gain, the feedback resistor is reduced. The advantage of dropping the feedback resistor (and the gain resistor) is the noise of the system is also reduced compared to no reduction of these resistor values, see noise calculations section. Thus, keeping the bandwidth as high as possible maintains very good distortion performance of the amplifier by keeping the excess loop gain as high as possible.

Care must be taken to not drop these values too low. The amplifier's output must drive the feedback resistance (and gain resistance) and may place a burden on the amplifier. The end result is that distortion may actually increase due to the low impedance load presented to the amplifier. Careful management of the amplifier bandwidth and the associated loading effects needs to be examined by the designer for optimum performance.

The THS3202 amplifier exhibit very good distortion performance and bandwidth with the capability of utilizing up to 15 V power supplies. Their excellent current drive capability of up to 115 mA driving into a 20-Ω load allows for many versatile applications. One application is driving a twisted pair line (i.e., telephone line). Figure 90 shows a simple circuit for driving a twisted pair differentially.

GENERAL CONFIGURATIONS

A common error for the first-time CFB user is creating a unity gain buffer amplifier by shorting the output directly to the inverting input. A CFB amplifier in this configuration oscillates and is *not* recommended. The THS3202, like all CFB amplifiers, *must* have a feedback resistor for stable operation. Additionally, placing capacitors directly from the output to the inverting input is not recommended. This is because, at high frequencies, a capacitor has a very low impedance. This results in an unstable amplifier and should not be considered when using a current-feedback amplifier. Because of this, integrators and simple low-pass filters, which are easily implemented on a VFB amplifier, have to be designed slightly differently. If filtering is required, simply place an RC-filter at the noninverting terminal of the operational-amplifier (see Figure 96).

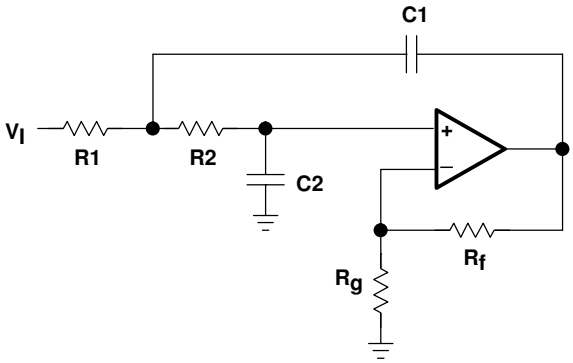


$$f_{-3dB} = \frac{1}{2\pi R1C1}$$

$$\frac{V_O}{V_I} = \left(1 + \frac{R_f}{R_g}\right)\left(\frac{1}{1 + sR1C1}\right)$$

Figure 96. Single-Pole Low-Pass Filter

If a multiple-pole filter is required, the use of a Sallen-Key filter can work very well with CFB amplifiers. This is because the filtering elements are not in the negative feedback loop and stability is not compromised. Because of their high slew-rates and high bandwidths, CFB amplifiers can create very accurate signals and help minimize distortion. An example is shown in Figure 97.



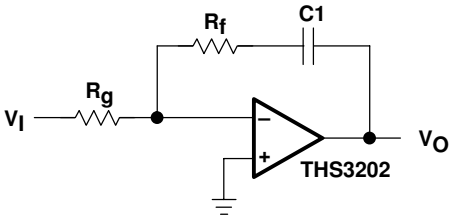
R1 = R2 = R
C1 = C2 = C
Q = Peaking Factor
(Butterworth Q = 0.707)

$$f_{-3dB} = \frac{1}{2\pi RC}$$

$$R_g = \frac{R_f}{\left(2 - \frac{1}{Q}\right)}$$

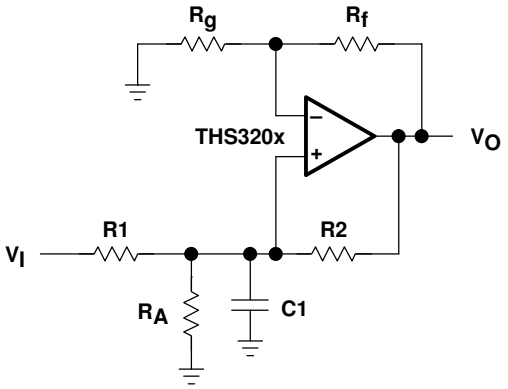
Figure 97. 2-Pole Low-Pass Sallen-Key Filter

There are two simple ways to create an integrator with a CFB amplifier. The first, shown in Figure 98, adds a resistor in series with the capacitor. This is acceptable because at high frequencies, the resistor is dominant and the feedback impedance never drops below the resistor value. The second, shown in Figure 99, uses positive feedback to create the integration. Caution is advised because oscillations can occur due to the positive feedback.



$$\frac{V_O}{V_I} = \left(\frac{R_f}{R_g}\right)\left(\frac{S + \frac{1}{R_f C1}}{S}\right)$$

Figure 98. Inverting CFB Integrator



For Stable Operation:

$$\frac{R2}{R1 \parallel R_A} \geq \frac{R_f}{R_g}$$

$$V_O \cong V_I \left(\frac{1 + \frac{R_f}{R_g}}{sR1C1}\right)$$

Figure 99. Noninverting CFB Integrator

The THS3202 may also be employed as a very good video distribution amplifier. One characteristic of distribution amplifiers is the fact that the differential phase (DP) and the differential gain (DG) are compromised as the number of lines increases and the closed-loop gain increases. Be sure to use termination resistors throughout the distribution system to minimize reflections and capacitive loading.

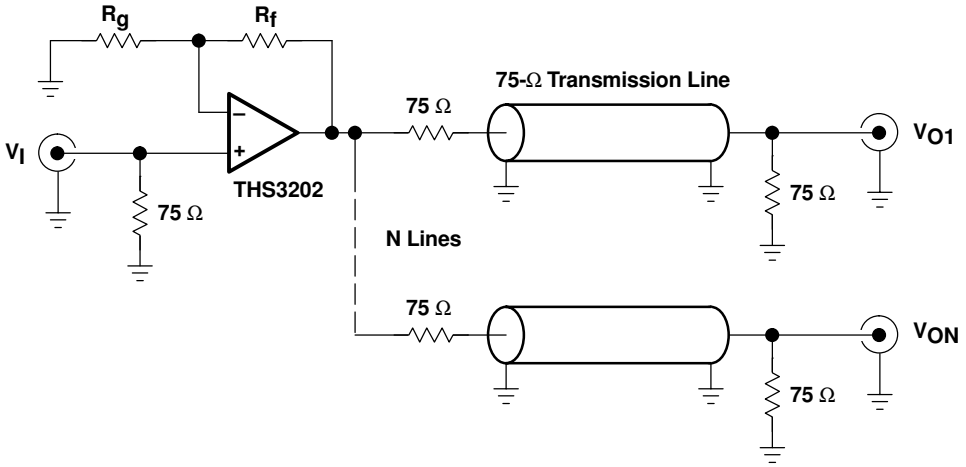
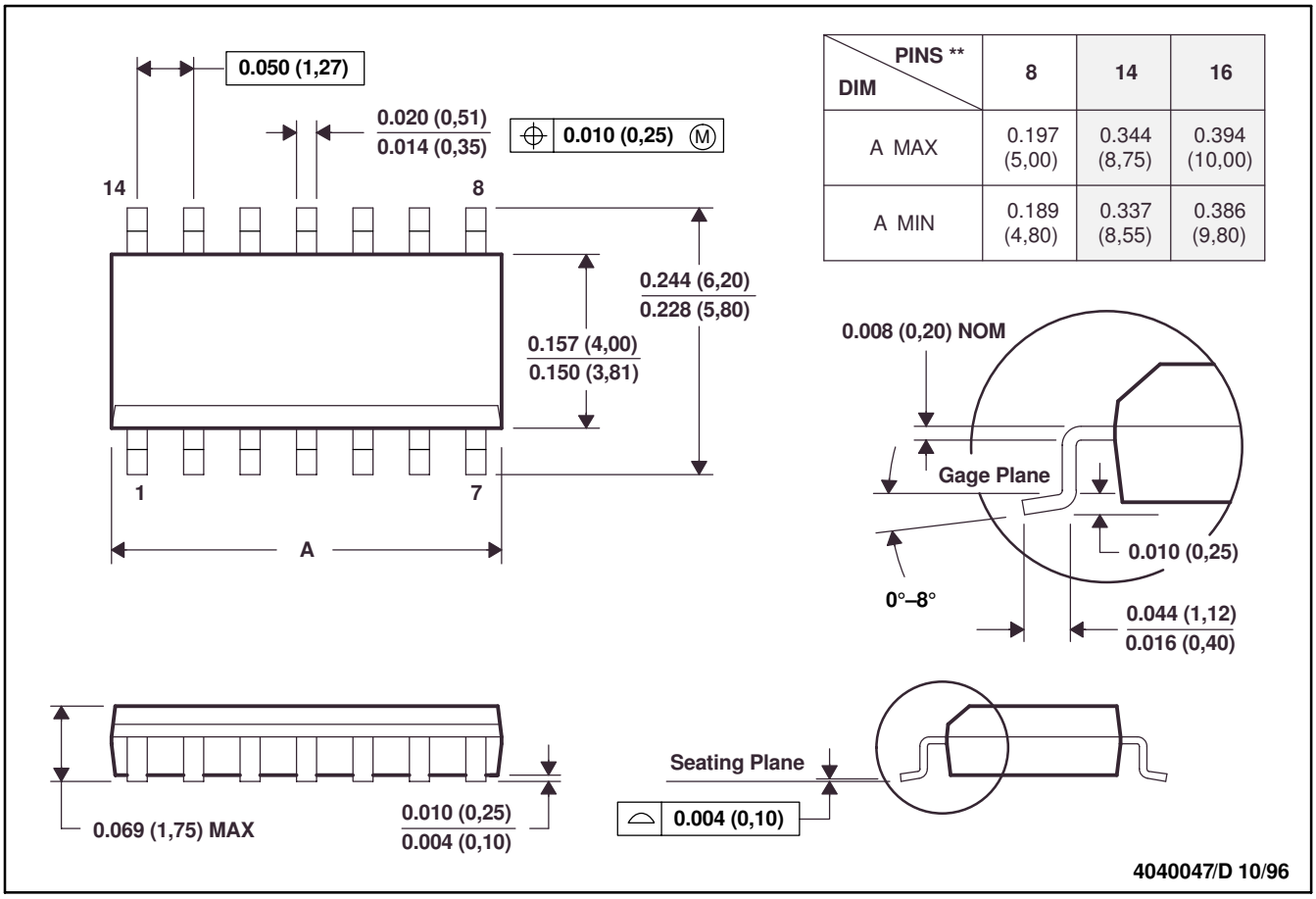


Figure 100. Video Distribution Amplifier Application

MECHANICAL INFORMATION

D (R-PDSO-G)** **PLASTIC SMALL-OUTLINE PACKAGE**

14 PIN SHOWN



DIM \ PINS **	8	14	16
A MAX	0.197 (5,00)	0.344 (8,75)	0.394 (10,00)
A MIN	0.189 (4,80)	0.337 (8,55)	0.386 (9,80)

NOTES:A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion, not to exceed 0.006 (0,15).
D. Falls within JEDEC MS-012

ELAN DIGITAL SYSTEMS LTD.

LITTLE PARK FARM ROAD,
SEGENSWORTH WEST,
FAREHAM,
HANTS. PO15 5SJ.
TEL: (44) (0)1489 579799
FAX: (44) (0)1489 577516
e-mail: support@pccard.co.uk
website: http://www.pccard.co.uk

USBpulse100
USER'S GUIDE

ES380

Important Notice: Please refer to Safety Data 4.4.1, before using this instrument

All Trademarks are duly acknowledged.
The USBpulse100 is Patent Pending.

REVISION HISTORY

ISSUE	PAGES	DATE	NOTES
1	34	21.02.2006	FIRST ISSUE
2	36	22.02.2006	Add PLL frequency list & other performance specs

1 OVERVIEW

The USBpulse100 is an isolated digital pulse generator that has the following features:

- Single channel pulse generator with BNC output and USB PC interface
- Each USBpulse100 can be stacked to increase channel count (each requires its own USB connection)[1]
- 300V Cat II isolation between BNC ground and USB ground[2] *This means that there is no DC path through the USBpulse100 from the generators output to the PC's ground*
- Up to 100MHz output clock
- 10ns resolution pulse generation
- Single pulse or continuous clock
- 28-bit programmable DIVIDER gives output clock rates from 33.333MHz down to 11.6mHz, with programmable duty cycle
- Programmable PLL from 100MHz down to 3.125MHz
- Also features 128-bit pseudo random bit generator output
- Programmable output high voltage level from 1.5V to 5.0V in 256 steps
- Output can be put into Hi-Z state
- Output can be logically inverted
- Two or more USBpulse100s can be synchronised allowing clock or pulse generation with fixed phase relationships, and programmable delays relative to Channel 1
- Host powered from USB (200mA typ)
- Stacked configurations of 2,3 and 4 channels are supported
- Power/activity LED

[1] A stacking connector kit is required
[2] In stacked configurations the channels share a common ground at the BNC terminals

2.2 USBpulse100 Architecture

The figure below shows a simplified diagram of the USBpulse100.

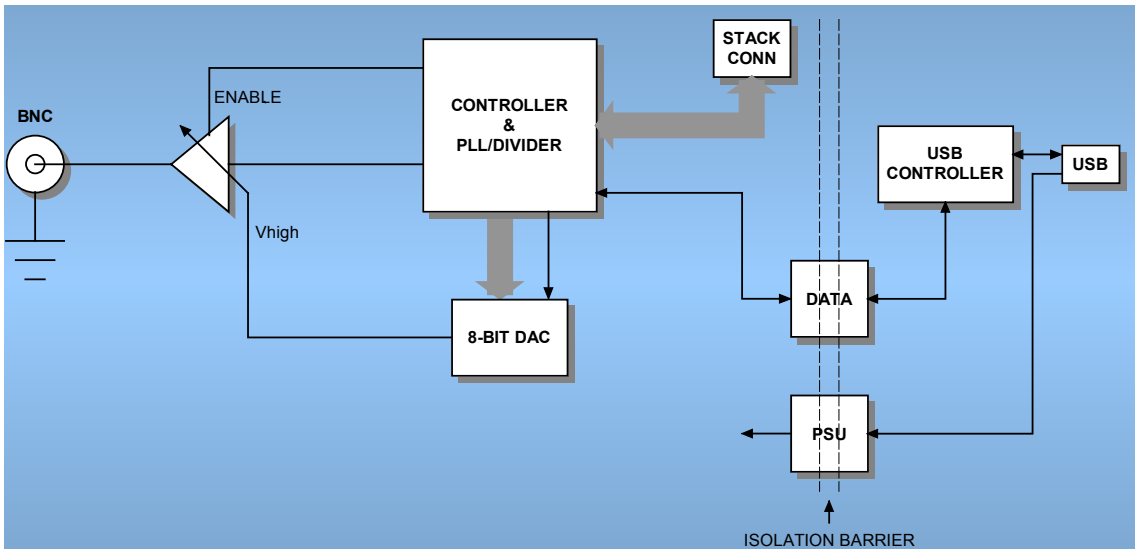


Figure 2.2-1 USBpulse100 Architecture Diagram

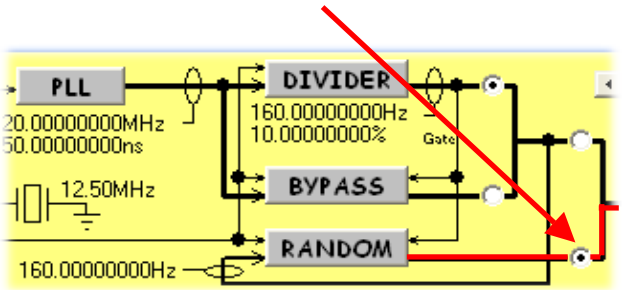
By way of illustration, here are the ranges possible with the limiting DIVIDER and PLL combinations:

PLL Frequency MHz	**DIVIDER Frequency Fmax**	**DIVIDER Frequency Fmin**	**DIVIDER Duty Max @ Fmax**	**DIVIDER Duty Min @ Fmax**	**DIVIDER Duty Max @ Fmin**	**DIVIDER Duty Min @ Fmin**
100MHz	33.333333333MHz	372.52902846mHz	33.33333333%	33.33333333%	99.99999925% Ton=2.68435455s	0.00000037% Ton=10ns
3.125MHz	1.04166667MHz	11.64153214mHz	33.33333333%	33.33333333%	99.99999925% Ton=85.89934560s	0.00000037% Ton=320ns

As can be seen, when the DIVIDER output frequency is only a small factor down on the PLL frequency, only a very limited duty cycle selection becomes possible.

2.5.2 Continuous Random Bit Stream

The USBpulse100 can generate a pseudo random bit stream output. It is generated from a linear feedback shift register with 128 bits. The shift register is clocked from either the PLL or the DIVIDER output as shown below.



The random bit generator has no configuration settings itself but can use the PLL or DIVIDER as its clock source.

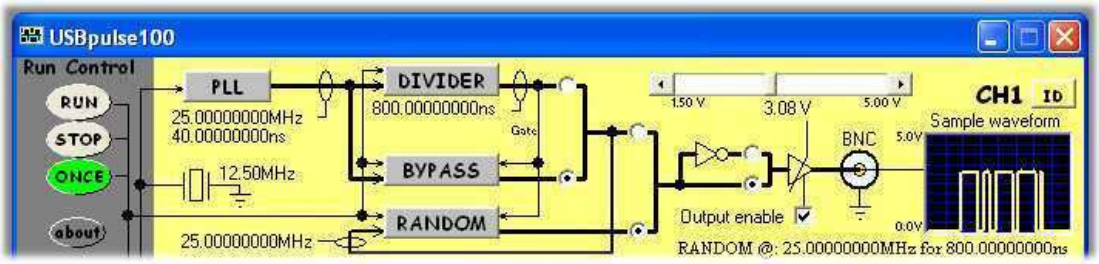
The minimum high or low bit time at the output is equal to the period of the clock driving the random bit generator (which could be the PLL or the DIVIDER). The maximum high bit time is 128 bit times but the maximum low bit time is 127 bit times (the shift register will never go to code 0x0000000). The distribution of the high bit times is pseudo random, as is the distribution of the low bit times.

2.5.5 Single Random Burst

Again, the ONCE button is used but this time to make a single burst of random bits.

This mode is identical to the Single Clock Burst except that rather than outputting the PLL clock it outputs the RANDOM bit generator for Ton. In this mode, the DIVIDER makes a gating pulse and hence the RANDOM bit generator has to use the PLL as its clocking source (which is enforced by the software).

The overall configuration looks like this



In this example, there will be an 800ns wide burst of random bits each time ONCE is pressed. The random bit generator is clocked by the PLL and behaves as described in 2.5.2 for the 800ns duration. Note that the gating function means that at the end of the 800ns, the output[10] will **always** return to a low regardless of the final random bit generated.

[10] The "output" in this context means the signal driving the programmable inverter.

4 HARDWARE SPECIFICATION

All parameters typical @ 20°C unless otherwise stated

4.1 Power Requirements

Supply Voltage:	5.0V ⎓ ±10% from host USB bus
Total Supply Current:	200mA avg

4.2 Mechanical

Mass:	42g typ.
Case Material Data:	Polycarbonate (UL94V rated)
Size (typical in mm):	99.6[18] x 30.6 x 17.5[19]

4.3 Environmental

Humidity:	<80% non condensing
General Operating Temperature:	-10°C to +45°C Ambient
Storage Temperature:	-40°C to +80°C Ambient
Operating Location:	Indoor or under-cover use only
Operational Category:	Cat II
Pollution Degree:	2

[18] From BNC end to USB end
[19] Not including "P" clips on base

Isolation rating:	300V CAT II, 500V CAT I between BNC ground and USB ground
Transient isolation[20]:	BNC ground to USB ground +/-2.5KV

4.4.2 Performance

Operating modes:	Continuous stream (RUN), halted (STOP) or one-shot (ONCE)
RUN mode:	PLL output direct (50% duty typ), DIVIDER output or RANDOM output
STOP mode:	Output is de-asserted[21]
ONCE mode:	Single pulse from DIVIDER, PLL clock burst gated by DIVIDER or RANDOM burst clocked by PLL and gated by DIVIDER
Output states:	**Hi-Z** (disabled) Zout >> 100MegOhms, **Normal** (enabled and non-inverted) asserted state is high, **Invert** (enabled and inverted) asserted state is low
Output DC resistance:	50ohms typical when enabled
Output rise/fall times:	4ns typical into 10pF at 3V amplitude
Output delay skew:	For 2 or more stacked USBpulse100s running with identical settings[22], 10ns typ[23] between units
Output frequency range:	100MHz max[24], 11.6mHz min
Output amplitude:	1.50V to 5.00V in 256 steps of 13.7mV
Output amplitude accuracy:	±5% of indicated value typical[25]
Output protection:	Short circuit to ground for 1-minute max
Master clock:	12.50MHz, initial accuracy ±0.01%, ageing and drift after 1 year ±0.005%, temp coefficient ±0.005% /oC
Master clock skew:	For 2 or more stacked USBpulse100s, typical 2ns between units
PLL:	VCO type with programmable dividers and delay
PLL clock input:	Master clock
PLL output frequencies:	

3.12500000MHz	17.18750000MHz
4.16666667MHz	17.50000000MHz
6.25000000MHz	18.05555556MHz
6.69642857MHz	18.75000000MHz

[20] This figure derives from the 300V CAT II isolation rating and defines the peak transient voltage that can be safely tolerated between the BNC ground and the USB ground.
[21] State depends on Invert select and Enable select
[22] All units using a **lock** PLL frequency selection
[23] The majority of this delay comes from the output buffer stage
[24] The quality and amplitude of signals above 50MHz degrades and is not guaranteed to function well at amplitudes below 2.5V
[25] Not including overshoot and undershoot

6.77083333MHz	19.44444444MHz
6.87500000MHz	20.00000000MHz
7.03125000MHz	20.31250000MHz
7.14285714MHz	20.83333333MHz
7.29166667MHz	21.87500000MHz
7.50000000MHz	22.22222222MHz
7.81250000MHz	22.91666667MHz
8.12500000MHz	23.43750000MHz
8.33333333MHz	25.00000000MHz *lock*
8.59375000MHz	26.78571429MHz
8.75000000MHz	27.08333333MHz
8.92857143MHz	27.50000000MHz
9.02777778MHz	28.12500000MHz
9.16666667MHz	28.57142857MHz
9.37500000MHz	29.16666667MHz
9.52380952MHz	30.00000000MHz
9.72222222MHz	31.25000000MHz
10.00000000MHz	32.50000000MHz
10.15625000MHz	33.33333333MHz
10.41666667MHz	34.37500000MHz
10.83333333MHz	35.00000000MHz
10.93750000MHz	37.50000000MHz *lock*
11.11111111MHz	40.00000000MHz
11.45833333MHz	40.62500000MHz
11.66666667MHz	41.66666667MHz
11.71875000MHz	43.75000000MHz
12.50000000MHz *lock*	45.83333333MHz
13.33333333MHz	46.87500000MHz
13.39285714MHz	50.00000000MHz *lock*
13.54166667MHz	54.16666667MHz
13.75000000MHz	56.25000000MHz
13.88888889MHz	58.33333333MHz
14.06250000MHz	62.50000000MHz *lock*
14.28571429MHz	66.66666667MHz
14.58333333MHz	68.75000000MHz
15.00000000MHz	75.00000000MHz *lock*
15.27777778MHz	81.25000000MHz
15.62500000MHz	87.50000000MHz *lock*
16.25000000MHz	93.75000000MHz
16.66666667MHz	100.00000000MHz *lock*

PLL lock: Frequencies shown with **lock** will be in phase lock with other stacked USBpulse100s that also have a **lock** PLL frequency selected

DIVIDER: 28-Bits, configurable for period, pulse start time and pulse end time

DIVIDER clock input: PLL

DIVIDER output range: 33.3333MHz down to 11.6mHz

RANDOM: 128-bit LFSR (> 3.40×10^{38} states) pseudo random generator

RANDOM clock input: PLL or DIVIDER

4.4.3 Miscelaneous

USB transfer rate: USB 1.1[26] Full Speed 12MBits/sec

USB device ID: 10C4 F003

[26] Works in USB 1.1 or USB 2.0 hosts using the 12MBits/sec full speed mode

Operation and Service Manual

High Voltage Power Supplies

PS355, PS365, PS370, PS375

Stanford Research Systems

Revision 1.0 • December, 2008

Specifications

Model	Output Voltage (±)	Maximum Current
PS355	–100 V to –10 kV	1 mA
PS365	+100 V to +10 kV	1 mA
PS370	–100 V to –20 kV	500 µA
PS375	+100 V to +20 kV	500 µA

Voltage Output

Voltage set accuracy	0.01 % + 0.05 % of full scale
Voltage display accuracy	V_{set} accuracy ± 1 V, typ. (± 2 V, max.)
Voltage resolution	1 V (set and display)
Voltage resettability	1 V
Voltage limit range	0 to 100 % of full scale
Voltage regulation	0.001 % for ±10 % line change, 0.04 % for 100 % load change. Specifications apply for >0.5 % (full load) to >1 % (no load) of full-scale voltage.
Output ripple (rms)	<0.01 % of full scale (max.)
Current limit range	0 to 105 % of full scale
Current trip range	0 to 105 % of full scale
Trip response time	<10 ms
Current set accuracy	1 µA
Current resolution	1 µA
Current display accuracy	±1 µA (typ.), ±2 µA (max.)
Stability	0.01 % per hr., <0.03 % per 8 hrs.
Temperature drift	50 ppm/°C, 0 to 50 °C (typ.)
Protection	Arc and short circuit protected (programmable voltage limit, current limit, and current trip)
HV output slew rate	7,000 V/s, typ. (PS355 and PS365) 14,000 V/s, typ. (PS370 and PS375)
Recovery time	12 ms for 40 % step change in load current (typ.)
Discharge time	<6 s (to <1 % of full-scale voltage with no load, typ.)

Monitor Output

Output scale	0 to +10 V (0 to full-scale output regardless of polarity)
Current rating	10 mA (max.)
Output impedance	<1 Ω

Accuracy	0.2 % of full scale
Update rate	87.5 Hz

External Voltage Set

Input scale	0 to +10 V (0 to full-scale output regardless of polarity)
Input impedance	1 MΩ
Accuracy	0.2 % of full scale
Update rate	87.5 Hz

Mechanical

HV connector	Kings type 1064-1 (PS355 and PS365) Kings type 1764-1 (PS370 and PS375)
Mating connector	Kings type 1065-1 (PS355 and PS365) Kings type 1765-1 (PS370 and PS375)
Dimensions	8.1″ × 3.5″ × 16″ (WHD)
Weight	8 lbs.
Power	50 W, 90 to 264 VAC, 47 to 63 Hz
Warranty	One year parts and labor on defects in materials or workmanship

All performance specifications apply after a one hour warm-up period

Agilent HFBR-0400, HFBR-14xx and HFBR-24xx Series Low Cost, Miniature Fiber Optic Components with ST®, SMA, SC and FC Ports

Data Sheet

Description

The HFBR-0400 Series of components is designed to provide cost effective, high performance fiber optic communication links for information systems and industrial applications with link distances of up to 2.7 kilometers. With the HFBR-24x6, the 125 MHz analog receiver, data rates of up to 160 megabaud are attainable.

Transmitters and receivers are directly compatible with popular "industry-standard" connectors: ST®, SMA, SC and FC. They are completely specified with multiple fiber sizes; including 50/125 µm, 62.5/125 µm, 100/140 µm, and 200 µm.

The HFBR-14x4 high power transmitter and HFBR-24x6 125 MHz receiver pair up to provide a duplex solution optimized for 100 Base-SX. 100Base-SX is a Fast Ethernet Standard (100 Mbps) at 850 nm on multimode fiber.

Complete evaluation kits are available for ST product offerings; including transmitter, receiver, connectored cable, and technical literature. In addition, ST connectored cables are available for evaluation.

Applications

- **100Base-SX Fast Ethernet on 850 nm**
- **Media/fiber conversion, switches, routers, hubs and NICs on 100Base-SX**
- **Local Area Networks**
- **Computer to Peripheral Links**
- **Computer Monitor Links**
- **Digital Cross Connect Links**
- **Central Office Switch/PBX Links**
- **Video Links**
- **Modems and Multiplexers**
- **Suitable for Tempest Systems**
- **Industrial Control Links**

Features

- **Meets IEEE 802.3 Ethernet and 802.5 Token Ring Standards**
- **Meets TIA/EIA-785 100Base-SX standard**
- **Low Cost Transmitters and Receivers**
- **Choice of ST®, SMA, SC or FC Ports**
- **820 nm Wavelength Technology**
- **Signal Rates up to 160 MBd**
- **Link Distances up to 2.7 km**
- **Specified with 50/125 µm, 62.5/125 µm, 100/140 µm, and 200 µm HCS® Fiber**
- **Repeatable ST Connections within 0.2 dB Typical**
- **Unique Optical Port Design for Efficient Coupling**
- **Auto-Insertable and Wave Solderable**
- **No Board Mounting Hardware Required**
- **Wide Operating Temperature Range -40 °C to +85 °C**
- **AlGaAs Emitters 100% Burn-In Ensures High Reliability**
- **Conductive Port Option**

ST® is a registered trademark of AT&T.
HCS® is a registered trademark of the SpecTran Corporation.

Agilent Technologies

HFBR-0400 Series Part Number Guide

HFBR-x4xxaa

1	Transmitter
2	Receiver

4	820 nm Transmitter and Receiver products

0	SMA, housed
1	ST, housed
2	FC, housed
E	SC, housed

T	Threaded port option
C	Conductive port receiver option
M	Metal port option

2	TX, stadnard power
4	TX, high power
2	RX, 5 MBd, TTL output
5	TX, high light output power
6	RX, 125 MHz, Analog Output

Available Options

HFBR-1402	HFBR-1414	HFBR-1412TM	HFBR-2412TC	HFBR-2412T	HFBR-2416TC
HFBR-1404	HFBR-1414M	HFBR-14E4	HFBR-2416	HFBR-2422	
HFBR-1412	HFBR-1414T	HFBR-2402	HFBR-2416M	HFBR-24E6	
HFBR-1412T	HFBR-1424	HFBR-2406	HFBR-2412	HFBR-2416T	

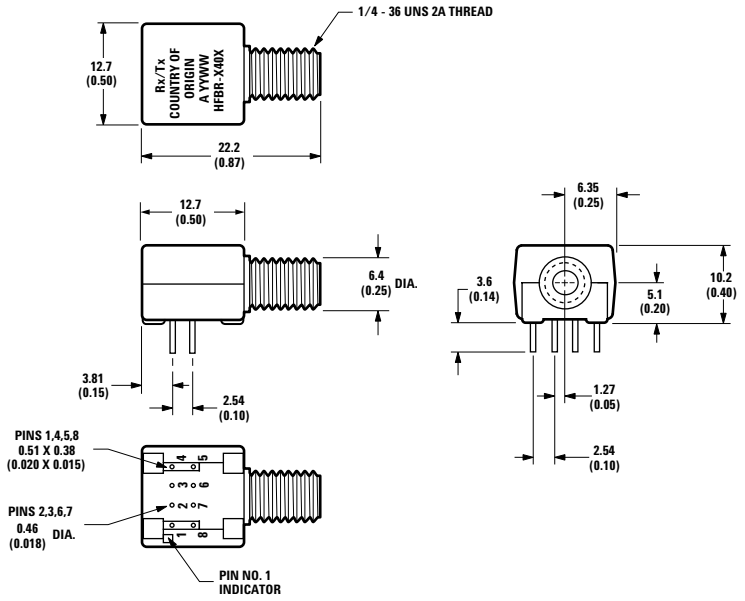
Link Selection Guide

Data rate (MBd)	Distance (m)	Transmitter	Receiver	Fiber Size (µm)	Evaluation Kit
5	1500	HFBR-14x2	HFBR-24x2	200 HCS	N/A
5	2000	HFBR-14x4	HFBR-24x2	62.5/125	HFBR-0410
20	2700	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0414
32	2200	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0414
55	1400	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0414
125	700	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0416
155	600	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0416
160	500	HFBR-14x4	HFBR-24x6	62.5/125	HFBR-0416

For additional information on specific links see the following individual link descriptions. Distances measured over temperature range from 0 to +70 °C.

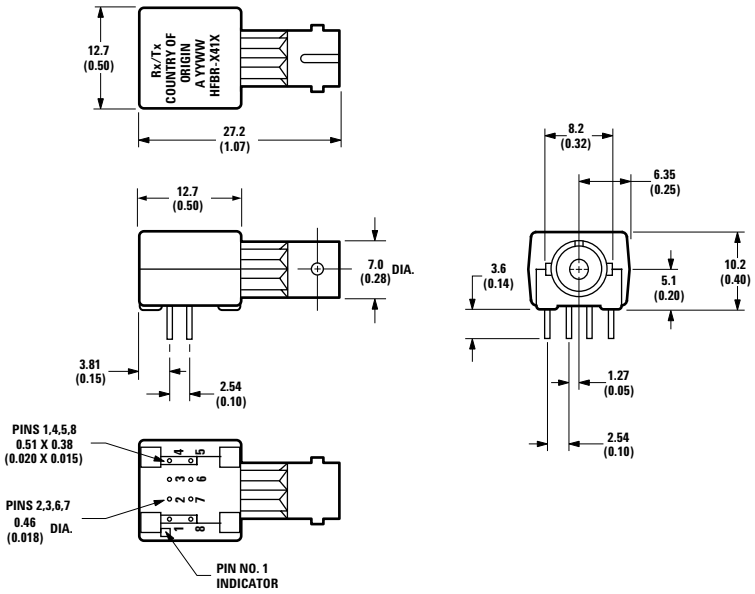
Mechanical Dimensions
SMA Port

HFBR-x40x



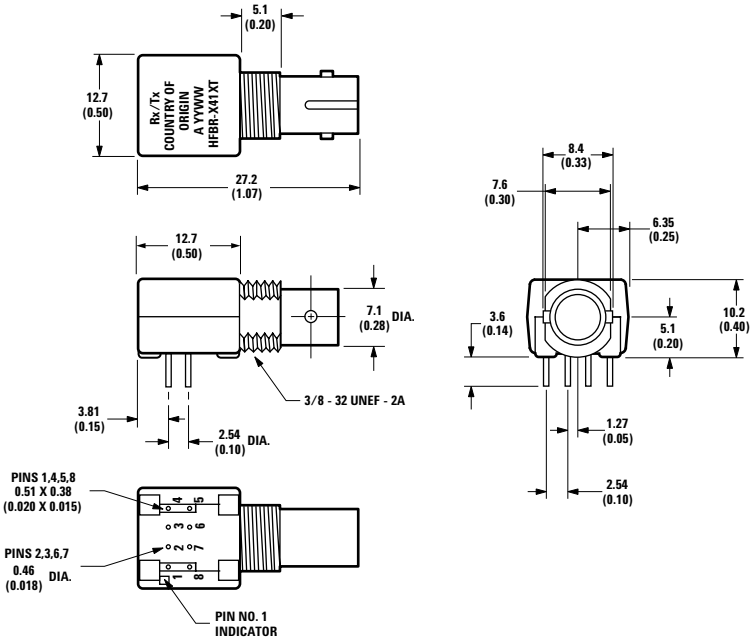
Mechanical Dimensions
ST Port

HFBR-x41x



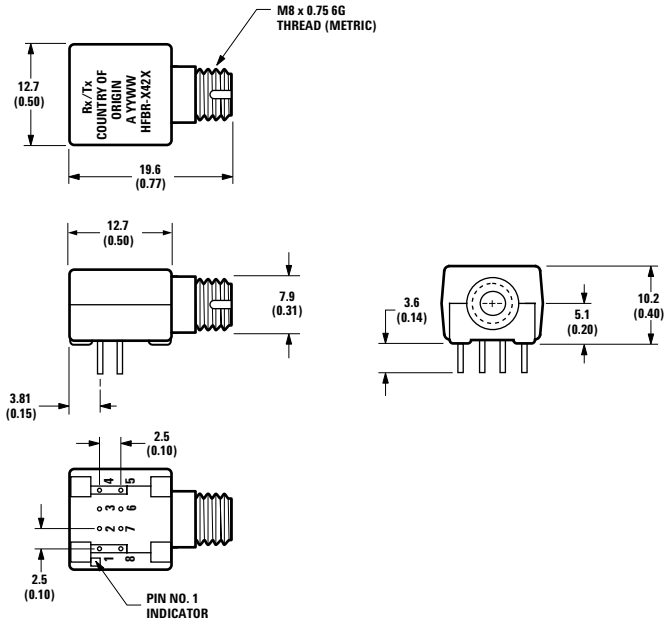
Mechanical Dimensions
Threaded ST Port

HFBR-x41xT



Mechanical Dimensions
FC Port

HFBR-x42x



Typical Link Data

HFBR-0400 Series

Description

The following technical data is taken from 4 popular links using the HFBR-0400 series: the 5 MBd link, Ethernet 20 MBd link, Token Ring 32 MBd link, and the corresponds to transceiver solutions combining the HFBR-0400 series components and various recommended transceiver design circuits using off-the-shelf electrical components. This data is meant to be regarded as an example of typical link performance for a given design and does not call out any link limitations. Please refer to the appropriate application note given for each link to obtain more information.

5 MBd Link (HFBR-14xx/24x2)

Link Performance -40 °C to +85 °C unless otherwise specified

Parameter	Symbol	Min.	Typ.	Max.	Units	Conditions	Reference
Optical Power Budget with 50/125 µm fiber	OPB_{50}	4.2	9.6		dB	HFBR-14x4/24x2 NA = 0.2	Note 1
Optical Power Budget with 62.5/125 µm fiber	$OPB_{62.5}$	8.0	15		dB	HFBR-14x4/24x2 NA = 0.27	Note 1
Optical Power Budget with 100/140 µm fiber	OPB_{100}	8.0	15		dB	HFBR-14x2/24x2 NA = 0.30	Note 1
Optical Power Budget with 200 µm fiber	OPB_{200}	12	20		dB	HFBR-14x2/24x2 NA = 0.37	Note 1
Date Rate Synchronous		dc		5	MBd		Note 2
Asynchronous		dc		2.5	MBd		Note 3, Fig 7
Propagation Delay LOW to HIGH	t_{PLH}		72		ns	T_A = +25 °C P_R = -21 dBm peak	Figs 6, 7, 8
Propagation Delay HIGH to LOW	t_{PHL}		46		ns		
System Pulse Width Distortion	t_{PLH} - t_{PHL}		26		ns	Fiber cable length = 1 m	
Bit Error Rate	BER			10^{-9}		Data rate <5 Bd P_R > -24 dBm peak	

Notes:

1. OPB at T_A = -40 to +85 °C, V_{CC} = 5.0 V dc, IF ON = 60 mA. P_R = -24 dBm peak.
2. Synchronous data rate limit is based on these assumptions: a) 50% duty factor modulation, e.g., Manchester I or BiPhase Manchester II; b) continuous data; c) PLL Phase Lock Loop demodulation; d) TTL threshold.
3. Asynchronous data rate limit is based on these assumptions: a) NRZ data; b) arbitrary timing-no duty factor restriction; c) TTL threshold.

5 MBd Logic Link Design

If resistor R1 in Figure 2 is 70.4 Ω, a forward current I_F of 48 mA is applied to the HFBR-14x4 LED transmitter. With I_F = 48 mA the HFBR-14x4/24x2 logic link is guaranteed to work with 62.5/125 µm fiber optic cable over the entire range of 0 to 1750 meters at a data rate of dc to 5 MBd, with arbitrary data format and pulse width distortion typically less than 25%. By setting R_1 = 115 Ω, the transmitter can be driven with I_F = 30 mA, if it is desired to economize on power or achieve lower pulse distortion.

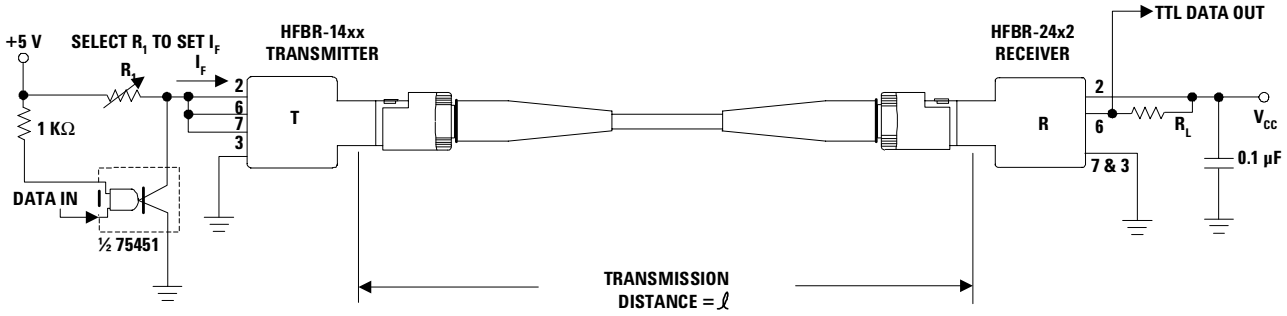
The following example will illustrate the technique for selecting the appropriate value of I_F and R_1.

Maximum distance required = 400 meters. From Figure 3 the drive current should be 15 mA. From the transmitter data V_F = 1.5 V (max.) at I_F = 15 mA as shown in Figure 9.

$$R_1 = \frac{V_{CC} - V_F}{I_F} = \frac{5V - 1.5V}{15\ mA}$$

$$R_1 = 233\ \Omega$$

The curves in Figures 3, 4, and 5 are constructed assuming no inline splice or any additional system loss. Should the link consists of any in-line splices, these curves can still be used to calculate link limits provided they are shifted by the additional system loss expressed in dB. For example, Figure 3 indicates that with 48 mA of transmitter drive current, a 1.75 km link distance is achievable with 62.5/125 µm fiber which has a maximum attenuation of 4 dB/km. With 2 dB of additional system loss, a 1.25 km link distance is still achievable.



NOTE:
IT IS ESSENTIAL THAT A BYPASS CAPACITOR (0.01 µF TO 0.1 µF CERAMIC) BE CONNECTED FROM PIN 2 TO PIN 7 OF THE RECEIVER. TOTAL LEAD LENGTH BETWEEN BOTH ENDS OF THE CAPACITOR AND THE PINS SHOULD NOT EXCEED 20 MM.

Figure 2. Typical Circuit Configuration.

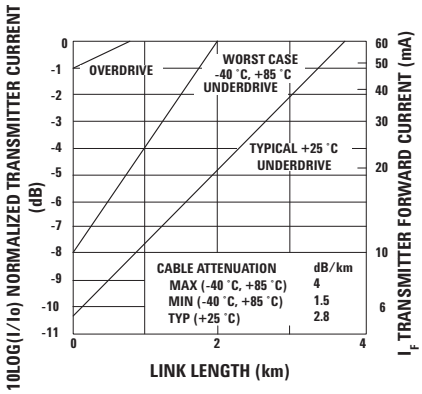


Figure 3. HFBR-1414/HFBR-2412 Link Design Limits with 62.5/125 µm Cable.

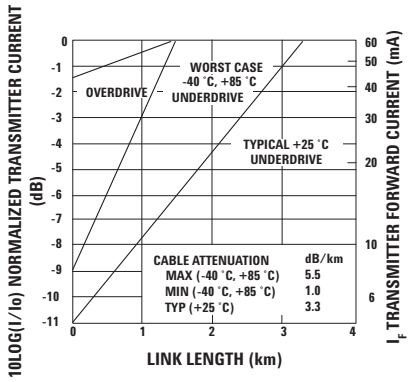


Figure 4. HFBR-14x2/HFBR-24x2 Link Design Limits with 100/140 µm Cable.

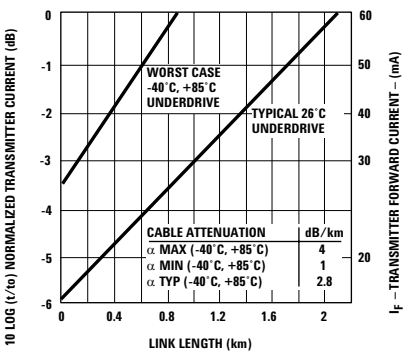


Figure 5. HFBR-14x4/HFBR-24x2 Link Design Limits with 50/125 µm Cable.

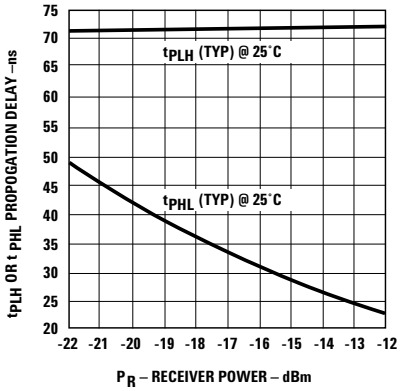


Figure 6. Propagation Delay through System with One Meter of Cable.

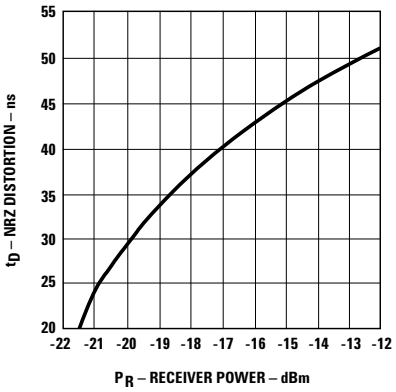


Figure 7. Typical Distortion of Pseudo Random Data at 5 Mb/s.

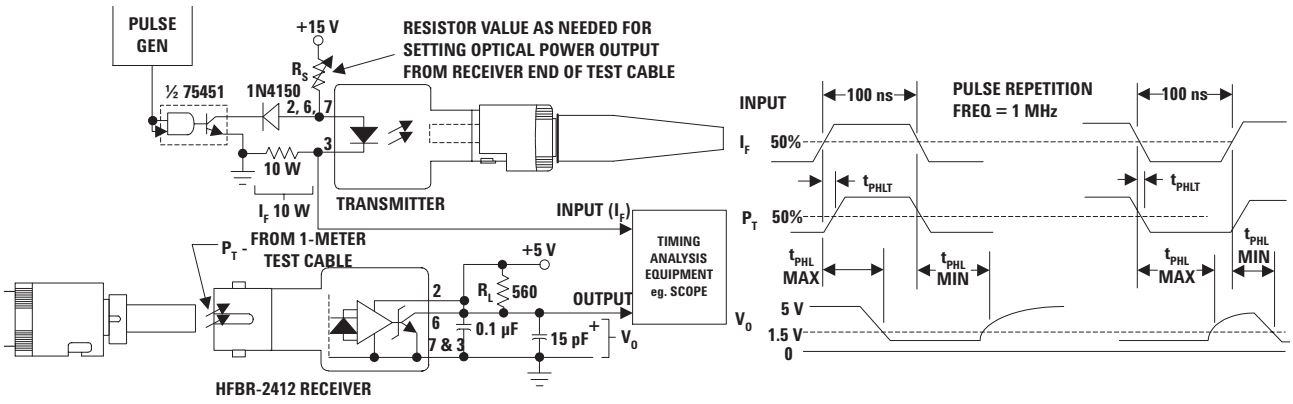


Figure 8. System Propagation Delay Test Circuit and Waveform Timing Definitions.

HFBR-14x2/14x4 Low-Cost High-Speed Transmitters

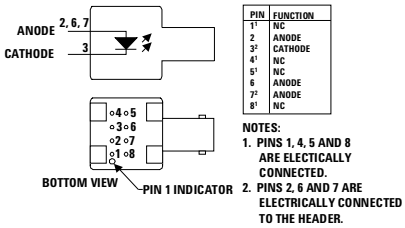
Description

The HFBR-14xx fiber optic transmitter contains an 820 nm AlGaAs emitter capable of efficiently launching optical power into four different optical fiber sizes: 50/125 µm, 62.5/125 µm, 100/140 µm, and 200 µm HCS®. This allows the designer flexibility in choosing the fiber size. The HFBR-14xx is designed to operate with the Agilent HFBR-24xx fiber optic receivers.

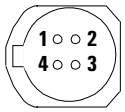
The HFBR-14xx transmitter's high coupling efficiency allows the emitter to be driven at low current levels resulting in low power consumption and increased reliability of the transmitter. The HFBR-14x4 high power transmitter is optimized for small size fiber and typically can launch -15.8 dBm optical power at 60 mA into 50/125 µm fiber and -12 dBm into 62.5/125 µm fiber. The HFBR-14x2 standard transmitter typically can launch -12 dBm of optical power at 60 mA into 100/140 µm fiber cable. It is ideal for large size fiber such as 100/140 µm. The high launched optical power level is useful for systems where star couplers, taps, or inline connectors create large fixed losses.

Consistent coupling efficiency is assured by the double-lens optical system (Figure 1). Power coupled into any of the three fiber types varies less than 5 dB from part to part at a given drive current and temperature. Consistent coupling efficiency reduces receiver dynamic range requirements which allows for longer link lengths.

Housed Product



Unhoused Product



PIN	FUNCTION
1	ANODE
2	CATHODE
3	ANODE
4	ANODE

BOTTOM VIEW

Absolute Maximum Ratings

Parameter	Symbol	Min	Max	Units	Reference
Storage Temperature	T_S	-55	+85	°C	
Operating Temperature	T_A	-40	+85	°C	
Lead Soldering Cycle					
Temp			+260	°C	
Time			10	sec	
Forward Input Current					
Peak	I_{FPK}		200	mA	Note 1
dc	I_{Fdc}		100	V	
Reverse Input Voltage	VBR		1.8	V	

Electrical/Optical Specifications -40 °C to +85 °C unless otherwise specified.

Parameter	Symbol	Min	Typ[2]	Max	Units	Conditions	Reference
Forward Voltage	V_F	1.48	1.70 1.84	2.09	V	IF = 60 mA dc IF = 100 mA dc	Figure 9
Forward Voltage Temperature Coefficient	$\Delta V_F/\Delta T$		-0.22 -0.18		mV/°C	IF = 60 mA dc IF = 100 mA dc	Figure 9
Reverse Input Voltage	V_{BR}	1.8	3.8		V	IF = 100 µA dc	
Peak Emission Wavelength	λ_P	792	820	865	nm		
Diode Capacitance	C_T		55		pF	V = 0, f = 1 MHz	
Optical Power Temperature Coefficient	$\Delta P_T/\Delta T$		-0.006 -0.010		dB/°C	I = 60 mA dc I = 100 mA dc	
Thermal Resistance	θ_{JA}		260		°C/W		Notes 3, 8
14x2 Numerical Aperture	NA		0.49				
14x4 Numerical Aperture	NA		0.31				
14x2 Optical Port Diameter	D		290		µm		Note 4
14x4 Optical Port Diameter	D		150		µm		Note 4

HFBR-14x2 Output Power Measured Out of 1 Meter of Cable

Parameter	Symbol	Min	Typ[2]	Max	Units	Conditions	Reference
50/125 µm Fiber Cable NA = 0.2	P_{T50}	-21.8 -22.8 -20.3 -21.9	-18.8 -16.8 	-16.8 -15.8 -14.4 -13.8	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	Notes 5, 6, 9
62.5/125 µm Fiber Cable NA = 0.275	P_{T62}	-19.0 -20.0 -17.5 -19.1	-16.0 -14.0 	-14.0 -13.0 -11.6 -11.0	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	
100/140 µm Fiber Cable NA = 0.3	P_{T100}	-15.0 16.0 -13.5 -15.1	-12.0 -10.0 	-10.0 -9.0 -7.6 -7.0	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	
200 µm HCS Fiber Cable NA - 0.37	P_{T200}	-10.7 -11.7 -9.2 -10.8	-7.1 -5.2 	-4.7 -3.7 -2.3 -1.7	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

HFBR-14x4 Output Power Measured out of 1 Meter of Cable

Parameter	Symbol	Min	Typ[2]	Max	Units	Conditions	Reference
50/125 µm Fiber Cable NA = 0.2	P_{T50}	-18.8 -19.8 -17.3 -18.9	-15.8 -13.8 	-13.8 -12.8 -11.4 -10.8	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	Notes 5, 6, 9
62.5/125 µm Fiber Cable NA = 0.275	P_{T62}	-15.0 -16.0 -13.5 -15.1	-12.0 -10.0 	-10.0 -9.0 -7.6 -7.0	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	
100/140 µm Fiber Cable NA = 0.3	P_{T100}	-9.5 -10.5 -8.0 -9.6	-6.5 -4.5 	-4.5 -3.5 -2.1 -1.5	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	
200 µm HCS Fiber Cable NA - 0.37	P_{T200}	-5.2 -6.2 -3.7 -5.3	-3.7 -1.7 	+0.8 +1.8 +3.2 +3.8	dBm peak	T_A = +25 °C, I_F = 60mA dc T_A = +25 °C, I_F = 100 mA dc	

HFBR-14x5 Output Power Measured out of 1 Meter of Cable

Parameter	Symbol	Min	Typ[2]	Max	Units	Conditions	Reference
62.5/125 µm Fiber Cable NA = 0.275	P_{T62}	-11.0 -12.0	-10.0 -10.0	-8.0 -7.0	dBm peak	T_A = +25 °C, I_F = 60mA	

14x2/14x4 Dynamic Characteristics

Parameter	Symbol	Min	Typ[2]	Max	Units	Conditions	Reference
Rise Time, Fall Time (10% to 90%)	t_r, t_f		4.0	6.5	nsec No pre-bias	I_F = 60 mA Figure 12	Note 7
Rise Time, Fall Time (10% to 90%)	t_r, t_f		3.0		nsec	I_F = 10 to 100 mA	Note 7, Figure 11
Pulse Width Distortion	PWD		0.5		nsec		Figure 11

Notes:

1. For I_{FPK} > 100 mA, the time duration should not exceed 2 ns.
2. Typical data at T_A = +25 °C.
3. Thermal resistance is measured with the transmitter coupled to a connector assembly and mounted on a printed circuit board.
4. D is measured at the plane of the fiber face and defines a diameter where the optical power density is within 10 dB of the maximum.
5. P_T is measured with a large area detector at the end of 1 meter of mode stripped cable, with an ST® precision ceramic ferrule (MILSTD- 83522/13) for HFBR-1412/1414, and with an SMA 905 precision ceramic ferrule for HFBR-1402/1404.
6. When changing mW to dBm, the optical power is referenced to 1 mW (1000 mW). Optical Power P (dBm) = 10 log P (mW)/1000 mW.
7. Pre-bias is recommended if signal rate >10 MBd, see recommended drive circuit in Figure 11.
8. Pins 2, 6 and 7 are welded to the anode header connection to minimize the thermal resistance from junction to ambient. To further reduce the thermal resistance, the anode trace should be made as large as is consistent with good RF circuit design.
9. Fiber NA is measured at the end of 2 meters of mode stripped fiber, using the far-field pattern. NA is defined as the sine of the half angle, determined at 5% of the peak intensity point. When using other manufacturer's fiber cable, results will vary due to differing NA values and specification methods.

All HFBR-14XX LED transmitters are classified as IEC 825-1 Accessible Emission Limit (AEL) Class 1 based upon the current proposed draft scheduled to go in to effect on January 1, 1997. AEL Class 1 LED devices are considered eye safe. Contact your Agilent sales representative for more information.

CAUTION: The small junction sizes inherent to the design of these components increase the components' susceptibility to damage from electrostatic discharge (ESD). It is advised that normal static precautions be taken in handling and assembly of these components to prevent damage and/or degradation which may be induced by ESD.

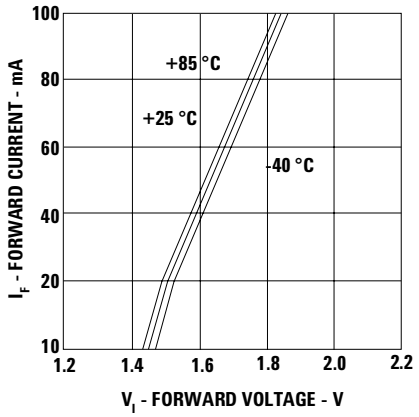


Figure 9. Forward Voltage and Current Characteristics.

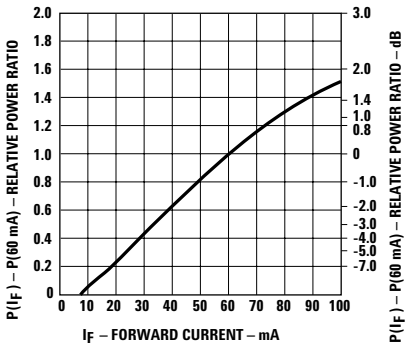


Figure 10. Normalized Transmitter Output vs. Forward Current.

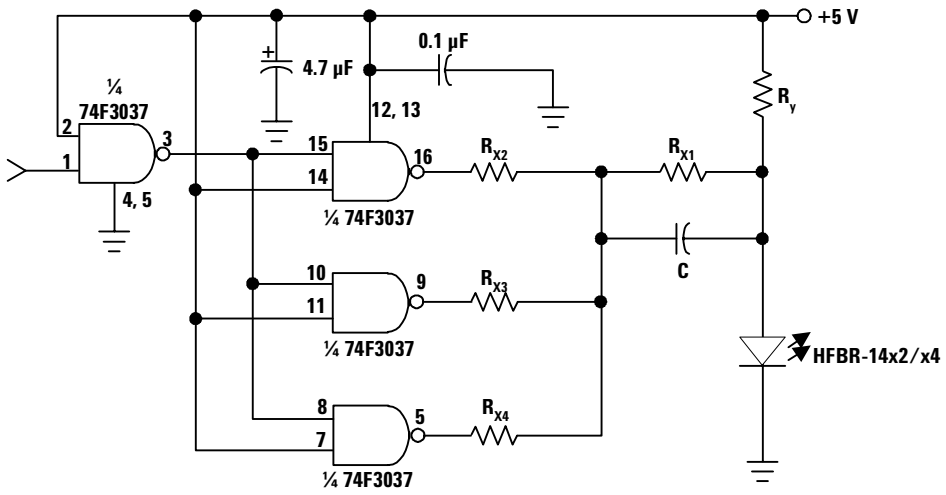


Figure 11. Recommended Drive Circuit.

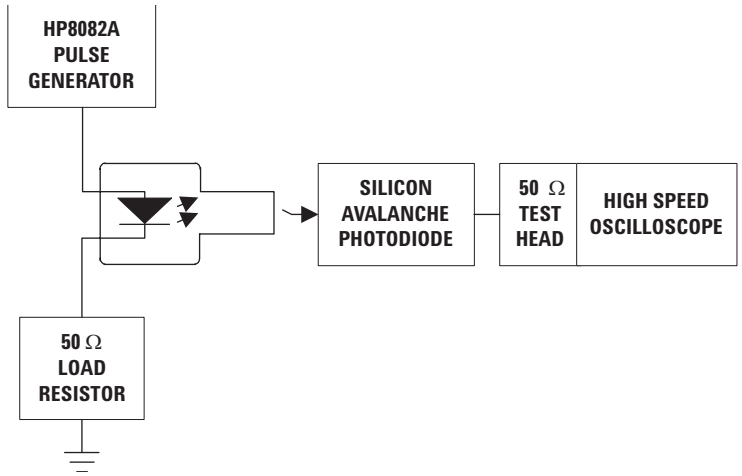


Figure 12. Test Circuit for Measuring t_r, t_f.

HFBR-24x2 Low-Cost 5 MBd Receiver

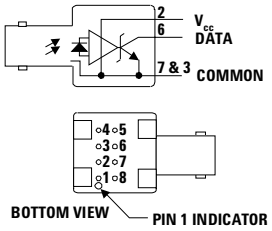
Description

The HFBR-24x2 fiber optic receiver is designed to operate with the Agilent HFBR-14xx fiber optic transmitter and 50/ 125 µm, 62.5/125 µm, 100/ 140 µm, and 200 µm HCS® fiber optic cable. Consistent coupling into the receiver is assured by the lensed optical system (Figure 1). Response does not vary with fiber size ≤ 0.100 µm.

The HFBR-24x2 receiver incorporates an integrated photo IC containing a photodetector and dc amplifier driving an opencollector Schottky output transistor. The HFBR-24x2 is designed for direct interfacing to popular logic families. The absence of an internal pull-up resistor allows the open-collector output to be used with logic families such as CMOS requiring voltage excursions much higher than V_{CC}.

Both the open-collector "Data" output Pin 6 and V_{CC} Pin 2 are referenced to "Com" Pin 3, 7. The "Data" output allows busing, strobing and wired "OR" circuit configurations. The transmitter is designed to operate from a single +5 V supply. It is essential that a bypass capacitor (0.1 mF ceramic) be connected from Pin 2 (V_{CC}) to Pin 3 (circuit common) of the receiver.

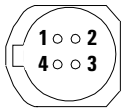
Housed Product



PIN	FUNCTION
1[1]	NC
2	V_{CC} (5 V)
3[2]	COMMON
4[1]	NC
5[1]	NC
6	DATA
7[2]	COMMON
8[1]	NC

NOTES:
1. PINS 1, 4, 5 AND 8 ARE ELECTRICALLY CONNECTED
2. PINS 3 AND 7 ARE ELECTRICALLY CONNECTED TO HEADER

Unhoused Product



BOTTOM VIEW

PIN	FUNCTION
1	V_{CC} (5 V)
2	COMMON
3	DATA
4	COMMON

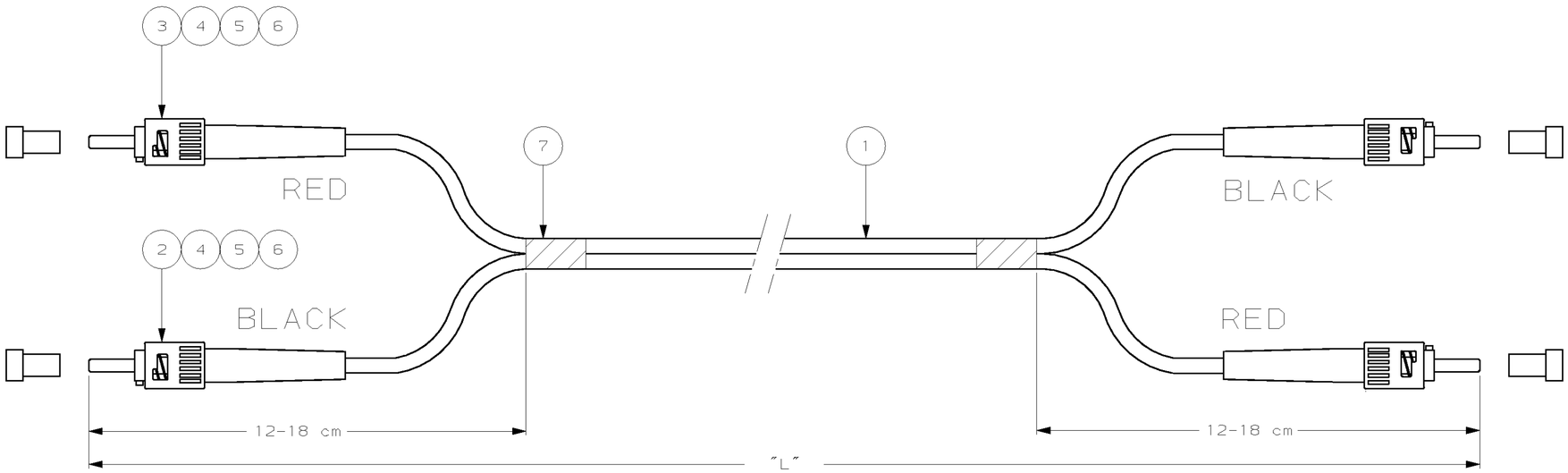
Absolute Maximum Ratings

Parameter	Symbol	Min	Max	Units	Reference
Storage Temperature	T_S	-55	+85	°C	
Operating Temperature	T_A	-40	+85	°C	
Lead Soldering Cycle Temp Time			 +260 10	 °C sec	Note 1
Supply Voltage	V_{CC}	-0.5	7.0	V	
Output Current	I_O		25	mA	
Output Voltage	V_O	-0.5	18.0	V	
Output Collector Power Dissipation	$P_{O\ AV}$		40	mW	
Fan Out (TTL)	N		5		Note 2

DO NOT SCALE
DIMENSIONS IN mm

METRIC

THIRD ANGLE PROJECTION



STANDARD LENGTHS ACCORDING TO CUSTOMER DRAWING 1206850	
PART NUMBER	"L" (METER)
X-0349574-Y	XY,0
9-0349574-0	0,5 -0/+0,1
9-0349574-1	1,5 -0/+0,1
9-0349574-4	0,4 -0/+0,1
9-0349574-7	250,0 -0/+3,0 (6)
9-0349574-8	150,0 -0/+3,0 (6)
9-0349574-9	9,5 -0/+0,1
0-0349574-0	100,0 -0/+3,0 (6)

NOTES:

1. ATTENUATION ≤ 0,3 dB, MEASURED AT 1300 nm ACC. IEC 874-1 CLAUSE 4.4.7. METHOD 7 EQUILIBRIUM MODE CONDITION
2. ACTUAL ATTENUATION SUPPLIED ON TEST RESULT SHEET PER INDIVIDUALLY PACKED ASSEMBLY
3. CABLE INFO:
   - FIBRE CORE: 62,5 µm
   - JACKET MATERIAL: LOW SMOKE ZERO HALOGEN
   - JACKET COLOUR: ORANGE
   - OUTER DIAMETER: 2,5 X 5,0 mm

QTY	PART NUMBER	DESCRIPTION	ITEM
2	-	WRAP AROUND LABEL, DAT-85	7
4	-	FERRULE DUST CAP, BLACK	6
4	-	ST CERAMIC, OVERMOLDED	5
4	-	ST CRIMP EYELET	4
2	-	ST BOOT, RED	3
2	-	ST BOOT, BLACK	2
L	-	FO CABLE 62,5/125 DES TWIN ZIP 2,5mm	1

SEE TABLE

LTR.	REVISION RECORD	DR.	CHK.	DATE
–	–	–	–	–
–	–	–	–	–
–	–	–	–	–
–	–	–	–	–
–	–	–	–	–
C	EH02-0242-02	RC	RM	-
B	EH-0491-98	MN	MN	03 APR 98

CUSTOMER DRAWING — FOR REFERENCE ONLY WILL NOT BE UPDATED

© COPYRIGHT BY TYCO ELECTRONICS NEDERLAND B.V. ALL INTERNATIONAL RIGHTS RESERVED. TYCO PRODUCTS MAY BE COVERED BY U.S. AND FOREIGN AND/OR PATENTS PENDING.

THIS DRAWING IS UNPUBLISHED
~~RELEASED FOR PUBLICATION ,19~~

tyco Electronics — Tyco Electronics Nederland B.V. 's-HERTOGENBOSCH, THE NETHERLANDS

NAME: FOMM62.5 LEAD 2.5TZ ST - ST DPX

DR.: M.NIJHUIS	CHK.: R.MAARTENS	DS R.MAARTENS	DWG.No.	REV.LTR.	SHEET	
DATE: 03 APR 98	DATE: 29 JUL 02	DATE: 29 JUL 02	C-349574	C	1 OF 1	A2

R6-129 (REV.04-91)

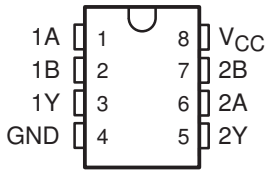
11 10 9 8 7 6 5 4 3 2 1

G F E D C B A

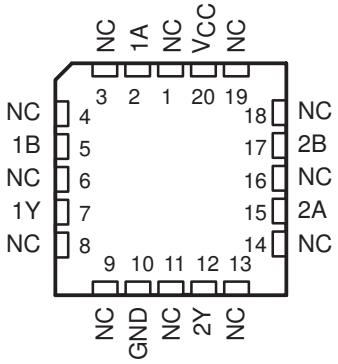
PERIPHERAL DRIVERS FOR HIGH-CURRENT SWITCHING AT VERY HIGH SPEEDS

- **Characterized for Use to 300 mA**
- **High-Voltage Outputs**
- **No Output Latch-Up at 20 V (After Conducting 300 mA)**
- **High-Speed Switching**
- **Circuit Flexibility for Varied Applications**
- **TTL-Compatible Diode-Clamped Inputs**
- **Standard Supply Voltages**
- **Plastic DIP (P) With Copper Lead Frame Provides Cooler Operation and Improved Reliability**
- **Package Options Include Plastic Small-Outline Packages, Ceramic Chip Carriers, and Standard Plastic and Ceramic 300-mil DIPs**

SN55451B, SN55452B, SN55453B, SN55454B . . . JG PACKAGE
SN75451B, SN75452B, SN75453B, SN75454B . . . D OR P PACKAGE
(TOP VIEW)



SN55451B, SN55452B
SN55453B, SN55454B . . . FK PACKAGE
(TOP VIEW)



NC – No internal connection

SUMMARY OF DEVICES

DEVICE	LOGIC OF COMPLETE CIRCUIT	PACKAGES
SN55451B	AND	FK, JG
SN55452B	NAND	JG
SN55453B	OR	FK, JG
SN55454B	NOR	JG
SN75451B	AND	D, P
SN75452B	NAND	D, P
SN75453B	OR	D, P
SN75454B	NOR	D, P

description

The SN55451B through SN55454B and SN75451B through SN75454B are dual peripheral drivers designed for use in systems that employ TTL logic. This family is functionally interchangeable with and replaces the SN75450 family and the SN75450A family devices manufactured previously. The speed of the devices is equal to that of the SN75450 family, and the parts are designed to ensure freedom from latch-up. Diode-clamped inputs simplify circuit design. Typical applications include high-speed logic buffers, power drivers, relay drivers, lamp drivers, MOS drivers, line drivers, and memory drivers.

The SN55451B/SN75451B, SN55452B/SN75452B, SN55453B/SN75453B, and SN55454B/SN75454B are dual peripheral AND, NAND, OR, and NOR drivers, respectively (assuming positive logic), with the output of the logic gates internally connected to the bases of the npn output transistors.

The SN55' drivers are characterized for operation over the full military range of –55°C to 125°C. The SN75' drivers are characterized for operation from 0°C to 70°C.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1999, Texas Instruments Incorporated

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

		SN55'	SN75'	UNIT
Supply voltage, V_{CC} (see Note 1)		7	7	V
Input voltage, V_I		5.5	5.5	V
Inter-emitter voltage (see Note 2)		5.5	5.5	V
Off-state output voltage, V_O		30	30	V
Continuous collector or output current, I_{OK} (see Note 3)		400	400	mA
Peak collector or output current, I_I ($t_w \leq 10$ ms, duty cycle ≤ 50%, see Note 4)		500	500	mA
Continuous total power dissipation		See Dissipation Rating Table		
Operating free-air temperature range, T_A		–55 to 125	0 to 70	°C
Storage temperature range, T_{stg}		–65 to 150	–65 to 150	°C
Case temperature for 60 seconds	FK package	260		°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds	JG package	300		°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	D or P package		260	°C

NOTES:
1. Voltage values are with respect to network GND, unless otherwise specified.
2. This is the voltage between two emitters of a multiple-emitter transistor.
3. This value applies when the base-emitter resistance (R_{BE}) is equal to or less than 500 Ω.
4. Both halves of these dual circuits may conduct rated current simultaneously; however, power dissipation averaged over a short time interval must fall within the continuous dissipation rating.

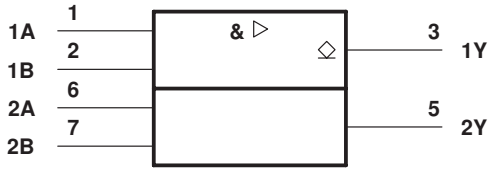
DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25°C$	$T_A = 70°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	—
FK	1375 mW	11.0 mW/°C	880 mW	275 mW
JG	1050 mW	8.4 mW/°C	672 mW	210 mW
P	1000 mW	8.0 mW/°C	640 mW	—

recommended operating conditions

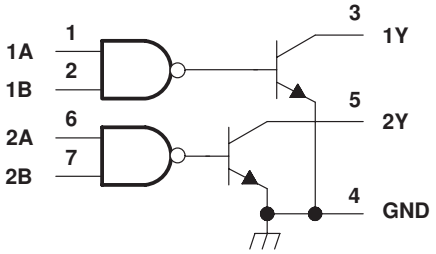
	SN55'			SN75'			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			2			V
Low-level input voltage, V_{IL}			0.8			0.8	V
Operating free-air temperature, T_A	–55		125	0		70	°C

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC publication 617-12.
Pin numbers shown are for the D, JG, and P packages.

logic diagram (positive logic)

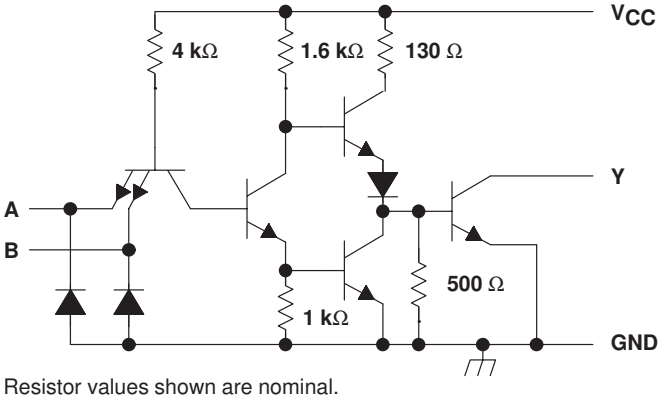


FUNCTION TABLE (each driver)

A	B	Y
L	L	L (on state)
L	H	L (on state)
H	L	L (on state)
H	H	H (off state)

positive logic:
$Y = AB$ or $\overline{A+B}$

schematic (each driver)



Resistor values shown are nominal.

electrical characteristics over recommended operating free-air temperature range

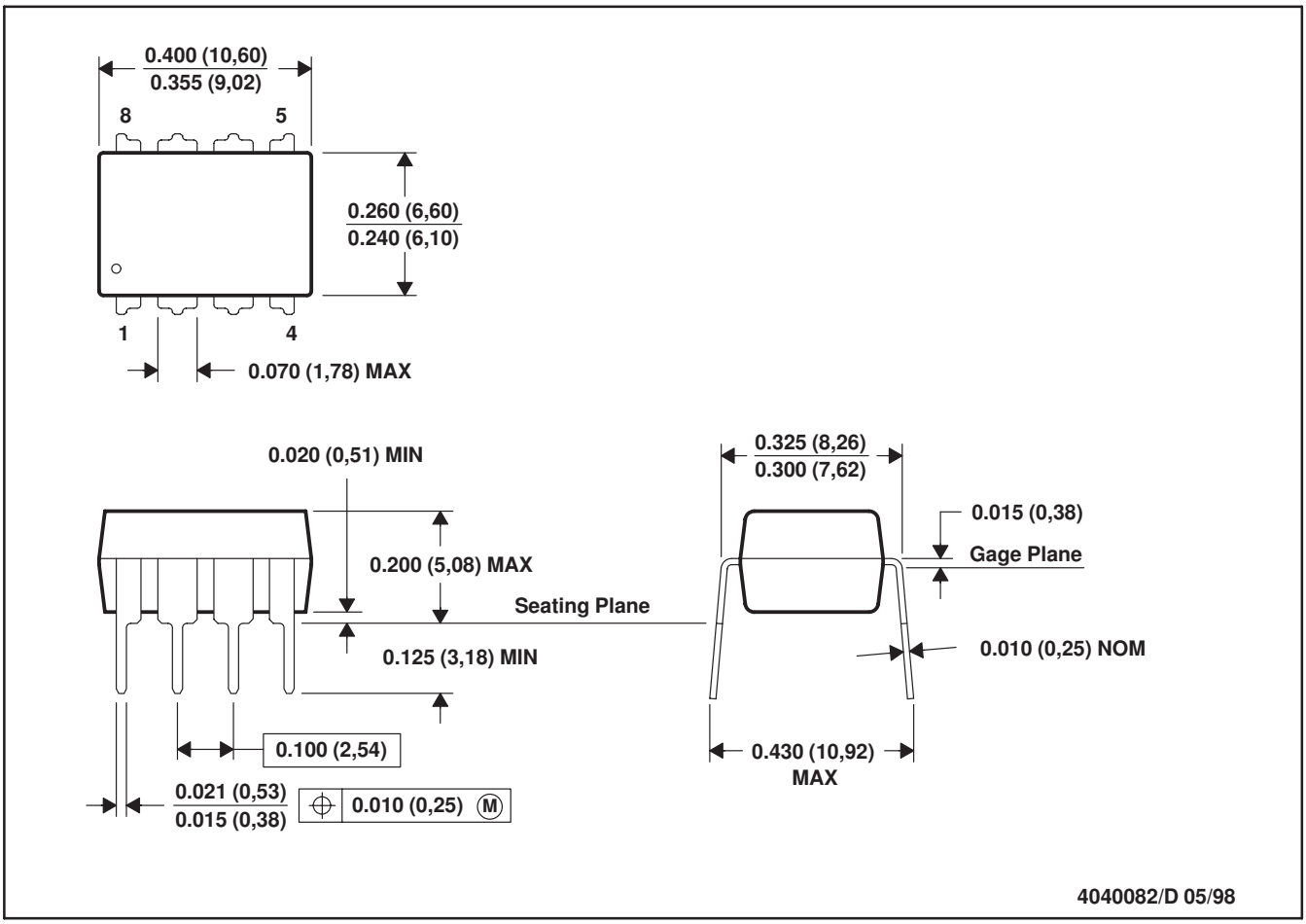
PARAMETER		TEST CONDITIONS‡		SN55451B MIN	SN55451B TYP§	SN55451B MAX	SN75451B MIN	SN75451B TYP§	SN75451B MAX	UNIT
V_{IK}	Input clamp voltage	V_{CC} = MIN,	$I_I = -12$ mA		−1.2	−1.5		−1.2	−1.5	V
V_{OL}	Low-level output voltage	V_{CC} = MIN, I_{OL} = 100 mA	V_{IL} = 0.8 V,		0.25	0.5		0.25	0.4	V
		V_{CC} = MIN, I_{OL} = 300 mA	V_{IL} = 0.8 V,		0.5	0.8		0.5	0.7	
I_{OH}	High-level output current	V_{CC} = MIN, V_{OH} = 30 V	V_{IH} = MIN,			300			100	μA
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 5.5 V			1			1	mA
I_{IH}	High-level input current	V_{CC} = MAX,	V_I = 2.4 V			40			40	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_I = 0.4 V		−1	−1.6		−1	−1.6	mA
I_{CCH}	Supply current, outputs high	V_{CC} = MAX,	V_I = 5 V		7	11		7	11	mA
I_{CCL}	Supply current, outputs low	V_{CC} = MAX,	V_I = 0		52	65		52	65	mA

‡ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
§ All typical values are at V_{CC} = 5 V, T_A = 25°C.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER			TEST CONDITIONS		MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output		$I_O \approx 200$ mA, $R_L = 50\ \Omega$,	C_L = 15 pF, See Figure 1		18	25	ns
t_{PHL}	Propagation delay time, high-to-low-level output					18	25	
t_{TLH}	Transition time, low-to-high-level output					5	8	
t_{THL}	Transition time, high-to-low-level output					7	12	
V_{OH}	High-level output voltage after switching	SN55451B	V_S = 20 V, See Figure 2	$I_O \approx 300$ mA,	V_S−6.5			mV
		SN75451B			V_S−6.5			

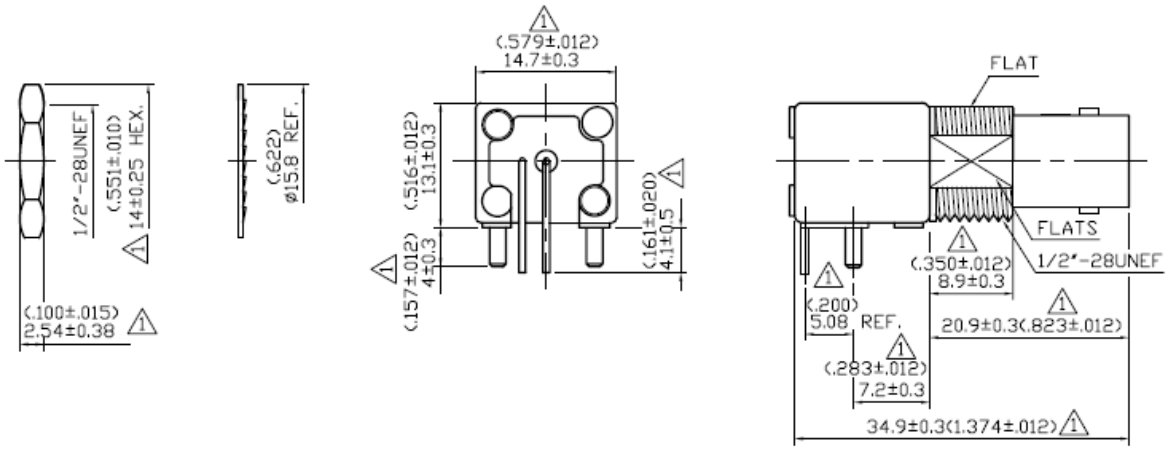
P (R-PDIP-T8) **PLASTIC DUAL-IN-LINE**



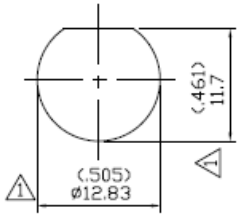
NOTES: A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS-001

For the latest package information, go to http://www.ti.com/sc/docs/package/pkg_info.htm

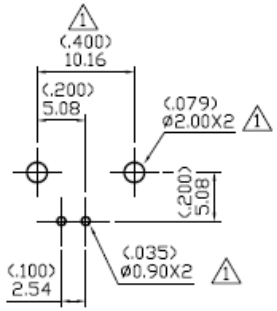
NO	DESCRIPTION	DATE
	14.0 HEX. → 14±0.25 HEX. ; 2.5 → 2.54±0.38 4.0 → 4±0.3 ; 14.7 REF. → 14.7±0.3 20.9 REF. → 20.9±0.3 ; 34.9±0.5 → 34.9±0.3 ø2.1X2 → ø2.00X2 ; ø0.9X2 → ø0.90X2 ADD 10.16 ; 5.08 REF. ; 7.2±0.3 ; 8.9±0.3 ; 4.1±0.5 DEL 6.9 REF. ; 5.08 12.0 REF.→ 11.7 ; ø12.9 REF.→ ø12.83 IMPEADANCE 50 OHM NOMINAL → NORMAL IMPEDANCE-- 50 OHMS 0-4 GHZ → 0-1 GHz 1 RATING VOITAGE 500 VOLTS PEAK →TESTING VOLTAGE-- 500 VOLTS RMS DEL VSWR; CONTACT RESISTANCE INSULATION RESISTANCE:500 MEGA OHMS(MIN) → INSULATION RESISTANCE -- 5000 MEGOHMS MIN. -55° C TO +85° C → -40° C TO +60° C DURABILITY :500 CYCLES → MATING/UNMATING--500 CYCLES ADD MIL-STD-202,METHOD 107,COND.B. ADD MIL-STD-202,METHOD 204,COND.B. MODIFICATION MATERIAL	04.22.09'



SPECIFICATIONS:
MECHANICAL CHARACTERISTICS:
MATING/UNMATING--500 CYCLES 1
ELECTRICAL CHARACTERISTICS:
NORMAL IMPEDANCE-- 50 OHMS 1
FREQUENCY RANGE-- 0-1 GHz 1
TESTING VOLTAGE-- 500 VOLTS RMS 1
DIELECTRIC WITHSTANDING VOLTAGE-- 1500 VOLTS RMS
INSULATION RESISTANCE-- 5000 MEGOHMS MIN. 1
ENVIROMENTAL CHARACTERISTICS:
TEMPERATURE RANGE-- -40° C TO +60° C 1
THERMAL SHOCK-- MIL-STD-202,METHOD 107,COND.B. 1
PHYSICAL SHOCK-- MIL-STD-202,METHOD 204,COND.B. 1



MOUNTING HOLE



RECOMMEND PCB LAYOUT

NO	DESCRIPTION	MATERIAL	Q'TY	FINISH	
7	SOLDER PIN	COPPER WIRE	1	TIN	1
6	CENTER CONTACT	PHOSPHOROUS BRONZE WITH GOLD PLATING AT CONTACT AREA TIN PLATING AT TAIL	1	GOLD TIN	1
5	INSULATION	POLYPROPYLENE UL 94HB	1	NONE	1
4	WASHER	S50C	1	NICKEL	1
3	NUT	BRASS	1	NICKEL	
2	BODY	ZINC ALLOY	1	NICKEL	1
1	MOUNTING POST	BRASS	2	TIN	

APPROVED by _____ DATE: _____

DESCRIPTION	BNC RIGHT ANGLE PCB MOUNT JACK RECEPTACLE(METAL HOUSING)								
製圖	DRAWN	TOLERANCE		品名 TITLE	13-60-6 D.G.Z \ROHS COMPLIANT (50Ω)	日期	DATE 08.10.95'	版次	REV. B-1
		.X	±0.2						
檢圖	CHECK	.XX	±0.1	單位	UNIT mm(in)	DWG.NO.	13-0318		
認定	APPROVAL	.XXX	±0.05	比例	SCALE 2:1	RS5465165			
		ANGLE	±5°						

MC78XX/LM78XX/MC78XXA

3-Terminal 1A Positive Voltage Regulator

Features

- Output Current up to 1A
- Output Voltages of 5, 6, 8, 9, 10, 12, 15, 18, 24V
- Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area Protection

Description

The MC78XX/LM78XX/MC78XXA series of three terminal positive regulators are available in the TO-220/D-PAK package and with several fixed output voltages, making them useful in a wide range of applications. Each type employs internal current limiting, thermal shut down and safe operating area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltages and currents.

TO-220

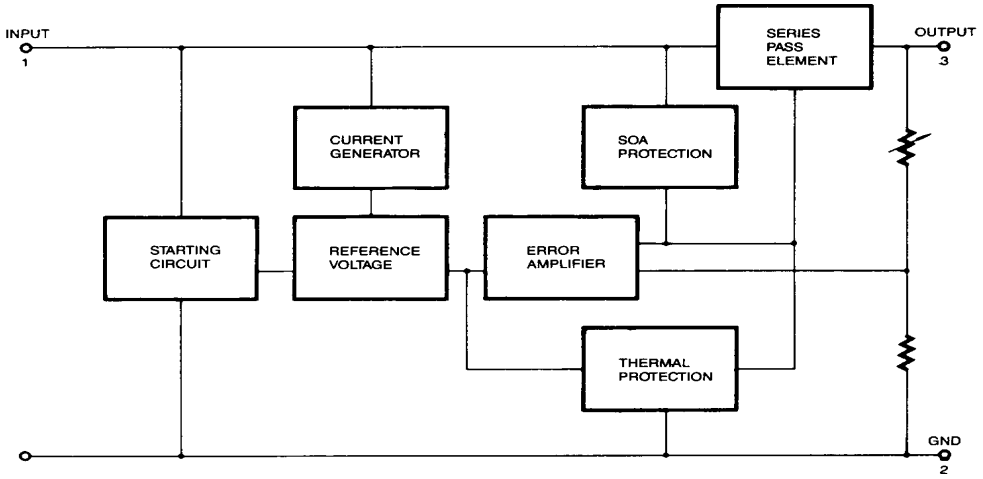
1

D-PAK

1

1. Input 2. GND 3. Output

Internal Block Digram



Rev. 1.0.1

©2001 Fairchild Semiconductor Corporation

Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Input Voltage (for V_O = 5V to 18V) (for V_O = 24V)	V_I V_I	35 40	V V
Thermal Resistance Junction-Cases (TO-220)	$R_{\theta JC}$	5	$^oC/W$
Thermal Resistance Junction-Air (TO-220)	$R_{\theta JA}$	65	$^oC/W$
Operating Temperature Range	T_{OPR}	0 ~ +125	^oC
Storage Temperature Range	T_{STG}	-65 ~ +150	^oC

Electrical Characteristics (MC7805/LM7805)

(Refer to test circuit ,0°C < T_J < 125°C, I_O = 500mA, V_I = 10V, C_I= 0.33µF, C_O= 0.1µF, unless otherwise specified)

Parameter	Symbol	Conditions		MC7805/LM7805			Unit
				Min.	Typ.	Max.	
Output Voltage	V_O	T_J =+25 ^oC		4.8	5.0	5.2	V
		5.0mA ≤ Io ≤ 1.0A, P_O ≤ 15W V_I = 7V to 20V		4.75	5.0	5.25	
Line Regulation (Note1)	Regline	T_J=+25 ^oC	V_O = 7V to 25V	-	4.0	100	mV
			V_I = 8V to 12V	-	1.6	50	
Load Regulation (Note1)	Regload	T_J=+25 ^oC	I_O = 5.0mA to1.5A	-	9	100	mV
			I_O =250mA to 750mA	-	4	50	
Quiescent Current	I_Q	T_J =+25 ^oC		-	5.0	8.0	mA
Quiescent Current Change	ΔI_Q	I_O = 5mA to 1.0A		-	0.03	0.5	mA
		V_I= 7V to 25V		-	0.3	1.3	
Output Voltage Drift	$\Delta V_O/\Delta T$	I_O= 5mA		-	-0.8	-	mV/ ^oC
Output Noise Voltage	V_N	f = 10Hz to 100KHz, T_A=+25 ^oC		-	42	-	µV/Vo
Ripple Rejection	RR	f = 120Hz V_O = 8V to 18V		62	73	-	dB
Dropout Voltage	V_{Drop}	I_O = 1A, T_J =+25 ^oC		-	2	-	V
Output Resistance	r_O	f = 1KHz		-	15	-	mΩ
Short Circuit Current	I_{SC}	V_I = 35V, T_A =+25 ^oC		-	230	-	mA
Peak Current	I_{PK}	T_J =+25 ^oC		-	2.2	-	A

Note:

1. Load and line regulation are specified at constant junction temperature. Changes in V_o due to heating effects must be taken into account separately. Pulse testing with low duty is used.

Typical Applications

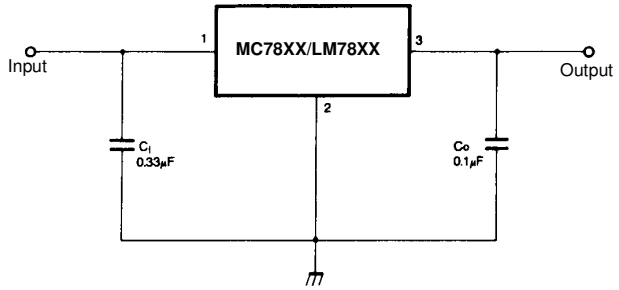


Figure 5. DC Parameters

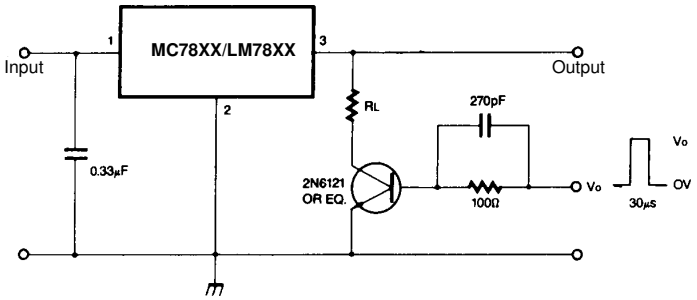


Figure 6. Load Regulation

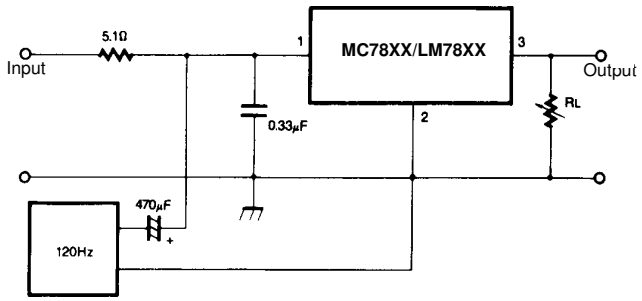


Figure 7. Ripple Rejection

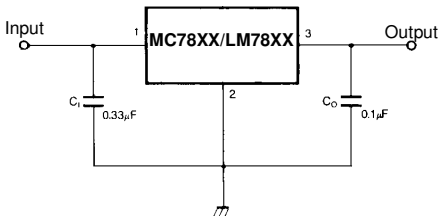
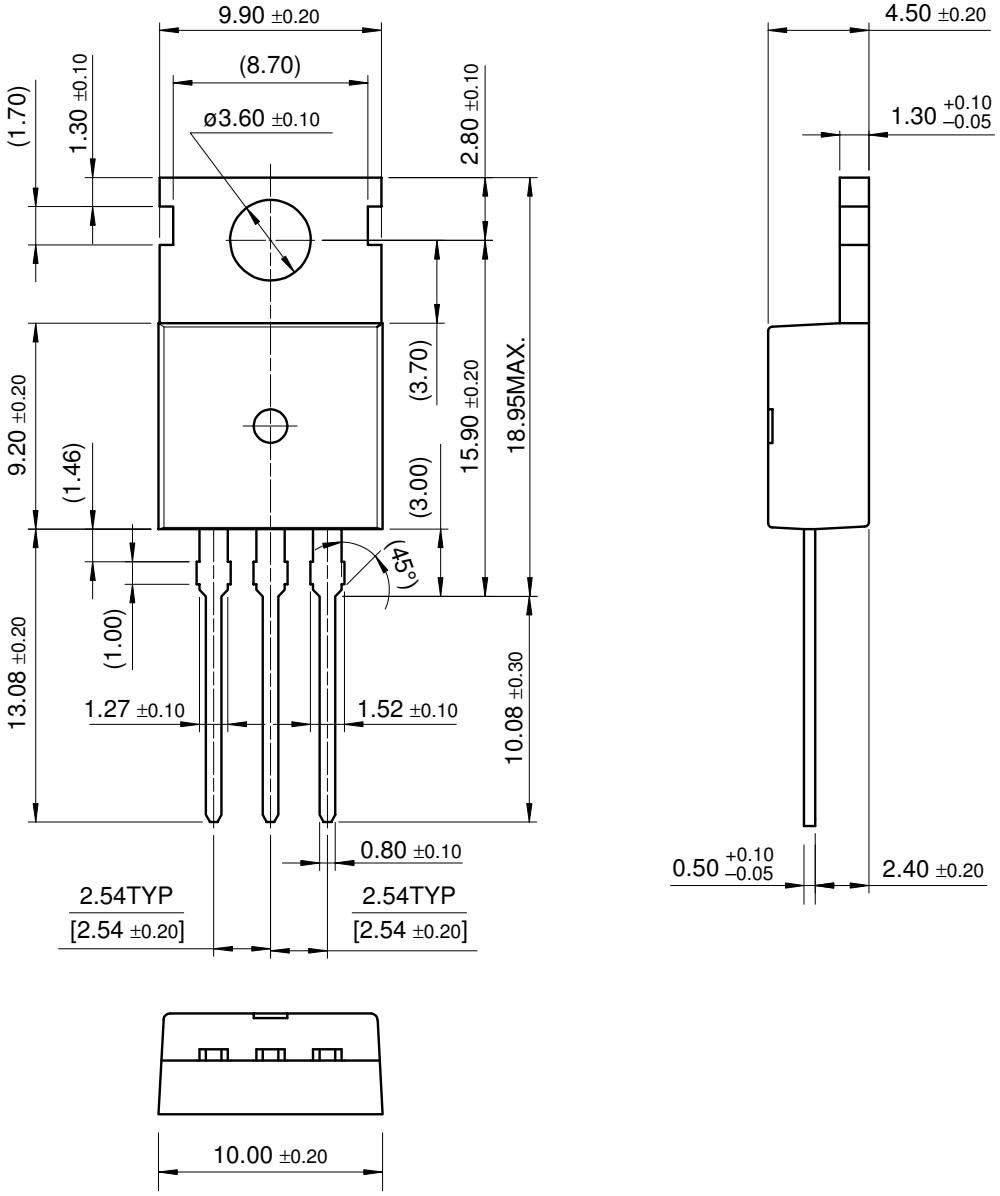


Figure 8. Fixed Output Regulator

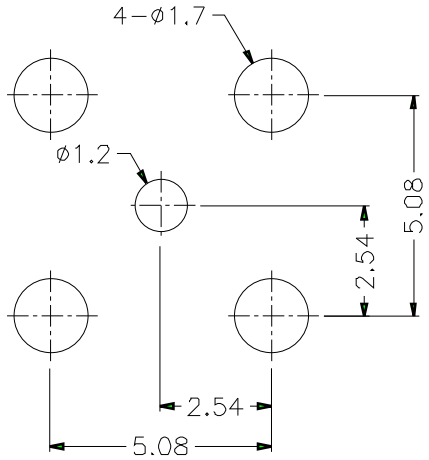
Mechanical Dimensions

Package

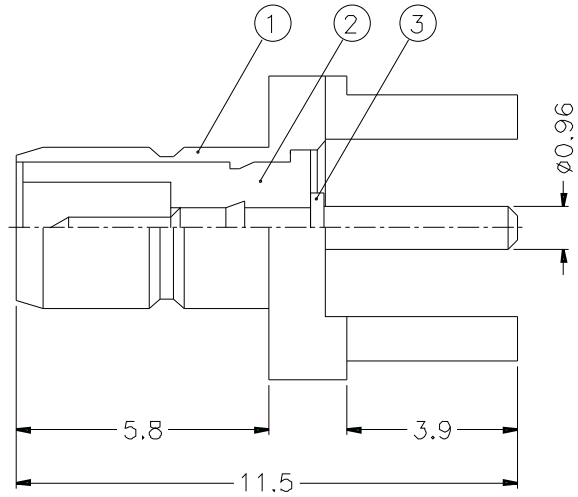
TO-220

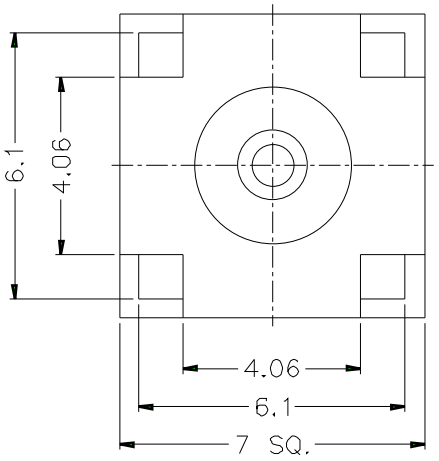


REVISIONS		
ISS	ZONE	DESCRIPTION\PER REQUEST\DATE



PCB MOUNTING HOLE





NOTES: FINISH (PLATING THICKNESS IN MICRO-INCHES)
1. BRASS PER QQ-B-626
2. GOLD PL. 3 MIN. THICK OVER NICKEL PL. 100 MIN. THICK OVER COPPER STRIKE
3. GOLD PL. 30 MIN. THICK OVER NICKEL PL. 100 MIN. THICK OVER COPPER STRIKE
4. TEFLON MIL-P-19468

NO.	DESCRIPTION	MATERIAL	FINISH	Q'TY	DRAWING NO.
3	CONTACT PIN	NOTE 1	NOTE 3	1	SMB7700-3-A
2	INSULATOR	NOTE 4	NATURAL	1	SMB7700-2T-50-B
1	BODY	NOTE 1	NOTE 2	1	SMB7700-1-A

DIMENSIONS ARE IN MILLIMETERS

UNLESS OTHERWISE SPECIFIED TOLERANCES
0.5-6 = ±0.2
6-30 = ±0.4
30-120 = ±0.6
120-315 = ±1
315-1000 = ±1.6
1000-2000 = ±2.4

SCALE 6/1 | ISSUE A

PART NO. SMB1251B1-3GT30G-50

APPROVED DATE 10-11-01'

CHECKED DATE 10-11-01'

DRAWN DATE 10-11-01'

FILE NO.

Amphenol

TITLE
SMB P.C. MOUNT JACK

DRAWING NO.
KJ-SMB1251B1-3GT30G-50

ITEM NO.

Type CFR Series

The resistive element comprises a thin film of carbon, deposited onto a high thermal conductivity ceramic core. Metal end caps are force fitted to the element prior to spiralling to value. Tinned copper lead wires are welded to the end caps and the components are then coated. One coat of phenolic resin is followed by three coats of epoxy resin. All resistors are tested for value and tolerance.

Key Features

- **Low cost, combined with high reliability, make these components suitable for use in most types of circuits, including audio, communications, measurement and computer applications.**
- **Premium quality carbon film resistors whose ceramic core has a high alumina content offering power to size ratios not normally associated with carbon film product.**
- **Available in 5 power ratings from 1 ohm to 10 Mohm. The smallest case size (CFR16) has a full 0.25 W power rating.**

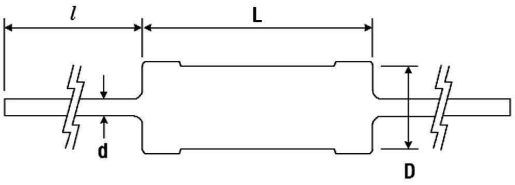
Characteristics - Electrical

		CFR16	CFR25	CFR50	CFR100	CFR200
Rated Power @ 70 °C (W)		0.25	0.33	0.5	1	2
Resistance Range (Ohms)	Min	1R0	1R0	1R0	1R0	1R0
	Max	4M7	10M	10M	10M	10M
Tolerance (%)		2			5	
Code letter		G			J	
Temp. Coefficient (ppm/°C)	R<10	0 to +200	0 to +200	0 to +200	0 to +350	0 to +350
	R>10	0 to -1200	0 to -1200	0 to -1200	-100 to -500	-100 to -500
Selection Series		E24				
Limiting Element Voltage (V)		200	250	350	500	500
Max Overload Voltage[1] (V)		400	500	700	1000	1000
Max Intermittent Overload Voltage[2] (V)		500	700	750	750	750
Operating Temp. Range (°C)		-55 to +155				
Climatic Category (°C)		55/155/56				
Dielectric Strength (V)		400	500	700	1000	1000
Insulation Resistance (Mohms)		1000				

[1]Maximum Overload Voltage is 2.5 times rated voltage up to the specified voltage for 5 seconds.

[2]Maximum Intermittent Overload Voltage is 4 times rated voltage up to the specified voltage for 1 second ON and 25 seconds OFF. >100R ONLY

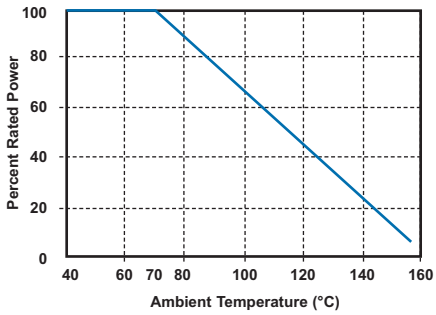
Dimensions



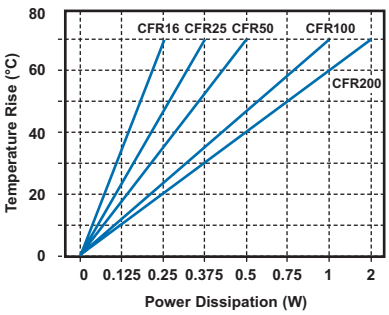
Style	L* max.	D max.	d ±0.05	l
CFR16	3.5	1.85	0.45	28 ± 3
CFR25	6.8	2.5	0.54	28 ± 3
CFR50	9.0	3.0	0.54	28 ± 3
CFR100	12.0	5.0	0.70	28 ± 3
CFR200	16.0	5.5	0.70	28 ± 3

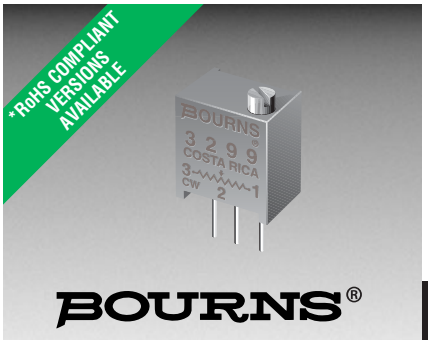
* Length is measured in accordance with IEC 294

Derating Curve



Surface Temperature Rise vs Load





BOURNS®

Features

- 3/8 ” Square/ Multiturn / Cermet / Industrial / Sealed
- Five popular terminal styles
- Standoffs
- Patent #4427966 drive mechanism
- RoHS compliant* version available

3299 - 3/8 ” Square Trimming Potentiometer

Electrical Characteristics

Standard Resistance Range
.....10 to 2 megohms
(see standard resistance table)
Resistance Tolerance .....±10 % std.
(tighter tolerance available)
Absolute Minimum Resistance
.....1 % or 2 ohms max.
(whichever is greater)
Contact Resistance Variation
.....1.0 % or 3 ohms max.
(whichever is greater)
Adjustability
Voltage.....±0.01 %
Resistance .....±0.05 %
Resolution.....Infinite
Insulation Resistance .....500 vdc.
1,000 megohms min.
Dielectric Strength
Sea Level .....900 vac
70,000 Feet.....350 vac
Effective Travel.....25 turns nom.

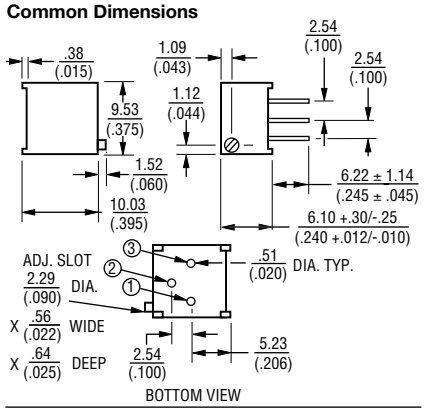
Environmental Characteristics

Power Rating (300 volts max.)
70 °C .....0.5 watt
125 °C .....0 watt
Temperature Range ....-55 °C to +125 °C
Temperature Coefficient ....±100 ppm/°C
Seal Test.....85 °C Fluorinert†
Humidity.....MIL-STD-202 Method 103
96 hours
(2 % ΔTR, 10 Megohms IR)
Vibration.....20 G (1 % ΔTR; 1 % ΔVR)
Shock.....100 G (1 % ΔTR; 1 % ΔVR)
Load Life
.....1,000 hours 0.5 watt @ 70 °C
(3 % ΔTR; 3 % or 3 ohms,
whichever is greater, CRV)
Rotational Life.....200 cycles
(4 % ΔTR; 3 % or 3 ohms,
whichever is greater, CRV)

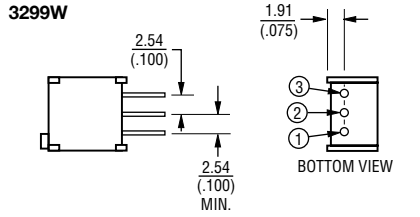
Physical Characteristics

Torque .....3.0 oz-in. max.
Mechanical Stops.....Wiper idles
Terminals .....Solderable pins
Weight .....0.035 oz.
Marking .....Manufacturer's trademark, resistance code, wiring diagram, date code, manufacturer's model number and style
Wiper.....50 % (Actual TR) ±10 %
Flammability .....U.L. 94V-0
Standard Packaging .....50 pcs. per tube
Adjustment Tool H-90

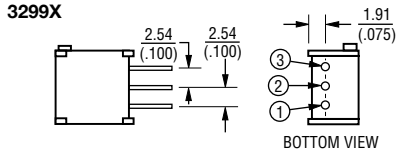
3299P
Common Dimensions



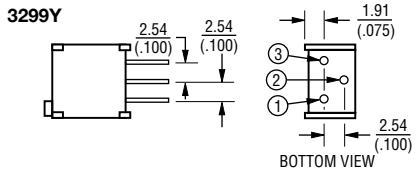
3299W



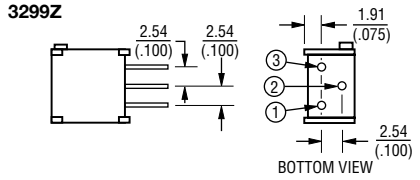
3299X

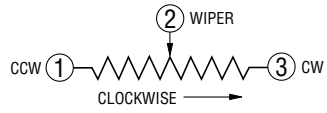


3299Y



3299Z





TOLERANCES: ± 0.25 (.010) EXCEPT WHERE NOTED

DIMENSIONS ARE: MM / (INCHES)

Standard Resistance Table

Resistance (Ohms)	Resistance Code
10	**100**
20	**200**
50	**500**
100	**101**
200	**201**
500	**501**
1,000	**102**
2,000	**202**
5,000	**502**
10,000	**103**
20,000	**203**
25,000	**253**
50,000	**503**
100,000	**104**
200,000	**204**
250,000	**254**
500,000	**504**
1,000,000	**105**
2,000,000	**205**

Popular distribution resistance values listed in boldface. Special resistances available.

How To Order

3299 W - 1 - 103 LF

Model
Style
Standard or Modified Product Indicator
-1 = Standard Product
Resistance Code
Terminations
LF = 100 % Tin-plated (RoHS compliant)
Blank = 90 % Tin / 10 % Lead-plated (Standard)

Consult factory for other available options.

*RoHS Directive 2002/95/EC Jan 27 2003 including Annex.
†"Fluorinert" is a registered trademark of 3M Co.
Specifications are subject to change without notice.
Customers should verify actual device performance in their specific applications.

Film Capacitors

Metallized Polyester Film Capacitors (MKT)

Series/Type: **B32520 ... B32529**
Date: August 2004

© EPCOS AG 2004. Reproduction, publication and dissemination of this data sheet, enclosures hereto and the information contained therein without EPCOS' prior express consent is prohibited.
Purchase orders are subject to the General Conditions for the Supply of Products and Services of the Electrical and Electronics Industry recommended by the ZVEI (German Electrical and Electronic Manufacturers' Association), unless otherwise agreed.

Typical applications

- Blocking
- Coupling, decoupling
- Bypassing
- RFI for automotive

Climatic

- Max. operating temperature: 125 °C
- Climatic category (IEC 60068-1): 55/125/56

Construction

- Dielectric: polyethylene terephthalate (polyester, PET)
- Stacked-film technology for lead spacing 5 to 15 mm
  = code D or C in digit 7 of ordering code
- Wound capacitor technology for lead spacing 10 to 27.5 mm
  = code N, Q or T in digit 7 of ordering code
- Plastic case (UL 94 V-0)
- Epoxy resin sealing (UL 94 V-0)

Features

- High pulse strength
- High contact reliability

Terminals

- Parallel wire leads, lead-free tinned
- Special lead lengths available on request

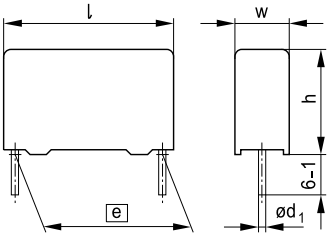
Marking

Manufacturer's logo,
rated capacitance (coded), cap. tolerance (code letter),
rated DC voltage, date of manufacture (coded),
coded type ("1") for lead spacing 5 mm,
series and lot number for lead spacing ≥10 mm

Delivery mode

Bulk (untaped)
Taped (Ammo pack or reel)
For notes on taping, refer to chapter "Taping and packing".

Dimensional drawing



KMK0835-P-E

Dimensions in mm

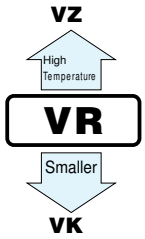
Lead spacing e ±0.4	Lead diameter d_1	Type
5.0	0.5	B32529
7.5	0.5	B32520
10.0	0.6[1)]	B32521
15.0	0.8	B32522
22.5	0.8	B32523
27.5	0.8	B32524

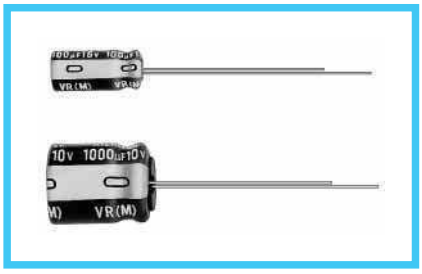
1) 0.5 mm for capacitor width w = 4 mm

VR Miniature Sized series

Anti-Solvent Feature (Through 100V only)

- One rank smaller case sizes than VX series.
- Adapted to the RoHS directive (2002/95/EC).





■Specifications

Item	Performance Characteristics
Category Temperature Range	−40 ~ +85˚C (6.3V ~ 400V), −25 ~ +85˚C (450V)
Rated Voltage Range	6.3 ~ 450V
Rated Capacitance Range	0.1 ~ 33000μF
Capacitance Tolerance	±20% at 120Hz, 20˚C

Leakage Current

Rated voltage (V)	6.3 ~ 100V	160 ~ 450V
———	After 1 minute's application of rated voltage, leakage current is not more than 0.03CV or 4 (μA), whichever is greater. After 2 minutes' application of rated voltage, leakage current is not more than 0.01CV or 3 (μA), whichever is greater.	After 1 minute's application of rated voltage, CV ≦ 1000 : I = 0.1CV+40μA or less After 1 minute's application of rated voltage, CV > 1000 : I = 0.04CV+100 (μA) or less

tan δ

For capacitance of more than 1000μF, add 0.02 for every increase of 1000μF. Measurement frequency : 120Hz, Temperature : 20˚C

Rated voltage (V)	6.3	10	16	25	35	50	63	100	160 ~ 315	350 ~ 450
tan δ (MAX.)	0.28	0.24	0.20	0.16	0.14	0.12	0.10	0.08	0.20	0.25

Stability at Low Temperature

Measurement frequency : 120Hz

Rated voltage (V)		6.3	10	16	25	35	50	63	100	160 ~ 200	250 ~ 350	400	450
Impedance ratio	Z−25˚C / Z+20˚C	5	4	3	2	2	2	2	2	3	4	6	15
ZT / Z20 (MAX.)	Z−40˚C / Z+20˚C	12	10	8	5	4	3	3	3	4	8	10	—

Endurance

After 2000 hours' application of rated voltage at 85˚C,capacitors meet the characteristic requirements listed at right.

Capacitance change	Within ±20% of initial value
tan δ	200% or less of initial specified value
Leakage current	Initial specified value or less

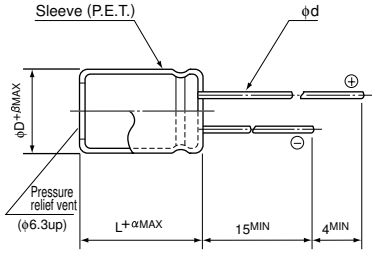
Shelf Life

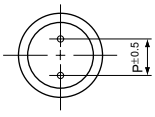
After leaving capacitors under no load at 85˚C for 1000 hours, they meet the specified value for endurance characteristics listed above.

Marking

Printed with white color letter on black sleeve.

■Radial Lead Type





(mm)

φD	4	5	6.3	8	10	12.5	16	18	20	22	25
P	1.5	2.0	2.5	3.5	5.0	5.0	7.5	7.5	10.0	10.0	12.5
φd	0.45	0.5	0.5	0.6	0.6	0.6	0.8	0.8	1.0	1.0	1.0
β	0.5	0.5	0.5	0.5	0.5	0.5	0.5	0.5	0.5	1.0	1.0

α	(L<20) 1.5
	(L≧20) 2.0

Type numbering system (Example : 10V 330μF)

1	2	3	4	5	6	7	8	9	10	11	12
U	V	R	1	A	3	3	1	M	E	D	

- Configuration※
- Capacitance tolerance (±20%)
- Rated Capacitance (330μF)
- Rated voltage (10V)
- Series name
- Type

※ Configuration

φ D	Pb-free leadwire Pb-free PET sleeve
4	DD6
5	DD
6.3	ED
8 · 10	PD
12.5 ~ 18	HD
20 ~ 25	RD

Please refer to page 21, 22, 23 about the formed or taped product spec.
Please refer to page 3 for the minimum order quantity.

● Dimension table in next page.

VR series

■Dimensions

φD×L (mm)

Cap.(μF) \ V	Code	6.3		10		16		25		35		50		63		100	
		0J		1A		1C		1E		1V		1H		1J		2A	
0.1	0R1											• 5×11	1.3			5×11	2.1
0.22	R22											• 5×11	2.9			5×11	4.7
0.33	R33											• 5×11	4.3			5×11	7
0.47	R47											• 5×11	6.2			5×11	10
1	010											• 5×11	17			5×11	21
2.2	2R2											• 5×11	28			5×11	30
3.3	3R3											• 5×11	35			5×11	40
4.7	4R7							• 5×11	35	• 5×11	40	• 5×11	40			5×11	45
10	100					• 5×11	50	• 5×11	55	• 5×11	60	• 5×11	60	5×11	65	6.3×11	75
22	220	• 5×11	65	• 5×11	65	• 5×11	75	• 5×11	80	• 5×11	90	5×11	95	5×11	100	6.3×11	130
33	330	• 5×11	80	• 5×11	85	• 5×11	90	• 5×11	95	5×11	105	5×11	125	6.3×11	140	8×11.5	180
47	470	• 5×11	95	• 5×11	100	• 5×11	110	• 5×11	115	5×11	130	6.3×11	155	6.3×11	170	10×12.5	230
100	101	• 5×11	135	• 5×11	145	5×11	160	6.3×11	190	6.3×11	210	8×11.5	260	10×12.5	300	10×20	370
220	221	5×11	200	6.3×11	240	6.3×11	260	8×11.5	330	10×12.5	385	10×12.5	430	10×16	490	12.5×25	620
330	331	6.3×11	270	6.3×11	290	8×11.5	370	10×12.5	440	10×12.5	490	10×16	590	10×20	710	12.5×25	760
470	471	6.3×11	320	6.3×11	350	8×11.5	440	10×12.5	550	10×16	650	12.5×20	760	12.5×20	900	16×25	1000
1000	102	8×11.5	540	10×12.5	650	10×16	790	10×20	960	12.5×20	1150	12.5×25	1350	16×25	1300	18×40	1380
2200	222	10×20	1000	10×20	1100	12.5×20	1300	12.5×25	1550	16×25	1800	16×35.5	2100	18×35.5	2300	22×50 ▲25×40	2400 2400
3300	332	10×20	1190	12.5×20	1450	12.5×25	1700	16×25	1980	16×35.5	2280	18×35.5 ▲22×30	2500 2450	20×40 ▲25×30	2700 2600	25×50	2900
4700	472	12.5×20	1550	12.5×25	1800	16×25	2100	16×31.5	2450	18×35.5 ▲20×31	2700	20×40 ▲25×30	2900 2900	22×50 ▲25×40	3400 3200		
6800	682	12.5×25	1920	16×25	2250	16×35.5	2650	18×35.5 ▲20×31	2900 2700	20×40 ▲25×30	3000 2900	22×50 ▲25×40	3500 3300	25×50	3900		
10000	103	16×25	2350	16×35.5	2700	18×35.5 ▲20×31	2950 3000	20×40 ▲25×30	3000 2900	22×50 ▲25×40	3700 3600	25×50	4000				
15000	153	16×35.5	2850	18×35.5	3100	20×40 ▲25×30	3400 3300	22×50 ▲25×40	3800 3600	25×50	4300						
22000	223	18×40 ▲22×30	3350 3200	20×40 ▲25×30	3700 3300	22×50 ▲25×40	4200 4000	25×50	4500								
33000	333	22×50 ▲25×40	3900 3800	22×50 ▲25×40	4500 4800	25×50	4800									Case size	Rated ripple

Cap.(μF) \ V	Code	160		200		250		315		350		400		450	
		2C		2D		2E		2F		2V		2G		2W	
0.47	R47	6.3×11	15	6.3×11	15	6.3×11	15								
1	010	6.3×11	22	6.3×11	22	6.3×11	22	6.3×11	22	6.3×11	22	8×11.5	25	8×11.5	23
2.2	2R2	6.3×11	33	6.3×11	33	6.3×11	33	8×11.5	33	8×11.5	38	10×12.5	45	10×12.5	35
3.3	3R3	6.3×11	40	6.3×11	40	8×11.5	46	10×12.5	55	10×12.5	55	10×12.5	55	10×16	45
4.7	4R7	6.3×11	50	8×11.5	55	8×11.5	55	10×12.5	65	10×12.5	65	10×16	70	10×20	55
10	100	8×11.5	80	10×12.5	95	10×16	105	10×20	115	10×20	115	12.5×20	130	12.5×20	90
22	220	10×16	155	10×20	170	12.5×20	190	12.5×20	190	12.5×25	200	16×25	240	16×25	165
33	330	10×20	205	12.5×20	230	12.5×20	230	16×25	275	16×25	275	16×31.5	300	16×35.5	230
47	470	12.5×20	270	12.5×20	270	12.5×25	300	16×25	340	16×35.5	380	16×35.5	370	18×40 ▲22×30	300 290
100	101	12.5×25	430	16×31.5	530	16×31.5	520	18×35.5	560	18×40 ▲22×30	590 570	20×40 ▲25×30	550 530	22×40	350
220	221	16×35.5	800	18×35.5	810	20×40 ▲22×30	740 820	22×50 ▲25×30	850 770	22×50 ▲25×40	850 890	25×50	750		
330	331	18×40 ▲22×30	940 900	20×40 ▲25×30	1130 1090	22×50 ▲25×30	1170 970	25×50	1250						
470	471	22×40 ▲25×30	1410 1290	22×50 ▲25×40	1490 1550	25×50	1600							Case size	Rated ripple
1000	102	25×50	1900												

Size 4×11 is available for capacitors marked "●"
In this case, 6 will be put at 12th digit of type numbering system "▲"

Rated Ripple (mA rms) at 85°C 120Hz

●Frequency coefficient of rated ripple current

V	Cap.(μF) \ Frequency	50Hz	120Hz	300Hz	1 kHz	10kHz ~
6.3 ~ 100	~ 47	0.75	1.00	1.35	1.57	2.00
	100 ~ 470	0.80	1.00	1.23	1.34	1.50
	1000 ~ 33000	0.85	1.00	1.10	1.13	1.15
160 ~ 450	0.47 ~ 220	0.80	1.00	1.25	1.40	1.60
	330 ~ 1000	0.90	1.00	1.10	1.13	1.15

High Ohmic/High Voltage Metal Glaze Leaded Resistors

A metal glazed film is deposited on a high grade ceramic body. After a helical groove has been cut in the resistive layer, tinned electrolytic copper wires are welded to the end-caps. The resistors are coated with a light blue lacquer which provides electrical, mechanical, and climatic protection.
The encapsulation is resistant to all cleaning solvents in accordance with IEC 60068-2-45.

FEATURES

- $R_{max.}$ = 68 MΩ; $U_{max.}$ = 10 000 V_{DC}
- These resistors meet the safety requirements of:
  UL1676 (510 kΩ to 11 MΩ); File No: E171160
  IEC 60065, clause 14.1.a)
  DIN EN 60065, clause 14.1.a)
  VDE 0860, clause 14.1.a)
  CQC, China
- High pulse loading capability (10 kV)
- Small size (0718)
- Pure tin plating provides compatibility with lead (Pb)-free and lead containing soldering processes
- Compliant to RoHS directive 2002/95/EC

RoHS COMPLIANT

APPLICATIONS

- Where high resistance, high stability and high reliability at high voltage are required
- Safety component in combination with high voltage
- Picture tubes
- High voltage bleeders
- Cascade switches

TECHNICAL SPECIFICATIONS

DESCRIPTION	VALUE
Resistance Range [1]	100 kΩ to 68 MΩ
Resistance Tolerance and Series	± 1 %: E24/E96 series; ± 5 %: E24 series
Rated Dissipation, P_{70}	1 W
Thermal Resistance, R_{th}	70 K/W
Temperature Coefficient	≤ ± 200 ppm/K
Maximum Permissible Voltage $U_{max.}$:	
DC	10 000 V
RMS	7000 V
Dielectric Withstanding Voltage of the Insulation for 1 Min	700 V
Basic Specifications	IEC 60115
Safety Requirements	UL1676 (510 kΩ to 11 MΩ); DIN EN 60065, IEC 60065, clause 14.1.a); VDE 0860, clause 14.1.a), CQC
Climatic Category (IEC 60068-1)	55/155/56
Stability After:	
Load (1000 h, P_{70})	ΔR max.: ± (1.5 % R + 0.1 Ω)
Long Term Damp Heat Test (56 Days)	ΔR max.: ± (1.5 % R + 0.1 Ω)
Soldering (10 s, 260 °C)	ΔR max.: ± (1.5 % R + 0.1 Ω)
Noise	max. 2.5 µV/V

Note

[1] Ohmic values (other than resistance range) are available upon request

PART NUMBER

PART NUMBER: VR68000001503JAC00

V	R	6	8	0	0	0	0	0	1	5	0	3	J	A	C	0	0

MODEL/SIZE	VARIANT	TCR/MATERIAL	VALUE	TOLERANCE	PACKAGING (1)	SPECIAL
VR68000	**0** = Neutral **Z** = Value overflow (Special)	**0** = Standard	**3 digit value** **1 digit multiplier** MULTIPLIER **3** = $*10^3$ **4** = $*10^4$ **5** = $*10^5$	**F** = ± 1 % **J** = ± 5 %	**AC** **RD**	The 2 digits are used for all special parts. **00** = Standard

PRODUCT DESCRIPTION: VR68 5 % AC 150K

VR68	5 %	AC	150K
MODEL/SIZE	TOLERANCE	PACKAGING (1)	RESISTANCE VALUE
VR68	± **1** % ± **5** %	**AC** **RD**	**150K** = 150 kΩ **8M2** = 8.2 MΩ

Notes

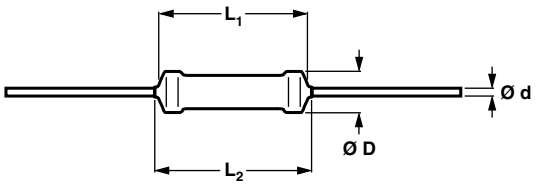
(1) Please refer to table PACKAGING for details

- The PART NUMBER is shown to facilitate the introduction of a unified part numbering system for ordering products

PACKAGING

MODEL	TAPING	AMMO PACK		REEL	
		PIECES	CODE	PIECES	CODE
VR68	Axial, 66 mm	500	AC	750	RD

DIMENSIONS



Outline

DIMENSIONS - resistor type and relevant physical dimensions

TYPE	Ø $D_{max.}$	$L_{1\ max.}$	$L_{2\ max.}$	Ø d
VR68	6.8	18.0	19.0	0.78 ± 0.05

MASS PER UNIT

TYPE	MASS (mg)
VR68	169

MARKING

The nominal resistance and tolerance are marked on the resistor using four or five colored bands in accordance with IEC 60062, marking codes for resistors and capacitors.

Yellow and grey are used instead of gold and silver because metal particles in the lacquer could affect high-voltage properties.

Bibliografia Breve

[1] Karl H. Shoenbach, Richard Nuccitelli, Stephen Beebe - "ZAP – Extreme Voltage Could be a Surprisingly Delicate Tool in the Fight Against Cancer"

[2] J. F. Kolb, S. Scarlett, J. Cannone, J. Zhuang, C. Osgood, and K. H. Schoenbach, A. de Angelis, L. Zeni - "Nanosecond Pulse Generator with Variable Pulse Duration for the Study of pulse Induced Biological Effects"

[3] Andrea de Angelis, Juergen F. Kolb, Luigi Zeni, and Karl H. Schoenbach - "Kilovolt Blumlein pulse generator with variable pulse duration and polarity"

[4] P. Zeuthen, Leif Bøgh-Sørensen – "Food preservation techniques"

[5] G. Esposito – Progetto e realizzazione di un circuito elettronico per il pilotaggio di una "Blumlein pulse forming network"

[6] Andrea de Angelis - "Modified Blumlein for variable length and polarity nanosecond pulse generation and its applications in Bioelectrics"

[7] Y. Sun, P. T. Vernier, M. Behrend, L. Marcu, and M. A. Gundersen - "Microscope Slide Electrode Chamber for Nanosecond, Megavolt-Per-Meter Biological Investigations"

[8] Stephen J. Beebe, Paula M. Fox, Laura J. Rec, Lauren K. Willis, and Karl H. Schoenbach - "Nanosecond, high-intensity pulsed electric fields induce apoptosis in human cells"

[9] Nianyong Chen, Karl H. Schoenbach, Juergen F. Kolb, R. James Swanson, Allen L. Garner, Jing Yang, Ravindra P. Joshi, and Stephen J. Beebed - "Leukemic cell intracellular responses to nanosecond electric fields"

[10] E. Stephen Buescher - "Effects of Submicrosecond, High Intensity Pulsed Electric Fields on Living Cells - Intracellular Electromanipulation"

[11] P. Thomas Vernier, Mya Mya S. Thu, Laura Marcu, Cheryl M. Craft, and Martin A. Gundersen - "Nanosecond Electroperturbation—Mammalian Cell Sensitivity and Bacterial Spore Resistance"

[12] P. Thomas Vernier, Yinghua Sun,z Laura Marcu, Cheryl M. Craft, and Martin A. Gundersen - "Nanoelectropulse-Induced Phosphatidylserine Translocation"

[13] P. Thomas Vernier, Yinghua Sun, Laura Marcu, Sarah Salemi, Cheryl M. Craft,g and Martin A. Gundersena - "Calcium bursts induced by nanosecond electric pulses"

[14] Thiruvallur R. Gowrishankar and James C. Weaver - "An approach to electrical modeling of single and multiple cells"

[15] Jingdong Deng, Karl H. Schoenbach, E. Stephen Buescher, Pamela S. Hair, Paula M. Fox, and Stephen J. Beebey - "Differential effects in cells exposed to ultra-short, high intensity electric fields: cell survival, DNA damage, and cell cycle analysis"

[16] X. Gu, Q. Shui, P. Wijetunga, M. Behrend, F. Wang, R. , M. Behrend, R. Alde, C. Jiang, A. Kuthi and M. Gundersen - "USC Pulsed Power Research"

[17] Stephen J. Beebe and Karl H. Schoenbach - "Nanosecond Pulsed Electric Fields: A New Stimulus to Activate Intracellular Signaling"

[18] Karl H. Schoenbach, Robert H. Stark, Jingdong Deng, and Ramy El-Sayed Aly - "BiologicaVMedical Pulsed Electric Field Treatments"

[19] Milan Mikula, J´an Pan´ak and Vladim´ır Dvonka - "The destruction effect of a pulse discharge in water suspensions"

[20] Jingdong Deng, Karl H. Schoenbach, E. Stephen Buescher, Pamela S. Hair, Paula M. Fox, and Stephen J. Beebey - "The Effects of Intense Submicrosecond Electrical Pulses on Cells"

[21] Tadej Kotnik and Damijan Miklavčič - "Second-Order Model of Membrane Electric Field Induced by Alternating External Electric Fields"

[22] Premkumar Ellappan, Raji Sundararajan - "A simulation study of the electrical model of a biological cell"

[23] W. Frey, J. A. White, R. O. Price, P. F. Blackmore, R. P. Joshi, R. Nuccitelli, S. J. Beebe, K. H. Schoenbach, and J. F. Kolby - "Plasma Membrane Voltage Changes during Nanosecond Pulsed Electric Field Exposure"

[24] Charles R. Keese, Joachim Wegener, Sarah R. Walker, and Ivar Giaever - "Electrical wound-healing assay for cells in vitro"

[25] R. P. Joshi, A. Nguyen, V. Sridhara, Q. Hu, R. Nuccitelli, S. J. Beebe, J. Kolb, and K. H. Schoenbach "Simulations of intracellular calcium release dynamics in response to a high-intensity, ultrashort electric pulse"

[26] R. P. Joshi, Q. Hu and K. H. Schoenbach - "Dynamical Modeling of Cellular Response to Short-Duration, High-Intensity Electric Fields"

[27] K.J. Müller, V.L. Sukhorukov, U. Zimmermann - "Reversible Electropermeabilization of Mammalian Cells by High-Intensity, Ultra-Short Pulses of Submicrosecond Duration"

[28] Premkumar Ellappan, Raji Sundararajan - "A simulation study of the electrical model of a biological cell"

[29] X. Gu, Q. Shui Shui, Qingfang Yao, P. Wijetunga, M. Behrend, P.T. Vernier, A. Kuthi and M. Gundersen - "USC Pulsed Power for Biology"

[30] P. Thomas Verniera, Yinghua Sunc, Laura Marcua, Cheryl M. Craftf, Martin A. Gundersena "Nanosecond pulsed electric fields perturb membrane phospholipids in T lymphoblasts"

[31] Lojze Vodovnik, Damijan MiklavEiE, Tadej Kotnik "Electrical Neuroimmunomodulation - a Possible Mechanism for Wound and Cancer Treatment"

[32] P. Thomas Vernier, Aimin Li, Laura Marcu, Cheryl M. Craft, Martin A. Gundersen - "Ultrashort Pulsed Electric Fields Induce Membrane Phospholipid Translocation and Caspase Activation: Differential Sensitivities of Jurkat T Lymphoblasts and Rat Glioma C6 Cells"

[33] Jody A. White, Peter F. Blackmore, Karl H. Schoenbach, and Stephen J.Beebe - "Stimulation of Capacitative Calcium Entry in HL-60 Cells by Nanosecond Pulsed Electric Fields"

[34] James C. Weaver "Electroporation of Biological Membranes from Multicellular to Nano Scales"

[35] Stephen J Beebe, Peter F Blackmore, Jody White, Ravindra P Joshi and Karl H Schoenbach - "Nanosecond pulsed electric fields modulate cell function through intracellular signal transduction mechanisms"

[36] Stephen J. Beebe, P. M. Fox, L. J. Rec, K. Somers, Robert H. Stark, and Karl H. Schoenbach - "Nanosecond Pulsed Electric Field (nsPEF) Effects on Cells and Tissues: Apoptosis Induction and Tumor Growth Inhibition"

[37] Jurgen G. H. Salge, Ulf Katschinski, Jorg Heuer - "Fast Closinc Switches for Low-Impedance Pulse Generators"

[38] A. I. Bushlyakov, A. V. Ponomarev, S. N. Rukin, B. G. Slovikovsky, S. P. Timoshenkov "A Megavolt Nanosecond Generator with a Semiconductor Opening Switch"

[39] DEEPAK K GUPTA and P I JOHN - "Design and construction of double-Blumlein HV pulse power supply"

[40] Andras Kuthi, Jianbang Liu, Clayton Young, and Martin Gundersen - "Pseudospark based pulse generator for corona assisted combustion experiments"

[41] L. Ciofaniello, G. Palmese – "Secrets of OrCAD Layout: routing and printing"

[42] Karl H. Schoenbach, Frank E. Peterkin, Raymond W. Alden, and Stephen J. Beebe - "The Effect of Pulsed Electric Fields on Biological Cells: Experiments and Applications"

[43] Jingdong Deng, Robert H. Stark, and Karl H. Schoenbach - "A Nanosecond Pulse Generator for Intracellular Electromanipulation"

[44] Juergen F. Kolb, Susumu Kono, and Karl H. Schoenbach - "Nanosecond Pulsed Electric Field Generators for the Study of Subcellular Effects"

[45] Karl H. Schoenbach, Stephen J. Beebe, and E. Stephen Buescher - “Intracellular Effect of Ultrashort Electrical Pulses”

[46] S. Romeo, R. Breda – “Nanosecond pulses for biological applications”

[47] I C Somerville, S J MacGregor and O Farish - “An efficient stacked-BIumIein HV pulse generator”

[48] Matthew Behrend, Andras Kuthi, Xianyue Gu, P. Thomas Vernier, Laura Marcu, Cheryl M. Craft and Martin A. Gundersen - “Pulse Generators for Pulsed Electric Field Exposure of Biological Cells and Tissues”